



**Universidad
de La Laguna**

Realización de un Amplificador de Audio con Etapa de Salida a Transistores MOSFET

*Escuela Superior de Ingeniería y
Tecnología*

*Grado en Ingeniería Electrónica Industrial y
Automática*

Autor: Javier Abad Chico

Tutor: Francisco J. Llopis Cánovas

RESUMEN

Este trabajo se ha centrado en construir un amplificador de audio con componentes discretos, desarrollando las distintas etapas que lo componen, y añadiendo otros circuitos como mejora de su desempeño. Se ha enfocado en una etapa de salida con transistores MOSFET, en contraste de las etapas con BJT más estudiadas en la bibliografía. También se ha analizado el empleo de la realimentación como mejora de los circuitos y se ha realizado el ensamblaje de un prototipo completo que puede ayudar a quienes desean construir su propio amplificador.

ABSTRACT

This work has focused on building an audio amplifier with discrete components, developing the different stages that compose it, and adding other circuits to improve its performance. It has focused on an output stage with MOSFET transistors, in contrast to the most studied stages with BJT in the literature. The use of feedback as an improvement of the circuits has also been analyzed and the assembly of a complete prototype has been carried out that can help those who wish to build their own amplifier.

ÍNDICE GENERAL

1 VISIÓN GENERAL. OBJETIVO. ESTRUCTURA BÁSICA DEL CIRCUITO	1
1.1 VISIÓN GENERAL	1
1.2 OBJETIVO DEL TRABAJO	1
1.3 ESTRUCTURA BÁSICA DEL CIRCUITO	2
2 REALIMENTACIÓN NEGATIVA	5
2.1 FUNCIONAMIENTO	5
2.2 MEJORAS QUE INTRODUCE LA REALIMENTACIÓN NEGATIVA	6
2.2.1 Ganancia	6
2.2.2 Impedancias de entrada y de salida	7
2.2.3 Extensión del ancho de banda	9
2.2.4 Reducción del ruido	10
2.2.5 Reducción de la distorsión	11
3 BLOQUES DEL AMPLIFICADOR	14
3.1 ETAPA DE ENTRADA	14
3.1.1 Amplificador diferencial	16
3.1.2 Comportamiento para gran señal. Degeneración de emisor	18
3.1.3 Fuente de Corriente en el Par Diferencial	20
3.1.4 Espejo de Corriente como Carga Activa	22
3.2 ETAPA DE GANANCIA EN VOLTAJE	23
3.2.1 Amplificador en Modo Cascodo	23
3.2.2 Técnica Bootstrap	25
3.2.3 Compensación de Miller	26
3.3 ETAPA DE SALIDA	27
3.3.1 Etapa de Salida en Clase AB	27
3.3.2 Transistores de potencia MOSFET	30
3.3.3 Polarización.	30
3.4 COMPLETANDO EL AMPLIFICADOR	33
3.4.1 Red de Entrada	33
3.4.2 Red de Salida	34
3.4.3 Compensación de Offset	35
3.4.4 Desacoplamiento de DC en el bloque de realimentación	36
3.4.5 Estabilidad Térmica	36
3.4.6 Fuente de Alimentación	37
3.4.7 Protección frente a cortocircuitos	38
4 SIMULACIÓN Y MEDIDAS	40
4.1 POTENCIA MÁXIMA. RENDIMIENTO	40
4.1.1 Simulación	42
4.1.2 Medida	42
4.2 RESPUESTA EN FRECUENCIA	43
4.2.1 Simulación	43
4.2.2 Medida	44
4.3 DISTORSIÓN. THD	45
4.3.1 Simulación	45
4.3.2 Medida	46
4.4 ESTABILIDAD	47

4.4.1 Simulación	47
4.4.2 Medida	48
5 DETALLES DE CONSTRUCCIÓN	51
5.1 AMPLIFICADOR	51
5.2 FUENTE DE ALIMENTACIÓN	51
5.3 DISEÑO DE LA CAJA Y CONEXIONADO	53
6 PRESUPUESTO	56
7 CONCLUSIONES:	59
8 REFERENCIAS	61
ANEXOS	

1 VISIÓN GENERAL. OBJETIVO. ESTRUCTURA BÁSICA DEL CIRCUITO

1.1 VISIÓN GENERAL

Desde la invención de la radio hasta la aparición de las plataformas digitales, siempre ha habido demanda de equipos para la reproducción del sonido, lo que explica la considerable importancia económica de los amplificadores de audio. La evolución de los sistemas para la grabación o reproducción ha ido en paralelo con los avances tecnológicos, siguiendo una línea que empieza con el fonógrafo de Edison, continúa con la invención de los discos de vinilo y el casete, y llega hasta la era digital, cuando se desarrollan los reproductores de disco compacto o la codificación MP3 ([1], [2]). En este periodo la calidad y la eficiencia de los amplificadores ha ido también en aumento, muy en especial a partir de los años 50 con el descubrimiento del transistor. La presencia cada vez mayor de los medios de comunicación en la vida cotidiana, que ha cambiado radicalmente los hábitos de la población, ha hecho que podamos encontrar infinidad de lugares donde poder escuchar música, ya sea en el coche, el cine o en el mismo supermercado. Hoy en día podemos hacerlo simplemente con el móvil, por ejemplo, a través de una red WiFi. En todas estas situaciones siempre utilizamos un aparato reproductor, uno de cuyos elementos es un amplificador capaz de entregar la potencia adecuada a un altavoz, de forma que éste pueda emitir señales audibles.

A la hora de construir un equipo de sonido, ya sea con objetivos comerciales o por simple afición, se puede optar por diseñar un amplificador con componentes discretos o por recurrir a circuitos integrados que desempeñan la misma función. ¿Qué opción elegimos? Si hacemos una consulta en Internet nos encontramos con una cantidad abrumadora de información en forma de tutoriales, demostraciones en canales de YouTube, hojas de datos, monografías,... Una parte importante de esta información no se encuentra en las páginas web de los fabricantes, las universidades o los centros de enseñanza, sino que la facilita algún experto que ha creado su propia empresa o que simplemente se desenvuelve como amateur en el campo del audio. Muchas veces estos especialistas se decantan por hacer sus propios diseños utilizando transistores y componentes pasivos, de la misma forma que hay quien prefiere emplear válvulas de vacío. De hecho, hay una controversia permanente sobre la conveniencia de utilizar válvulas en lugar de transistores, o amplificadores discretos en lugar de integrados, conocidos como *gainclone* [3].

1.2 OBJETIVO DEL TRABAJO

Sin entrar en el tipo de debates que se han mencionado antes, el trabajo que se va a presentar en esta memoria ha consistido en el diseño de un amplificador con componentes discretos con etapa de salida a transistores MOSFET. También se han realizado las medidas de los parámetros más relevantes de este amplificador. El circuito incorpora diferentes bloques cuyo funcionamiento se explicará en los siguientes apartados, y puede ser útil para hacer demostraciones a los estudiantes de las asignaturas de Electrónica, o en las prácticas de estas asignaturas. Hay que decir también que incluso hoy en día, cuando se necesitan potencias altas (varios centenares de vatios), se recurre a etapas de salida con transistores.

1.3 ESTRUCTURA BÁSICA DEL CIRCUITO

Probablemente, la configuración mas empleada en los amplificadores de audio es la del esquema mostrado en la Figura 1.1 [2]. Se pueden distinguir las tres etapas que componen el amplificador: etapa de entrada, etapa de ganancia en tensión y etapa de salida. En la bibliografía se hace referencia a estas etapas con los acrónimos en inglés IPS (*Input Stage*), VAS (*Voltage Amplifier Stage*) y OPS (*Output Stage*). En esta esquema, que emplea realimentación en tensión (de esto se hablará después), se basa el diseño del amplificador desarrollado en este trabajo.

La etapa de entrada es el par diferencial formado por Q_1 y Q_2 . El objetivo principal de este circuito es comparar la señal de entrada con una fracción de la señal de salida. El resultado es una señal diferencia que al transmitirse a través del resto del amplificador produce la salida deseada. La resistencias R_3 y R_2 forman un divisor de tensión que determina la cantidad de señal de salida que se devuelve a la entrada (la señal realimentada). Los sistemas con realimentación negativa funcionan de este modo, pero sobre este tema se hablará más adelante.

La etapa de ganancia es el amplificador en emisor común Q_3 . La fuente de corriente, además de polarizar Q_3 , actúa como carga activa de este transistor. La resistencia de carga efectiva de Q_3 es la resistencia interna de la fuente de corriente, lo que proporciona alta ganancia a esta etapa.

La etapa de salida la componen los transistores Q_4 y Q_5 . La misión de este circuito es proporcionar la corriente que solicite el altavoz sin cargar al VAS. Para ello se utiliza una etapa de

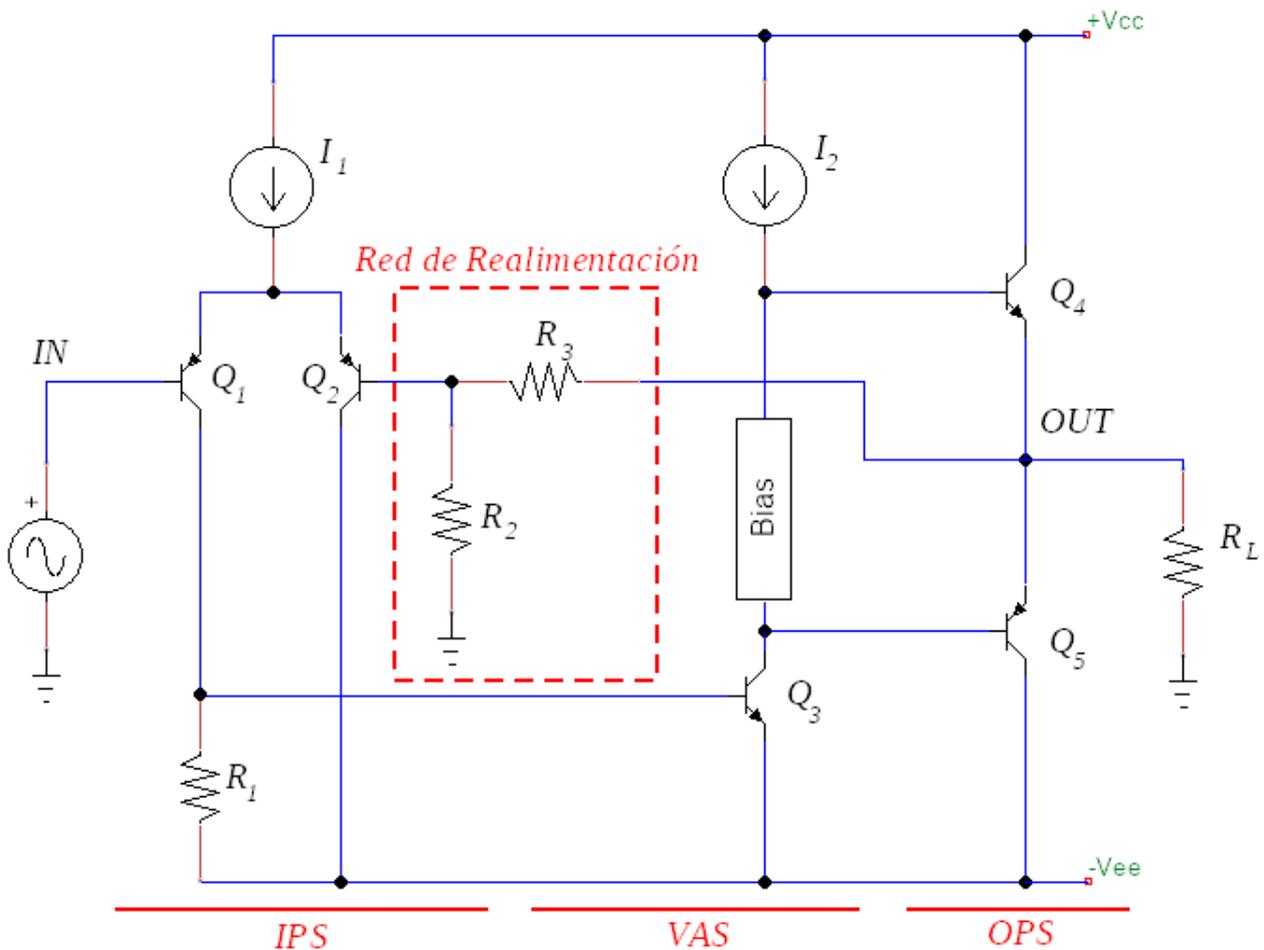


Figura 1.1: Estructura del amplificador desarrollado en este trabajo.

clase AB con los elementos adecuados para polarizar Q_4 y Q_5 (bloque *BIAS*). Los transistores están conectados como seguidores por emisor, de ahí que la ganancia de tensión se aproxime a la unidad. Sin embargo, aunque no amplifique la tensión este amplificador proporciona alta ganancia de corriente. Este bloque juega un papel esencial: si prescindieramos de esta etapa y conectáramos una carga con baja impedancia (como un altavoz), la ganancia del conjunto IPS-VAS disminuiría de forma drástica. Conectando la etapa de salida, la impedancia “vista” por el VAS es mucho mayor (casi igual a βR_L , siendo β la ganancia en corriente de Q_4 y Q_5), y de este modo no se carga el VAS.

2 REALIMENTACIÓN NEGATIVA

La realimentación consiste en inyectar una muestra de la señal de salida en la entrada con el objeto de modificar alguna propiedad del circuito. La idea fue desarrollada por Harold Black (ingeniero de la Western Electric Co.) en 1928 cuando se investigaban métodos para estabilizar la ganancia de los amplificadores de los repetidores [7].

La realimentación puede ser negativa o positiva. Con realimentación negativa tenemos que una fracción de la salida se resta a la señal de entrada, y con la positiva se suma. Por otro lado la realimentación negativa contribuye a la estabilidad del sistema. Al contrario que la realimentación positiva, que causa inestabilidades y oscilaciones [12]. En nuestro caso aprovecharemos las ventajas de la realimentación negativa.

2.1 FUNCIONAMIENTO

Revisamos en primer lugar algunos aspectos de esta técnica, y a continuación cómo se implementa en nuestro circuito. El circuito muestrea la tensión de salida, por lo que se dice que tiene realimentación en tensión. Como la señal de salida se resta de la del generador mezclándose ambas en serie, se habla de *realimentación de tensión en serie* (o realimentación *serie-paralelo*) ([5], [7]).

En la Figura 2.1 se puede observar un diagrama de bloques de la estructura del circuito. Como se observa el amplificador proporciona la ganancia en lazo abierto del circuito completo. El bloque de realimentación consiste en un divisor de tensión compuesto por dos resistencias. La tensión de entrada es la señal de audio proveniente de un micrófono o un reproductor de música, y es comparada con la señal realimentada en el propio par diferencial (recordamos que el par diferencial amplifica una señal diferencia). Y por último la carga a la que se aplica la tensión de salida se corresponde con el altavoz.

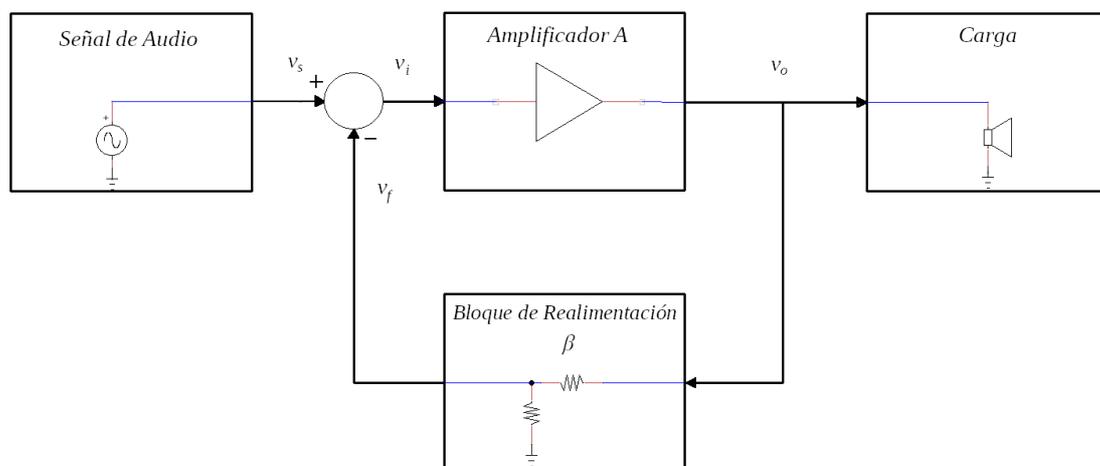


Figura 2.1: Diagrama de bloques del amplificador realimentado.

Vamos a analizar el diagrama para obtener la ganancia del sistema realimentado. En primer lugar la entrada del amplificador v_i es el resultado de restar a la señal del generador (v_s) la señal realimentada (v_f):

$$v_i = v_s - v_f \quad (2.1)$$

A su vez la salida se puede expresar como:

$$v_o = Av_i \quad (2.2)$$

Siendo β la cantidad de señal que se realimenta, tendremos $v_f = \beta v_o$. Teniendo en cuenta esta última relación y sustituyendo (2.1) en (2.2) se obtiene la expresión:

$$v_o = A(v_s - \beta v_o) \quad (2.3)$$

Despejando v_o y dividiendo la salida por la entrada:

$$A_f \equiv \frac{v_o}{v_s} = \frac{A}{1 + A\beta} \quad (2.4)$$

donde A_f es la ganancia en tensión del amplificador realimentado o *ganancia en lazo cerrado*, y a $A\beta$ se le denomina *ganancia de lazo* y como se comprobará es un parámetro que juega un papel muy importante en la estabilidad del amplificador.

2.2 MEJORAS QUE INTRODUCE LA REALIMENTACIÓN NEGATIVA

2.2.1 Ganancia

Si se diseña el amplificador de modo que $A\beta \gg 1$ se puede comprobar que la ganancia en lazo cerrado se aproxima a:

$$A_f \simeq \frac{1}{\beta} \quad (2.5)$$

Esto quiere decir que si la ganancia en lazo abierto varía, por ejemplo, con la temperatura, la ganancia en lazo cerrado puede tener un valor mucho más estable si el bloque β está compuesto por componentes lineales. Por ejemplo, en el esquema de la Figura 1.1 la ganancia la determinan las resistencias R_2 y R_3 . Si admitimos que el bloque de realimentación y el amplificador no interaccionan, el factor β se calcula como $R_2/(R_2 + R_3)$ y entonces $A_f = 1 + R_3/R_2$. En la práctica la ganancia se desviará de este valor porque el amplificador carga al bloque β y viceversa. Pero en definitiva conseguimos que la ganancia del sistema realimentado se mantenga insensible, ya que su valor lo determina un cociente de resistencias, aunque esto solo ocurre si conseguimos una ganancia de lazo lo suficientemente grande.

Matemáticamente se puede demostrar que A_f varía mucho menos que A siempre que se cumpla la condición $A\beta \gg 1$ [7]. Suponiendo β constante:

$$\frac{dA_f}{dA} = \frac{1 + A\beta - A\beta}{(1 + A\beta)^2} = \frac{1}{(1 + A\beta)^2} \quad (2.6)$$

Es decir, la variación (infinitesimal) de A_f la podemos expresar como:

$$dA_f = \frac{dA}{A} \frac{A}{(1+A\beta)^2} \quad (2.7)$$

Como $A_f = A/(1 + A\beta)$, sustituyendo:

$$dA_f = \frac{dA}{A} \frac{A_f}{(1+A\beta)} \quad (2.8)$$

Ahora, dividiendo por A_f en ambos miembros:

$$\frac{dA_f}{A_f} = \frac{dA}{A} \frac{1}{(1+A\beta)} \quad (2.9)$$

Esta última expresión indica que la variación relativa de A_f es igual a la variación relativa de A dividida por un factor $1+A\beta$. En definitiva, cuanto mayor sea este factor más insensible será la ganancia en lazo cerrado a las variaciones que pueda experimentar la ganancia de lazo abierto (por cambios en la temperatura, envejecimiento de los componentes...). De ahí que el factor $1+A\beta$ se suele denominar *factor de desensibilización* o *factor de mejora*. Conviene por tanto diseñar el amplificador para que este parámetro sea lo mayor posible.

2.2.2 Impedancias de entrada y de salida

Es importante que un amplificador de tensión posea una impedancia de entrada muy alta y una impedancia de salida próxima a cero. Para demostrarlo vamos a estudiar el circuito de la Figura 2.2, en el que se considera un generador de tensión real con resistencia interna R_s y un amplificador

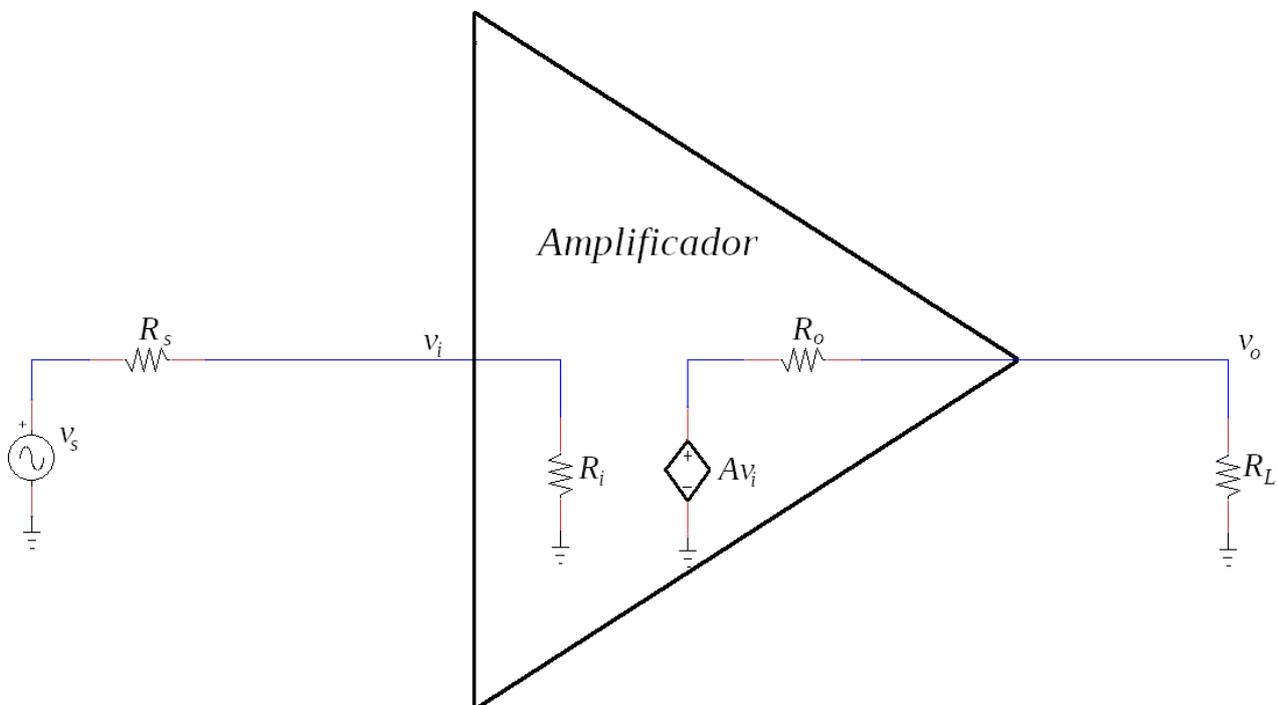


Figura 2.2: Modelo del amplificador de tensión.

caracterizado por su resistencias de entrada (R_i), su resistencia de salida (R_o) y su ganancia en circuito abierto (A).

Se supone que las impedancias de entrada y salida son puramente resistivas, de forma que las tensiones de entrada v_i y de salida v_o se pueden expresar de la siguiente manera:

$$v_i = v_s \frac{R_i}{R_i + R_s} \quad v_o = A v_i \frac{R_L}{R_L + R_o} \quad (2.10)$$

Para que la amplitudes de v_i y v_s sean casi iguales la resistencia de entrada debe ser mucho mayor que R_s . De lo contrario tendremos pérdida de señal en la entrada del amplificador. De igual manera si R_o no es pequeña en comparación con R_L también se ve reducida la señal de salida.

Si se añade realimentación se puede demostrar que R_i aumenta y R_o disminuye. Vamos a considerar ahora el circuito de la Figura 2.3. Sea R_{if} la impedancia de entrada del circuito realimentado, la cual se puede determinar a partir de:

$$R_{if} = \frac{v_s}{i_i}, \quad (2.11)$$

donde la corriente de entrada se puede expresar como

$$i_i = \frac{v_i}{R_i} \quad (2.12)$$

Ignorando la resistencia interna del generador (por simplicidad), la tensión de entrada v_s se expresa como:

$$v_s = v_i + \beta v_o = v_i + \beta A v_i \quad (2.13)$$

Sustituyendo (2.11) y (2.12) en (2.13) obtenemos:

$$R_{if} = R_i \frac{v_i + A \beta v_i}{v_i} = R_i (1 + A \beta) \quad (2.14)$$

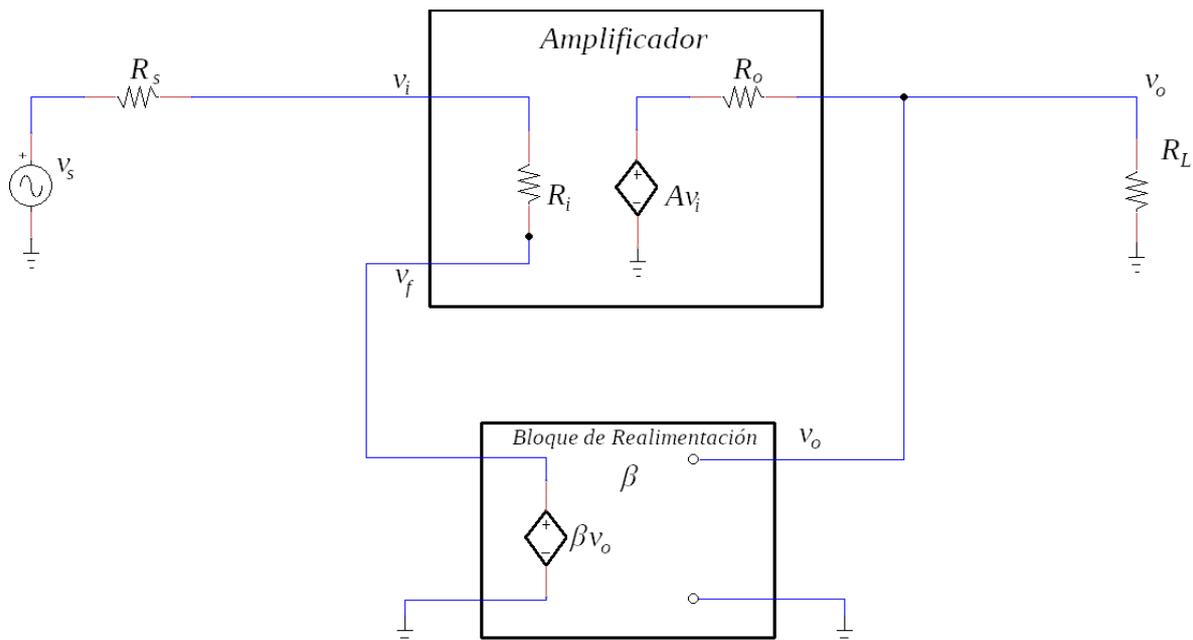


Figura 2.3: Amplificador de tensión realimentado (caso ideal).

La impedancia de entrada se ve aumentada en el factor $1 + A\beta$ (factor de mejora).

Para hallar la impedancia de salida R_{of} del amplificador realimentado se conecta una fuente de prueba v_x , se anula v_s y se desconecta R_L . Su valor se puede entonces calcular mediante la expresión:

$$R_{of} = \frac{v_x}{i_x} \quad (2.15)$$

Teniendo en cuenta que i_x se puede expresar como:

$$i_x = \frac{v_x - A v_i}{R_o} \quad (2.16)$$

y la tensión de entrada v_i como:

$$v_i = -\beta v_o = -A\beta v_x \quad (2.17)$$

Sustituyendo (2.16) y (2.17) en (2.15) obtenemos :

$$R_{of} = R_o \frac{v_x}{v_x + A\beta v_x} = \frac{R_o}{1 + A\beta} \quad (2.18)$$

La impedancia de salida se ve disminuida en un factor $1 + A\beta$.

2.2.3 Extensión del ancho de banda

Supongamos que la respuesta del amplificador es la de un filtro activo pasa-bajas de primer orden (tendríamos un amplificador de continua). En este caso la ganancia se expresa en función de la frecuencia del siguiente modo:

$$A(s) = \frac{A_m}{1 + s/\omega_h} \quad (2.19)$$

donde A_m es la ganancia a frecuencias medias y ω_h la frecuencia de corte. La función de transferencia del amplificador realimentado dependerá de la frecuencia:

$$A_f(s) = \frac{A(s)}{1 + \beta A(s)} \quad (2.20)$$

Sustituyendo (2.19) en (2.20) y operando:

$$A_f(s) = \frac{A_m/(1 + s/\omega_h)}{1 + \beta A_m/(1 + s/\omega_h)} = \frac{A_m/(1 + \beta A_m)}{1 + s/\omega_h(1 + \beta A_m)} \quad (2.21)$$

Es decir, $A_f(s)$ es de la forma:

$$A_f(s) = \frac{A_{mf}}{1 + \frac{s}{\omega_{hf}}} \quad (2.22)$$

donde $A_{mf} = A_m/(1 + \beta A_m)$ y $\omega_{hf} = \omega_h(1 + \beta A_m)$. En conclusión, la frecuencia superior de corte se ve multiplicada por el factor de mejora. Se puede demostrar también que la frecuencia inferior de corte se ve dividida por el mismo factor [7]. Y por tanto decir que el ancho de banda aumenta gracias a la realimentación negativa.

2.2.4 Reducción del ruido

El ruido lo podemos definir brevemente como toda aquella señal indeseable unida a la señal que queremos amplificar. La mayor o menor capacidad que tiene un circuito de rechazar las señales de ruido se cuantifica mediante la *relación señal-ruido* (S/N), definida como:

$$S/N = \frac{v_s}{v_n}, \quad (2.23)$$

donde v_s es la señal que debe procesar el circuito y v_n es la señal de ruido.

Para demostrar el efecto positivo de la realimentación negativa en la relación señal-ruido, vamos a estudiar el diagrama de la Figura 2.4. El esquema nos muestra una situación que se da con frecuencia en la práctica: la fuente de alimentación introduce ruido en la etapa de salida (A_1). A_2 se correspondería con el VAS. La relación S/N del amplificador realimentado se puede calcular a partir de las siguientes ecuaciones:

$$v_o = A_1 v_p \quad (2.24)$$

$$v_p = v_n + A_2 v_i \quad (2.25)$$

$$v_i = v_s - \beta v_o \quad (2.26)$$

Primero sustituimos (2.26) en (2.25):

$$v_p = v_n + A_2 v_s - A_2 \beta v_o \quad (2.27)$$

El resultado lo sustituimos en (2.24), y despejamos v_o :

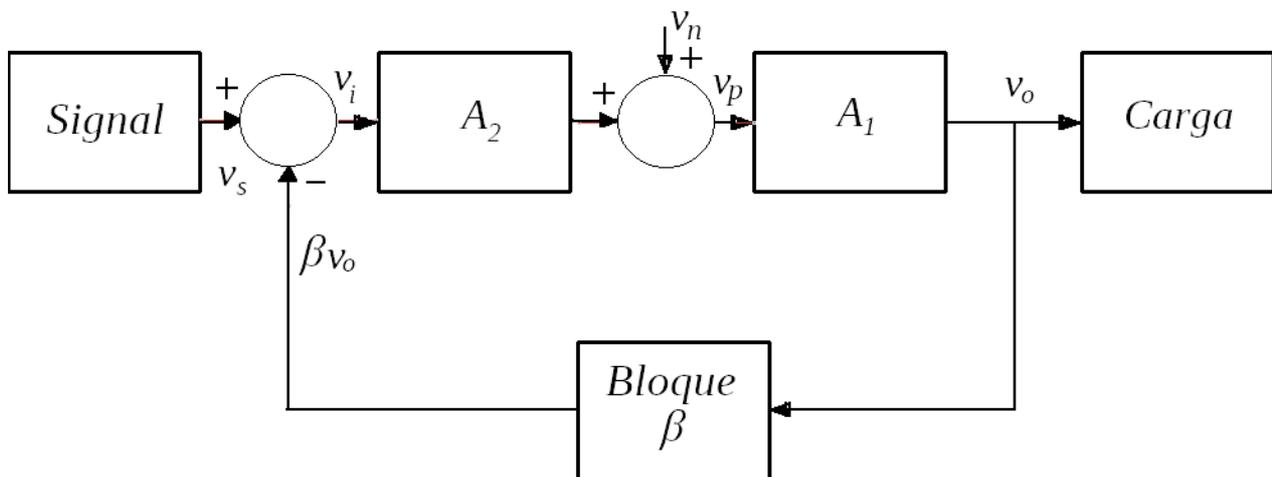


Figura 2.4: Diagrama de sistema afectado por ruido.

$$v_o = \frac{A_1}{1 + A_1 A_2 \beta} v_n + \frac{A_1 A_2}{1 + A_1 A_2 \beta} v_s \quad (2.28)$$

El coeficiente que multiplica a v_n lo denominamos c_n y el coeficiente que multiplica a v_s lo denominamos c_s . De este modo la nueva relación señal-ruido, para el amplificador realimentado, se define como:

$$S/N = \frac{v_s C_s}{v_n C_n} = \frac{v_s}{v_n} A_2 \quad (2.29)$$

Esto demuestra que al aumentar la ganancia del VAS en lazo abierto reducimos el efecto del ruido en la salida para un amplificador realimentado.

2.2.5 Reducción de la distorsión

Las distintas etapas de un amplificador se construyen con elementos activos como transistores BJT y MOSFET. Estos dispositivos se comportan de manera no lineal, sobre todo cuando operan en gran señal. La pérdida de linealidad tiene como efecto la distorsión de las señales procesadas por los amplificadores.

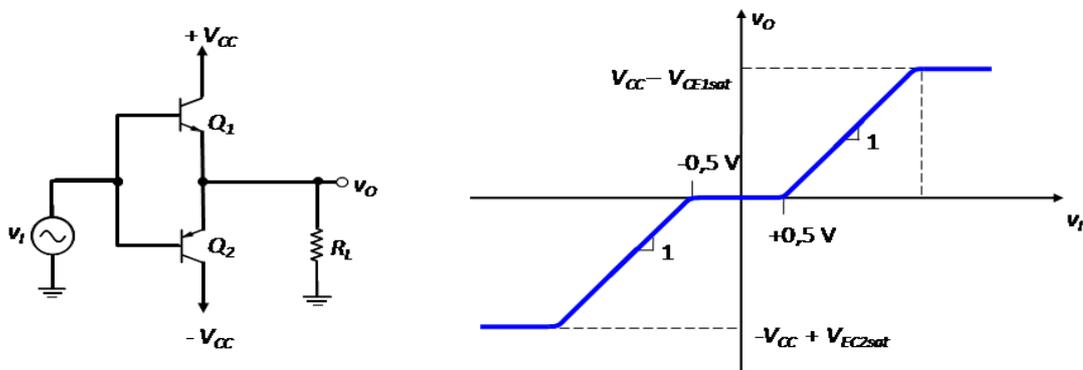


Figura 2.5: Etapa en clase B y curva de transferencia en tensión (VTC).

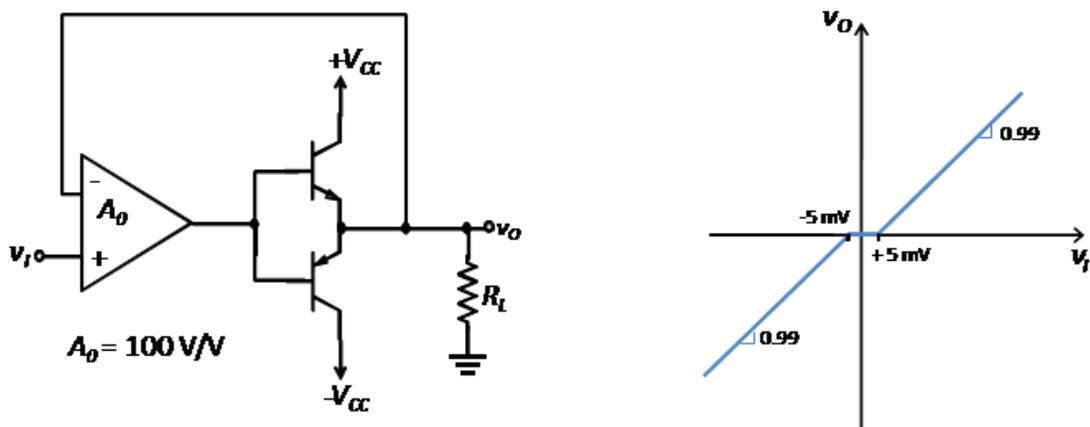


Figura 2.6: Etapa en clase B con realimentación y curva de transferencia en tensión (VTC).

En la Figura 2.5 se muestra una etapa de clase B básica. Los transistores no conducen si la amplitud de entrada no supera los $0,5\text{ V}$. Entonces, la salida aparece deformada porque se mantiene

a 0 un cierto tiempo en el cruce por cero de la entrada (*distorsión de cruce*). Si se utiliza un amplificador con ganancia $A_0 = 100$ y se realimenta el conjunto negativamente (Figura 2.6) la tensión necesaria para llevar a conducción los transistores se reduce en el mismo factor y la VTC (siglas en inglés de *característica de transferencia en tensión*) se acerca más al caso ideal (con ganancia infinita), en el que la salida coincidiría con la entrada y el amplificador se comportaría de forma lineal (la VTC se ha representado suponiendo que el operacional no se satura).

3 BLOQUES DEL AMPLIFICADOR

3.1 ETAPA DE ENTRADA

En la Figura 3.2 se muestra el amplificador completo. En este capítulo vamos a describir en profundidad cada etapa. En algunos casos comenzaremos explicando circuitos básicos para ir añadiendo a continuación las mejoras introducidas.

Para realizar los desarrollos matemáticos en los circuitos de pequeña señal utilizaremos el modelo en T del transistor (Figura 3.1). El parámetro α (ganancia del BJT en base común) lo aproximamos a la unidad y de este modo consideramos que i_c es igual a i_e . La resistencia intrínseca de emisor, r_e' , se determina a partir de:

$$r_e' = \frac{V_T}{I_E} , \quad (3.1)$$

donde V_T es el voltaje térmico e I_E es la corriente de polarización de emisor. Por otro lado despreciamos la resistencia de salida de los transistores (r_o) en el circuito equivalente. No obstante, vamos a mencionar que esta se calcula empleando la siguiente relación:

$$r_o = \frac{V_A}{I_C} , \quad (3.2)$$

donde V_A es la *tensión de Early* e I_C la corriente de polarización de colector.

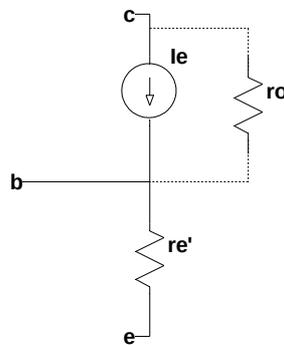


Figura 3.1: Modelo en T del transistor BJT.

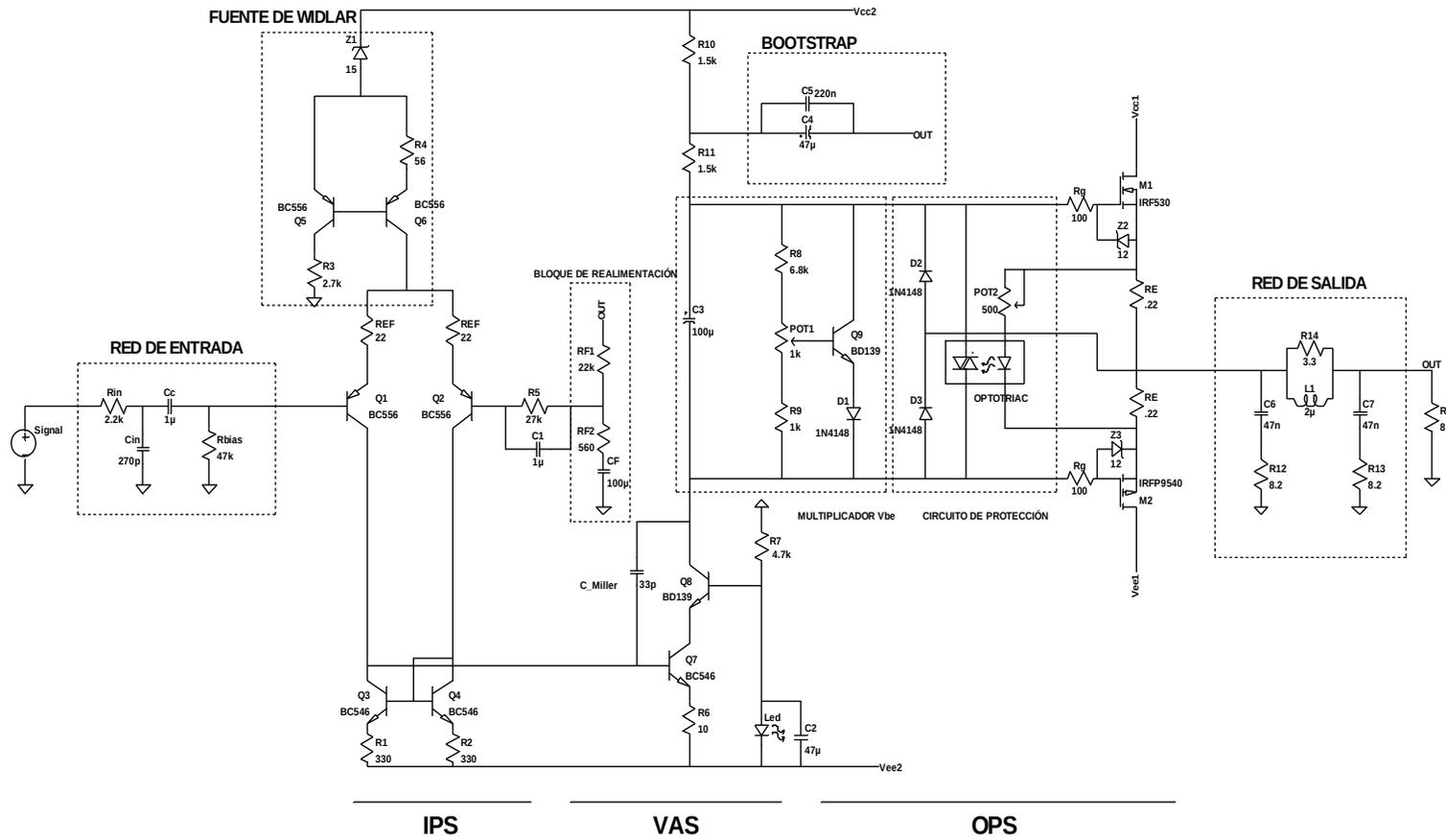


Figura 3.2: Esquema del circuito completo.

3.1.1 Amplificador diferencial

Como se ha indicado en el apartado 1, el amplificador diferencial compara la señal de entrada con la señal realimentada y amplifica la diferencia entre ambas (tal y como se ilustra en el esquema genérico de la Figura 1.1). De esta forma, la estructura del amplificador se corresponde con la de un amplificador realimentado en tensión.

Vamos a revisar algunos aspectos del funcionamiento de este circuito, considerando la estructura básica de la Figura 3.3. El circuito tiene dos entradas (inversora y no inversora) y se emplea una resistencia R_E para polarizar los transistores, aunque conviene mencionar que en los amplificadores integrados no se utiliza esta resistencia, sino una fuente de corriente. La salida se puede obtener como diferencia de las tensiones de entrada (salida diferencial) o corresponder a una de estas tensiones (salida asimétrica). En este último caso la salida, v_{o1} , estará en fase con una entrada e invertida respecto a la otra.

Para que exista realimentación negativa en el circuito de la Figura 1.1(o en el esquema de la Figura 2.1) la señal muestreada tiene que estar en fase con la señal de entrada. Si estuviera desfasada 180° se produciría el efecto contrario, es decir, habría realimentación positiva. Esta situación debe evitarse porque se desaprovechan las ventajas que introduce la realimentación negativa, además de que el circuito puede comportarse de forma inestable.

Tomando como salida v_{o1} , que está invertida respecto a la entrada v_1 , y teniendo en cuenta que la etapa VAS invierte la señal, la señal realimentada (debido a la doble inversión) estará en fase con la entrada en el circuito de la Figura 1.1, con lo que se consigue que la señal de entrada y la muestreada estén en fase.

Ganancia

Comenzaremos determinando la ganancia del amplificador diferencial básico (Figura 3.3). Los transistores Q_1 y Q_2 se suponen que tienen características idénticas. Para el análisis en pequeña señal se llevan a tierra las conexiones a V_{CC} y $-V_{EE}$. Los transistores se reemplazan por su modelo en T. En el circuito resultante, primero despejamos la tensión de salida como:

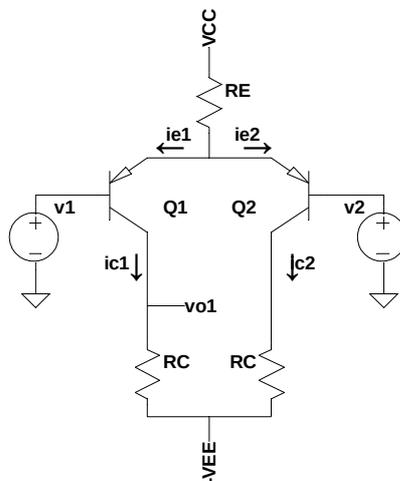


Figura 3.3: Amplificador diferencial básico.

$$v_{o1} = R_C i_{c1} \quad (3.3)$$

Aplicamos las leyes de Kirchhoff en los emisores para obtener la siguiente ecuación:

$$-\frac{v_e}{R_E} = i_{e1} + i_{e2} = \frac{v_e - v_{i1}}{r_e'} + \frac{v_e - v_{i2}}{r_e'} \quad (3.4)$$

Despejando v_e :

$$v_e = K(v_{i1} + v_{i2}) \quad , \quad (3.5)$$

donde:

$$K = \frac{1}{2} + \frac{r_e'}{R_E} \quad (3.6)$$

Aproximamos i_{c1} a i_{e1} y sustituimos (3.5) en la expresión de i_{e1} :

$$i_{c1} \simeq i_{e1} = \frac{v_e - v_{i1}}{r_e'} = \frac{1}{r_e'} [v_{i1}(K-1) + v_{i2}K] \quad (3.7)$$

Combinamos las ecuaciones (3.7) y (3.3), para obtener la expresión que relaciona la tensión de salida con las tensiones de entrada:

$$v_{o1} = \frac{R_C}{r_e'} [v_{i1}(K-1) + v_{i2}K] \quad (3.8)$$

El amplificador idealmente solo debe amplificar la diferencia entre v_{i1} y v_{i2} . Precisamente, para cuantificar la calidad del amplificador diferencial, se definen la entrada *diferencial*, v_d , y la entrada *en modo común*, v_c , de la siguiente forma:

$$v_d = v_{i2} - v_{i1} \quad v_c = \frac{v_{i2} + v_{i1}}{2} \quad (3.9)$$

Despejamos en función de las señales individuales de entrada, v_{i2} y v_{i1} :

$$v_{i1} = v_c - \frac{v_d}{2} \quad v_{i2} = v_c + \frac{v_d}{2} \quad (3.10)$$

y sustituimos finalmente en (3.8) para obtener v_{o1} :

$$v_{o1} = \frac{R_C}{2r_e'} v_d + \frac{R_C(2K-1)}{r_e'} v_c \quad (3.11)$$

Reescribimos (3.11):

$$v_{o1} = \frac{R_C}{2r_e'} v_d + \frac{R_C}{2R_E + r_e'} v_c \quad (3.12)$$

El coeficiente que multiplica la entrada diferencial se denomina *ganancia diferencial* (A_d), y el coeficiente que multiplica a la entrada en modo común, *ganancia en modo común* (A_c):

Hay que remarcar que el amplificador diferencial introduce menos distorsión que una etapa en emisor común. La corriente de colector en una etapa en emisor común, idealmente, debería expresarse como la superposición de un nivel de continua y la componente de alterna. Si la entrada

es senoidal, la componente alterna tiene la misma frecuencia. Pero debido a que el BJT es un dispositivo no lineal, la corriente incluye otras componentes alternas cuya frecuencia es un múltiplo de la frecuencia de la señal de entrada (armónicos). Un amplificador diferencial ideal rechaza el segundo armónico y presenta mayor linealidad [15].

3.1.2 Comportamiento para gran señal. Degeneración de emisor

Para determinar el rango de tensiones en que el circuito funciona como amplificador lineal tenemos que utilizar modelos para gran señal. Aun habiendo corregido la distorsión de cruce con un *multiplicador de V_{BE}* , cuanto mayor sea la linealidad de las etapas, menos distorsión introduce el circuito [2].

La degeneración de emisor es un método con el cual se aumenta la linealidad del par diferencial básico (Figura 3.3). Para demostrarlo planteamos a las ecuaciones de Shockley de cada transistor. Esto se cumple si ambos transistores se encuentran polarizados en activa, pudiéndose entonces escribir las corrientes de colector de cada rama del par como:

$$i_{C1} = I_s \exp\left(\frac{v_{BE1}}{V_T}\right) \quad i_{C2} = I_s \exp\left(\frac{v_{BE2}}{V_T}\right) \quad (3.14)$$

Si no se emplean las resistencias de degeneración, a partir de estas expresiones y asumiendo ciertas consideraciones, como que ambos transistores comparten las mismas características, llegamos a la siguiente expresión [5]:

$$v_{o1} = \frac{R_C I_{bias}}{1 + \exp(-v_d/V_T)} \quad (3.15)$$

donde:

$$I_{bias} = \frac{V_{CC} - V_{EB}}{R_E} \quad (3.16)$$

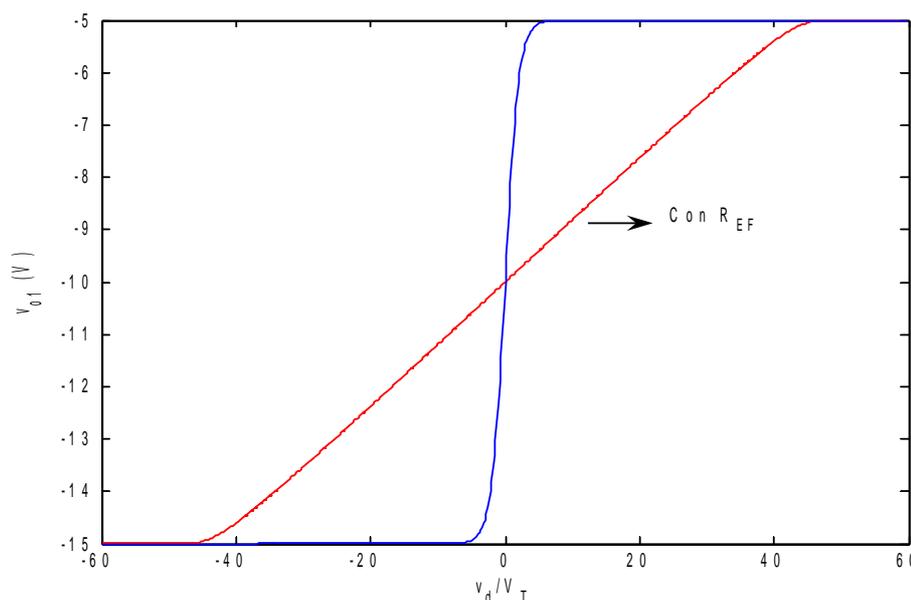


Figura 3.4: VTC (salida asimétrica) con y sin degeneración de emisor. Se han considerado estos valores: $\alpha = 1$, $V_{CC} = 15$ V, $R_C = 10$ k Ω e $I_{bias} = 1$ mA.

Representando esta función gráficamente obtenemos la característica de transferencia del amplificador, que mostramos en la Figura 3.4 (normalizando la entrada a V_T). El circuito es lineal para una entrada diferencial máxima de alrededor de $2V_T$. Además, con los valores elegidos las tensiones máxima y mínima son, respectivamente:

$$v_{o1(max)} = -V_{CC} + I_{bias} R_C = -5V \quad v_{o1(min)} = -V_{CC}$$

El primer valor se obtiene cuando Q_1 conduce con $i_{C1} = I_{bias}$ y Q_2 está en corte. Y el segundo, cuando Q_1 pasa a corte siendo $i_{C2} = I_{bias}$.

Ahora bien, si ahora añadimos las resistencias de degeneración (Figura 3.5), con valor $R_{EF} = 40V_T/I_{bias}$ ocurre que no podemos llegar a la expresión de la característica de transferencia de forma analítica. Para resolverlo plantearemos las ecuaciones que definen el circuito y utilizando un programa en MATLAB representamos la VTC :

$$v_d/2 - v_{BE1} - i_{E1} R_E = v_M \quad -v_d/2 - v_{BE2} - i_{E2} R_E = v_M \quad (3.17)$$

$$i_{E1} + i_{E2} = i_{EE} \quad (3.18)$$

$$i_{E1} = I_S \exp(v_{BE1}/V_T) \quad i_{E2} = I_S \exp(v_{BE2}/V_T) \quad (3.19)$$

Se dibuja en la misma gráfica para comparar el comportamiento en ambos casos la VTC cuando en el circuito hay degeneración de emisor. Como se observa la zona lineal es mucho más extensa pero a costa de la disminución de la ganancia (la ganancia se corresponde con la pendiente en el tramo lineal, y es mucho menor en este caso).

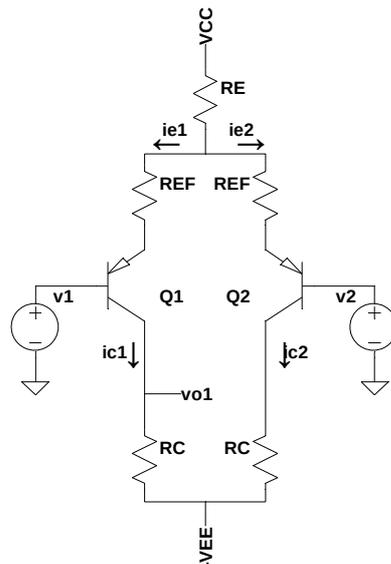


Figura 3.5: Amplificador diferencial con degeneración de emisor.

Hemos explicado en el apartado 2 que el producto $A\beta$ conviene que sea lo mayor posible para aprovechar todas las ventajas introducidas por la realimentación negativa. Y que por lo tanto, conviene que la ganancia de lazo abierto A tenga un valor alto también. Pero es preferible no dejarlo todo en manos de la realimentación negativa diseñando etapas lo más lineales posibles.

3.1.3 Fuente de Corriente en el Par Diferencial

Empleando una fuente de corriente en lugar de una resistencia aumenta el factor de rechazo de modo común (*CMRR*, *common mode rejection ratio*), como se verá después. De este modo el circuito rechazará mejor las señales de ruido presentes en las entradas o el ruido introducido por la fuente de alimentación.

Para demostrarlo consideramos primero el circuito del amplificador diferencial básico (Figura 3.3). La corriente I_{bias} se obtiene con la expresión (3.16) definida en el apartado anterior. Si por ejemplo la fuente de alimentación, V_{CC} , recoge ruido de la red eléctrica, o se trata de una fuente no regulada, la corriente I_{bias} propagará el ruido a través del circuito. También puede ocurrir si las caídas base-emisor de los transistores varían, por ejemplo con la temperatura. En definitiva con una fuente de corriente se puede conseguir que I_{bias} se mantenga más constante, aumentando el rechazo al ruido del circuito [3].

Por otro lado, como hemos mencionado, idealmente este circuito debería funcionar como un amplificador diferencial. Es decir, amplificar sólo la diferencia de las señales de entrada. El hecho de amplificar la señal de modo común es una desviación del comportamiento ideal. Tiene sentido entonces definir el factor de rechazo al modo común como la relación que existe entre la ganancia del amplificador en modo diferencial y la ganancia en modo común. Es decir:

$$CMRR = \frac{A_d}{A_c} , \quad (3.20)$$

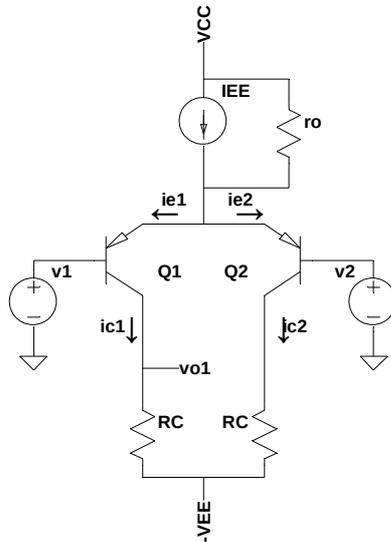


Figura 3.6: Amplificador diferencial con fuente de corriente.

expresado comúnmente en dB:

$$CMRR = 20 \log \left(\frac{A_d}{A_c} \right) \quad (3.21)$$

Ahora, si sustituimos las expresiones de (3.12) en (3.20), se obtiene:

$$CMRR = 20 \log \left(\frac{2R_E + r_{e'}}{2r_{e'}} \right) \quad (3.22)$$

La última relación nos indica que si reemplazamos R_E por una fuente de corriente (Figura 3.6) con alta resistencia de salida (R_o) aumentará el CMRR.

Fuente de Widlar

La fuente de Widlar básicamente es una versión mejorada del espejo de corriente (Figura 3.7). El espejo consiste en dos transistores unidos por sus bases, que se conectan a su vez al colector de uno de los transistores. La tensión en R se mantiene constante y genera la corriente de referencia:

$$I_{ref} = \frac{V_{CC} - V_{EB1}}{R} \quad (3.23)$$

Suponiendo que ambos transistores tienen características idénticas, I_{B1} e I_{B2} son iguales. Esta corriente es despreciable en comparación con I_{ref} pues se supone una β alta. De este modo podemos aproximar I_{C1} a I_{ref} . Como las corrientes de colector son proporcionales a las corrientes de base, podemos concluir:

$$I_{B1} = I_{B2} \Rightarrow I_{C2} \equiv I_{C1} \simeq I_{ref} \quad (3.24)$$

La fuente de Widlar (Figura 3.8) añade una resistencia de emisor a Q_2 . Como mejora de diseño se necesitan valores mas pequeños de resistencias para entregar las misma corriente, aunque esto solo es relevante para el diseño de circuitos integrados. Los valores de las resistencias se pueden obtener a partir de las siguientes ecuaciones de diseño [5]:

$$R_2 \simeq \frac{V_T}{I_{C2}} \ln \left(\frac{I_{C1}}{I_{C2}} \right) \quad I_{C1} \simeq I_{ref} = \frac{V_{CC} - V_{BE1}}{R_1} \quad (2.25)$$

Ahora bien, la característica principal que hace que nos decantemos por esta fuente de corriente es su alta resistencia de salida. Como se ha comprobado, interesa que sea lo mas alta posible para aumentar el CMRR del par diferencial. Llamando r_o a la resistencia de salida del BJT, las expresiones de las resistencias de salida de los dos circuitos se expresan como se indica a continuación [8]:

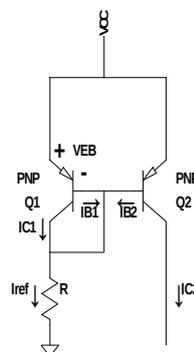


Figura 3.7: Espejo de corriente.

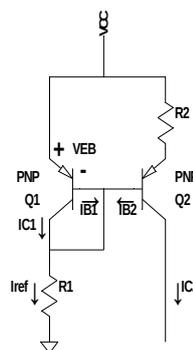


Figura 3.8: Fuente de Widlar

Supongamos que el VAS es un amplificador en emisor común. Suponiendo una β de 100 y una corriente de polarización $I_C = 5 \text{ mA}$, la impedancia de entrada sería $R_i = \beta r_e' = 520 \Omega$, pequeña en comparación con las resistencias de salida (r_{o1} y r_{o2}) que toman un valor de $100 \text{ k}\Omega$ (más bien en los NPN, no los PNP, para una tensión de Early de 100 V e $I_C = 1 \text{ mA}$, típicamente). Podemos aproximar la tensión de salida:

$$v_{o1} \simeq \frac{v_d}{r_e'} R_i \quad (3.29)$$

Siendo ahora la ganancia diferencial de nuestro circuito:

$$A_d = \frac{R_i}{r_e'} \quad (3.30)$$

Si se hubiera utilizado un par diferencial con resistencias en los colectores del orden de los $\text{k}\Omega$ esta expresión no tendría validez. La ganancia sería menor también.

3.2 ETAPA DE GANANCIA EN VOLTAJE

3.2.1 Amplificador en Modo Cascodo

Con esta configuración (Figura 3.10) se puede conseguir una alta ganancia de tensión. Pero la ganancia de corriente no puede ser superior a la unidad porque los transistores, uno en base común (BC) y el otro en emisor común (EC), conducen con corrientes de colector y emisor prácticamente iguales (tanto en DC como en AC). Q_1 y Q_2 están polarizados con las mismas corrientes de emisor, luego tienen la misma resistencia intrínseca de emisor. Puede comprobarse que la ganancia de la etapa compuesta viene dada por:

$$A_v = \frac{v_o}{v_i} = - \frac{R_L}{r_e' + R_E} \quad (3.31)$$

(a esta expresión se llega con las simplificaciones $r_o \rightarrow \infty$ y $\alpha = 1$). Básicamente, la ganancia se calcula igual que con una etapa en emisor común, siendo su valor proporcional a la resistencia de carga.

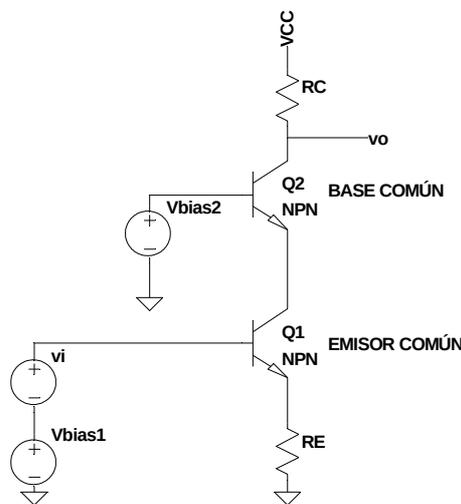


Figura 3.10: Amplificador cascodo básico.

Una característica importante de este circuito es su buena respuesta en frecuencia, mejor que la de la etapa en emisor común convencional, en la que la frecuencia superior de corte se ve limitada debido al *efecto Miller*. Este efecto es en realidad un efecto de magnificación sobre la capacidad base-colector en la etapa EC: esta capacidad se denota como C_{μ} en el esquema equivalente para alterna de la Figura 3.11, y va conectada entre los terminales de entrada y salida. Al transmitirse la señal de tensión V_b con un factor de amplificación $-R_L'/r_e'$, se comprueba que la capacidad de entrada se debe a C_{π} y a una capacidad equivalente igual al producto de C_{μ} y la ganancia. Es decir, esta última aparece magnificada en un factor $(1+R_L'/r_e')$ [9], que aumenta con la carga efectiva R_L' . En la configuración de base común (BC) no se produce este efecto porque en el circuito incremental las capacidades base-emisor y base-colector no van conectadas entre entrada y salida. Ni tampoco en colector común (CC), porque aunque C_{π} va conectada entre entrada y salida, la ganancia de tensión no sobrepasa la unidad. Este efecto multiplicativo no se produce en el amplificador cascodo, que en su forma básica incluye una etapa en emisor común (EC) conectada a otra en base común (BC) como se muestra en la Figura 3.11. En este caso la resistencia de carga de Q_1 (en EC) es simplemente la resistencia de entrada de Q_2 , igual a r_{e2}' . Como r_{e2}' es pequeña se reduce el efecto multiplicativo sobre $C_{\mu 1}$. Por otro lado el efecto Miller no se produce en la etapa en base común. Por estos motivos se amplía el ancho de banda considerablemente [9].

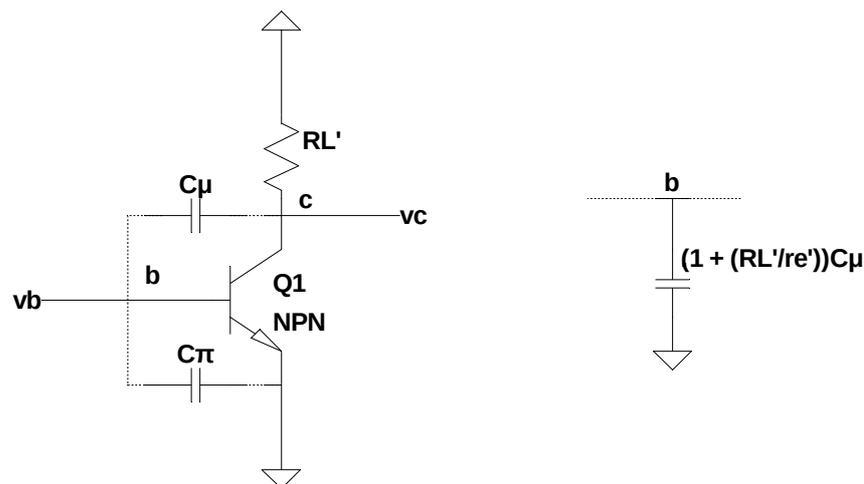


Figura 3.11: Efecto Miller: en una etapa se produce un efecto multiplicativo sobre la capacidad base-colector. La capacidad de entrada es la suma de la capacidad base-emisor (C_{π}) y la capacidad equivalente $(1+R_L'/r_e')C_{\mu}$.

Pero en el circuito que se propone en este trabajo el ancho de banda no se ve influido por la etapa cascodo, sino que lo determina un simple circuito RC, como se indicará más adelante. La etapa cascodo se emplea para proteger al transistor de ganancia (en este caso Q_1) de las grandes variaciones de voltaje que se producirían si se conectara como simple etapa EC [3]. Como la tensión colector-emisor puede ser excesiva, destruyéndose el transistor, se pueden usar transistores de señal con bajas tensiones límite pero precisos (con una beta mayor) de la serie BC5xx. Esto se consigue protegiéndolos con otros más robustos y menos precisos de las series BD13X y BC63X. En cualquier caso, la ganancia global se calcula, como hemos dicho, dividiendo la carga entre la resistencia de emisor (como en una etapa en EC).

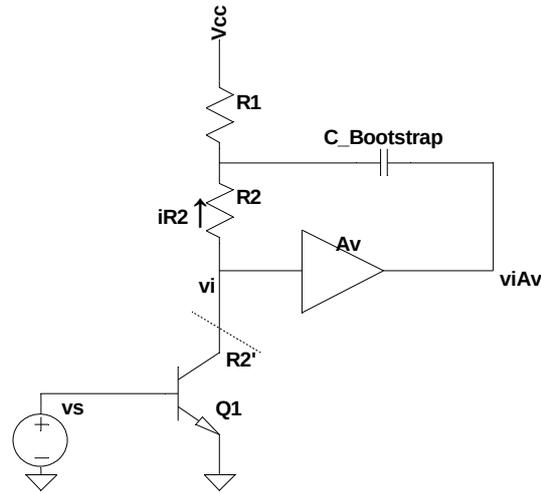


Figura 3.12: Técnica Bootstrap.

3.2.2 Técnica Bootstrap

El diseño de un buen amplificador en modo cascode precisa de una alta resistencia de carga para conseguir la mayor cantidad de ganancia posible. La forma más evidente de conseguirlo sería añadir una fuente de corriente con alta resistencia de salida. Pero existe una alternativa sencilla que no añade más electrónica y se basa en la realimentación. Se conoce comúnmente como la técnica *bootstrap* y consiste únicamente en dividir la carga en dos resistencias, R_1 y R_2 y en realimentar la salida inyectando la señal en el punto de conexión de dichas resistencias.

El funcionamiento del circuito es bastante sencillo. En la Figura 3.12 se observa un circuito básico que implementa este método. En este caso representamos la etapa de salida como un *buffer* y el VAS lo forma un amplificador en emisor común. La tensión de salida se realimenta a través de un condensador que bloquea la corriente continua. Por consiguiente en los terminales de R_2 tenemos una caída de tensión dada por:

$$v_{R2} = v_i - A_v v_i = v_i(1 - A_v) \quad (3.32)$$

Pudiéndose escribir la corriente que circula por R_2 como:

$$i_{R2} = \frac{v_i(1 - A_v)}{R_2} \quad (3.33)$$

Vamos a suponer la resistencia de entrada de la etapa de salida muy grande, despreciando la corriente de entrada en el *buffer*, lo que nos permite aproximar la corriente de colector, i_c , a i_{R2} . Ahora calculamos la resistencia de carga aparente, R_2' , vista desde el colector de Q_1 . Para ello conectamos una fuente de prueba, v_x , y anulamos la señal de entrada. De este modo R_2' se puede expresar como:

$$R_2' = \frac{v_x}{i_x} \quad (3.34)$$

donde v_x se corresponde con v_i e i_x con i_c . Sustituyendo:

$$R_2' = \frac{v_i}{\frac{v_i(A_v - v_i)}{R_2}} = \frac{R_2}{1 - A_v} \quad (3.35)$$

Como la ganancia A_v para la etapa de salida es prácticamente la unidad, idealmente tendríamos que R_2' sería infinita. En la práctica, si por ejemplo $A_v = 0,99$ y $R_2 = 1,5 \text{ k}\Omega$, entonces $R_2' = 150 \text{ k}\Omega$, consiguiendo una alta resistencia efectiva de carga.

3.2.3 Compensación de Miller

Un amplificador realimentado puede hacerse inestable debido a los desfases introducidos por las capacidades. De este modo, si para alguna frecuencia la señal está desfasada -180° (invertida) y posee suficiente ganancia, al realimentarse en vez de producirse la diferencia de señales en la etapa de entrada, se obtiene la suma. En otras palabras, se introduce realimentación positiva, provocando la inestabilidad del amplificador: la amplitud de las señales va aumentando hasta que la salida se acaba “atascando” a una de las tensiones de alimentación. También puede ocurrir que la inestabilidad dé lugar a la aparición de oscilaciones. Para determinar si un amplificador en lazo cerrado es o no inestable definimos los siguientes parámetros: *margen de fase (MF)* y *margen de ganancia (MG)*.

Para determinar estos parámetros se representa el *diagrama de Bode* de la ganancia de lazo $A\beta$. A la frecuencia a la que la fase sea de -180° obtenemos la ganancia del sistema: el margen de ganancia es la cantidad (en dB) en que el módulo de la ganancia de lazo es inferior a 0 dB. Y a la frecuencia de ganancia unidad (0 dB), o frecuencia de cruce, determinamos el ángulo de fase. La diferencia entre este ángulo y -180° es el margen de fase. En los casos mostrados en la Figura 3.13 los dos márgenes son positivos y el amplificador realimentado es estable.

Para solucionar este problema la forma más sencilla y que empleamos en nuestro amplificador es la compensación por polo dominante. Consiste en añadir un polo de frecuencia mucho menor que la frecuencia de cruce. Esto significa que la ganancia de lazo comienza a caer a una frecuencia inferior, consiguiendo así aumentar el MF y el MG.

La forma de conseguir este efecto se muestra en la Figura 3.14. Para simplificar el circuito hemos representado la etapa de entrada como un amplificador de transconductancia g_m^1 . el VAS se representa como un amplificador de ganancia $-A$ y la etapa de salida como otro amplificador de ganancia unidad. La técnica se basa en

1 La transconductancia (g_m) se define como i_{oi}/v_d .

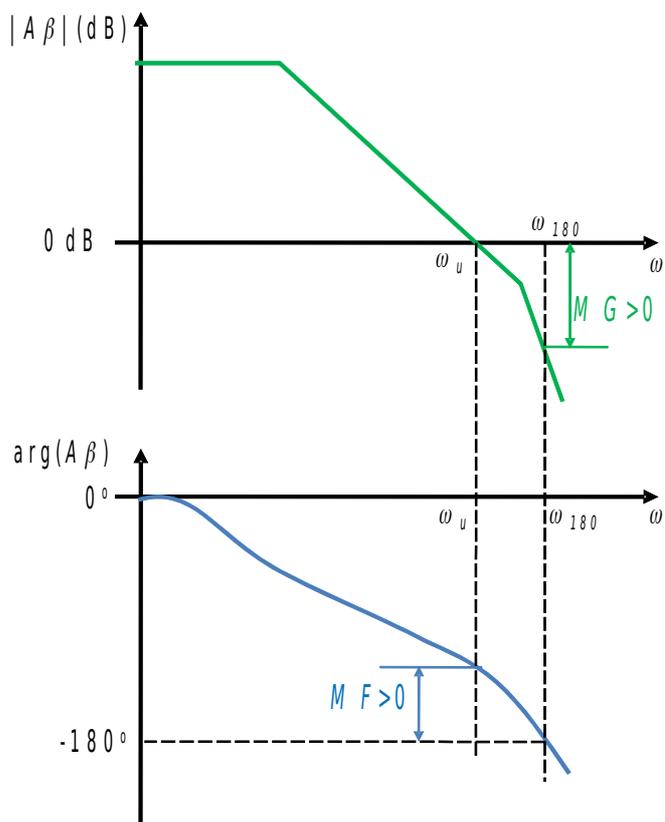


Figura 3.13: Margen de fase y margen de ganancia de sistema estable.

realidad en explotar el efecto Miller: se conecta un condensador entre la entrada y la salida de un amplificador en EC o cascodo: la clave está en que se invierta la señal para reforzar el efecto multiplicativo que se produce en este condensador. La nueva frecuencia de corte se obtiene a partir de la expresión [4]:

$$f_c = \frac{1}{2\pi R_{eq} C_{eq}} ,$$

donde R_{eq} y C_{eq} representan la red equivalente del nodo común a la etapa de entrada y el VAS.

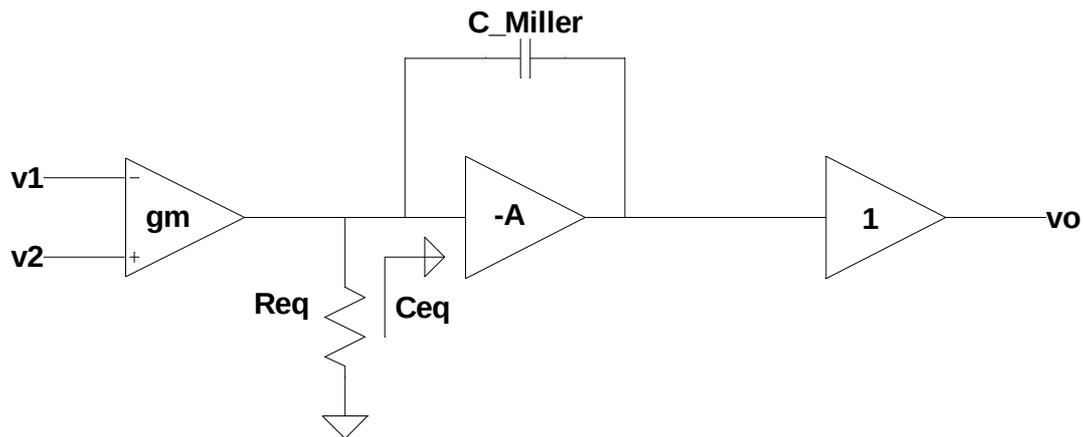


Figura 3.14: Amplificador con compensación por polo dominante.

3.3 ETAPA DE SALIDA

3.3.1 Etapa de Salida en Clase AB

Las etapas de salida se clasifican de acuerdo con la forma de onda de corriente de colector que resulta cuando se aplica una señal de entrada. [10]. De este modo en la etapas clase A los transistores conducen durante todo el ciclo de la señal de entrada, mientras que en las etapas clase B solo conducen durante un semiciclo. En las etapas clase C los transistores conducen durante menos de un semiciclo, aunque estas etapas se suelen emplear en sistemas de radiofrecuencia y no en aplicaciones de audio.

Los transistores de las etapas de clase B se polarizan en la región de corte, a diferencia de lo que se hace en las etapas de clase A, en las que los transistores se polarizan en la región activa. Al polarizarse al corte los transistores y debido a que conducen solo durante un semiciclo el rendimiento las etapas de clase B es mayor.

Pero los transistores de las etapas clase B solo pueden conducir cuando se aplica una tensión suficiente en la entrada, manteniéndose la salida a cero durante un cierto intervalo de tiempo. Cuando ocurre esto último la salida está deformada respecto la entrada, lo que se conoce como distorsión de cruce. Como alternativa hemos decidido implementar en nuestro circuito una etapa clase AB, que funciona de manera similar a la etapa clase B pero con la diferencia de que la

corriente de polarización de los transistores no es 0. Gracias a la polarización se reduce en gran medida la distorsión de cruce, como se verá.

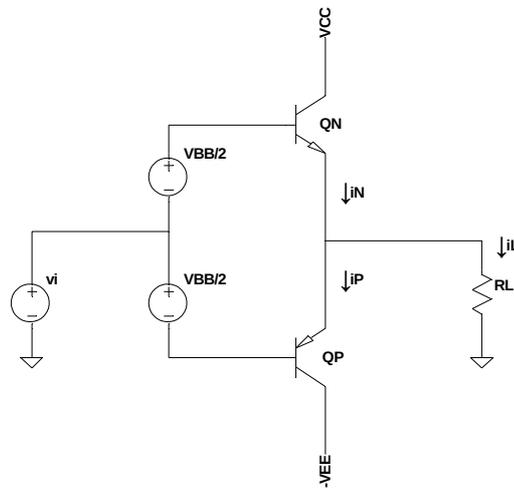


Figura 3.15: Etapa de salida clase AB básica.

En la Figura 3.15 se muestra una etapa de salida clase AB básica. Se compone de dos seguidores de emisor. Q_N conduce durante los semiciclos positivos de la señal y Q_P durante los semiciclos negativos. La tensión V_{BB} aplicada entre las bases de los transistores hace que por ellos circule una corriente de reposo I_Q dada por:

$$I_N = I_P = I_Q \approx I_S \exp(V_{BB}/2V_T) \quad , \quad (3.36)$$

suponiendo los transistores de idénticas características.

Conocida la corriente de escala I_S y fijando la corriente de polarización I_Q podemos determinar a partir de la relación (3.36) el valor que debe tener V_{BB} . En cualquier caso las tensiones en las uniones emisoras de reposo, con BJT idénticos, valen $V_{BB}/2$.

Cuando el voltaje de entrada v_i se hace positivo tiende a conducir más corriente Q_N que Q_P , tanto más cuanto mayor sea el voltaje de entrada. Podemos expresar la salida como:

$$v_O = v_i + \frac{V_{BB}}{2} - v_{BEN} \quad (3.37)$$

En la práctica, si el valor de v_{BEN} no se aparta mucho de $V_{BB}/2$, podemos decir que la salida v_O será una réplica de la entrada, como ocurre en un seguidor por emisor. Se razona de la misma forma para el semiciclo negativo de v_i .

Pero para relacionar de forma precisa las tensiones de salida y entrada debemos tener en cuenta, con los BJT en zona activa, que las tensiones en las uniones emisoras varían con las corrientes:

$$\begin{aligned}
i_{CN} &= I_S \exp\left(\frac{v_{BEN}}{V_T}\right) \rightarrow v_{BEN} = V_T \log\left(\frac{i_{CN}}{I_S}\right) \approx V_T \log\left(\frac{i_N}{I_S}\right) \quad (\text{transistor NPN}) \\
i_{CP} &= I_S \exp\left(\frac{v_{BEP}}{V_T}\right) \rightarrow v_{BEP} = V_T \log\left(\frac{i_{CP}}{I_S}\right) \approx V_T \log\left(\frac{i_P}{I_S}\right) \quad (\text{transistor PNP})
\end{aligned} \tag{3.38}$$

Como en el circuito se verifica

$$i_N = i_P + i_L, \tag{3.39}$$

tendremos entonces:

$$V_{BB} = v_{BEN} + v_{BEP} \rightarrow V_T \ln\left(\frac{i_N}{I_S}\right) + V_T \ln\left(\frac{i_P}{I_S}\right) = 2V_T \ln\left(\frac{i_Q}{I_S}\right) \rightarrow i_N i_P = I_Q^2 \tag{3.40}$$

Esta expresión nos indica que al aumentar i_N disminuye i_P pero el producto se mantiene constante. Si ahora combinamos (3.39) y (3.40), obtenemos la siguiente expresión:

$$i_N^2 - i_L i_N - I_Q^2 = 0 \tag{3.41}$$

Veamos en un caso concreto [10] cómo se pueden obtener la característica de transferencia en tensión del circuito. Se consideran $R_L = 100 \Omega$, $I_S = 10^{-13} \text{ A}$ y $V_{CC} = 15 \text{ V}$. Vamos a suponer que la corriente de reposo debe ser el 5 % de la máxima corriente por la carga. De esta forma los transistores están polarizados en región activa pero cerca del corte.

V_{BB} se elige para que con $v_i = 0$ tengamos $v_o = 0$. Así, la caída de tensión sin señal, con $v_i = 0$, en las uniones BE (Q_N) y EB (Q_P) es igual a $V_{BB}/2$. Esta es la caída de tensión en continua (en reposo). La corrientes de polarización (o de reposo), como se ha dicho, será:

$$I_N = I_P = I_Q \approx I_S \exp(V_{BB}/2V_T) \tag{3.42}$$

Es decir:

$$V_{BB} = 2V_T \log\left(\frac{I_Q}{I_S}\right) \tag{3.43}$$

La corriente máxima por la carga se obtiene cuando los transistores entran en saturación:

$$I_{Lp} \approx \frac{V_{CC}}{R_L} = 150 \text{ mA} \tag{3.44}$$

Luego:

$$I_Q = 0,05 I_{Lmax} = 7,5 \text{ mA} \quad V_{BB} = 2V_T \log\left(\frac{I_Q}{I_S}\right) = 1,252 \text{ V} \tag{3.45}$$

Podemos construir una tabla considerando diferentes valores para la tensión de salida determinando los valores de las corrientes y las tensiones base-emisor, para lo cual basta con emplear las relaciones (3.39), (3.40) y (3.41). La tensión de entrada se calcula sumando a la de salida la caída base-emisor de Q_N , por ejemplo. Los resultados se muestran en una tabla a continuación:

v_o (V)	i_L (mA)	i_N (mA)	i_P (mA)	v_{BEN} (V)	v_{EBP} (V)	v_I (V)
12	120	120.47	0.47	0.695	0.557	0,00
10	100	100.56	0.56	0.691	0.561	10.07
5	50	51.10	1.10	0.674	0.578	5.05
1	10	14.01	4.01	0.642	0.610	1.02
0.5	5	10.41	5.41	0.634	0.618	0.51
0.1	1	8.02	7.02	0.628	0.624	0.10
0.01	0.1	7.55	7.45	0.626	0.626	0.01
0	0	7.50	7.50	0.626	0.626	0
-0.01	-0.1	7.45	7.55	0.626	0.626	-0.01
-0.1	-1	7.02	8.02	0.624	0.628	-0.10
-0.5	-5	5.41	10.41	0.618	0.634	-0.51
-1	-10	4.01	14.01	0.610	0.642	-1.02
-5	-50	1.10	51.10	0.578	0.674	-5.05
-10	-100	0.56	100.56	0.561	0.691	-10.07

Tabla 3.2: Valores obtenidos de la VTC de una etapa clase AB (ejemplo concreto)

En el rango considerado (sin que entren en saturación los BJT) las tensiones de entrada y salida prácticamente coinciden: por tanto la VTC (en la zona lineal) pasa por el origen y tiene una pendiente prácticamente igual a 1. Podemos decir entonces que la etapa clase AB se comporta como un seguidor por emisor.

En cuanto a las corrientes de emisor, se observa que i_N es dominante durante el semiciclo positivo e i_P durante el negativo. También vemos que la corriente i_L se debe principalmente a Q_N (Q_P) para tensiones v_I superiores 1 V (inferiores a -1 V). Ocurre casi de la misma forma que en las etapas clase B, pero con la diferencia de que las corrientes no llegan a anularse: esto se debe a que se utiliza la fuente V_{BB} para polarizar a los BJT en zona activa, aunque cerca del corte.

3.3.2 Transistores de potencia MOSFET

Entre los dispositivos de potencia utilizados en etapas de salida hemos elegido el MOSFET, en concreto de tipo vertical. La razón principal es su bajo precio (especialmente los de tipo N) y su capacidad para conducir altas corrientes. Este tipo de transistores se caracteriza por tener una alta impedancia de entrada pudiéndose despreciar la corriente de puerta (en aplicaciones lineales). Por esta razón se puede prescindir de circuitos *driver* que pueden cargar al VAS. Aunque no es una práctica recomendable del todo ya que los MOSFET poseen capacidades altas de entrada que se cargan y descargan a alta frecuencia [6]. Por otro lado la tensión de ruptura de la puerta en ocasiones es solo de unos 20 V. Por este motivo se conectan diodos zener entre puerta y fuente como protección ante posible picos de tensión. Además, en contraste con los BJT la tensión umbral es de unos 4 V. Esto obliga a alimentar la etapa VAS con más tensión para aprovechar la tensión de raíl a raíl en la etapa de salida. De esto hablaremos más adelante [6].

3.3.3 Polarización.

Como hemos mencionado, la tensión umbral en los MOSFET verticales es de 4V (como el IRF540, IRF640, etc. de International Rectifier). Para generar la tensión de polarización se utiliza el multiplicador V_{BE} . No obstante vamos a detenernos primero en la corriente de reposo de los

transistores y su influencia en la resistencia de salida. No vamos a profundizar en esta cuestión pero sí mencionar que en las etapas con transistores MOSFET es mejor una corriente de reposo alta en comparación con la de los BJT. Para una corriente de polarización dada las etapas de salida con BJT tienen una impedancia de salida más pequeña, lo que se debe a que la transconductancia en un MOSFET es menor que en un BJT. Este aspecto del diseño se debe tener en cuenta porque, como se ha dicho antes, conviene tener resistencias de salida lo más baja posibles en los amplificadores de tensión.

Vamos a aclarar esto último. En el caso de las etapas en clase AB, la resistencia de salida se determina a partir de la expresión [10]:

$$R_o = r_{eN}' // r_{eP}' , \quad (3.46)$$

siendo r_{eN}' y r_{eP}' las resistencias “mirando” hacia los emisores. Estas resistencias se calculan aproximadamente como las inversas de la transconductancia g_m . En un BJT este parámetro es proporcional a la corriente de polarización de colector, es decir, $g_m = I_C/V_T$. Pero la relación anterior, solo tiene validez en condiciones de pequeña señal, cuando lo que ocurre es que las etapas de salida pueden operar con señales de gran amplitud. Supongamos que las corrientes de emisor y colector casi coinciden. Para determinar la resistencia de salida, Sedra y Smith determinan g_m sustituyendo no la corriente de polarización sino la corriente de emisor para un valor dado de v_i . Entonces tendríamos las siguientes expresiones para las resistencias de salida “dinámicas” (dependientes de v_i):

$$r_{eN}' = \frac{V_T}{i_N} \quad r_{eP}' = \frac{V_T}{i_P} \quad (3.47)$$

Entonces se comprueba fácilmente la siguiente relación:

$$R_o = \frac{V_T}{i_P + i_N} \quad (3.48)$$

Como al aumentar i_P disminuye i_N (y viceversa) la resistencia de salida no varía mucho cerca del cruce por por cero de v_i , lo que según Sedra y Smith es la causa de que la distorsión de cruce desaparezca casi por completo.

Pero en los MOSFET la transconductancia no es proporcional a la corriente de drenador, sino a la raíz cuadrada de la misma. Esto justifica que para obtener resistencias de salida del mismo orden que los BJT hacen falta corrientes mayores. Los autores recomiendan corrientes de reposo de 150mA – 200mA [6].

Hay que decir por último que la fuente de tensión V_{BB} empleada para polarizar los BJT se implementa en la práctica con cadenas de diodos, o bien se utilizan divisores resistivos para fijar las tensiones en las bases.

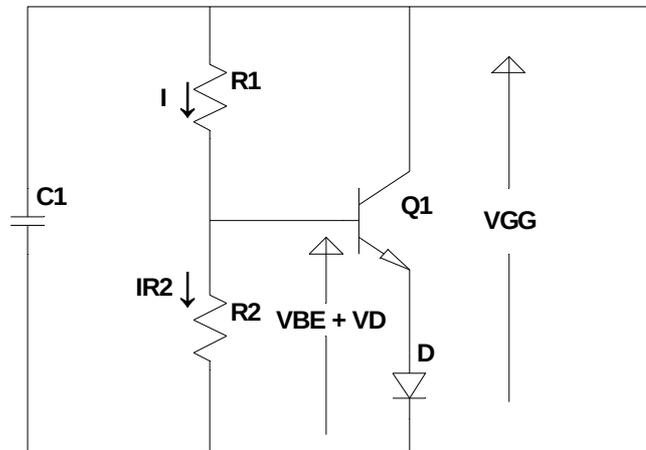


Figura 3.16: Multiplicador de V_{BE}

Multiplicador V_{BE}

Para que la etapa trabaje en clase AB, como hemos mencionado, es necesario fijar en continua una tensión entre puerta y fuente que polarice el transistor con la corriente de reposo necesaria. Como la tensión umbral de los MOSFET empleados se mueve en torno a los 4 V, entre las dos puertas debe caer una tensión alrededor de 8 V (y no 1,25 V como en el ejemplo anterior con los BJT). Para conseguirlo usamos un circuito bastante conocido que se denomina multiplicador V_{BE} .

Vamos a explicar brevemente su funcionamiento. En la Figura 3.16 mostramos el circuito que hemos empleado en nuestro amplificador. Aparte del circuito básico de multiplicador V_{BE} se añaden ciertos elementos. En primer lugar la corriente por R_2 se calcula a partir de la caída de tensión entre la base de Q_1 y el cátodo de D :

$$I_{R2} = \frac{V_{BE} + V_D}{R_2} \quad (3.49)$$

Suponiendo una β alta podemos despreciar la corriente por la base y aproximar I a I_{R2} . De este modo la tensión V_{GG} sería:

$$V_{GG} \simeq I(R_1 + R_2) = (V_{BE} + V_D) \frac{R_1 + R_2}{R_2} \quad (3.50)$$

Como se observa, modificando el coeficiente asociado a las resistencias tenemos control sobre el valor de la tensión. En la práctica añadimos un potenciómetro que nos permite fijar la tensión necesaria para polarizar adecuadamente los transistores:

Este circuito se desvía del básico en dos aspectos. El primero es añadir un condensador (C_1) para conseguir una V_{GG} más constante [6]. Y el segundo es el diodo (D), que ayuda a estabilizar térmicamente el circuito. Hablaremos más adelante de algunas consideraciones sobre estabilidad térmica[6].

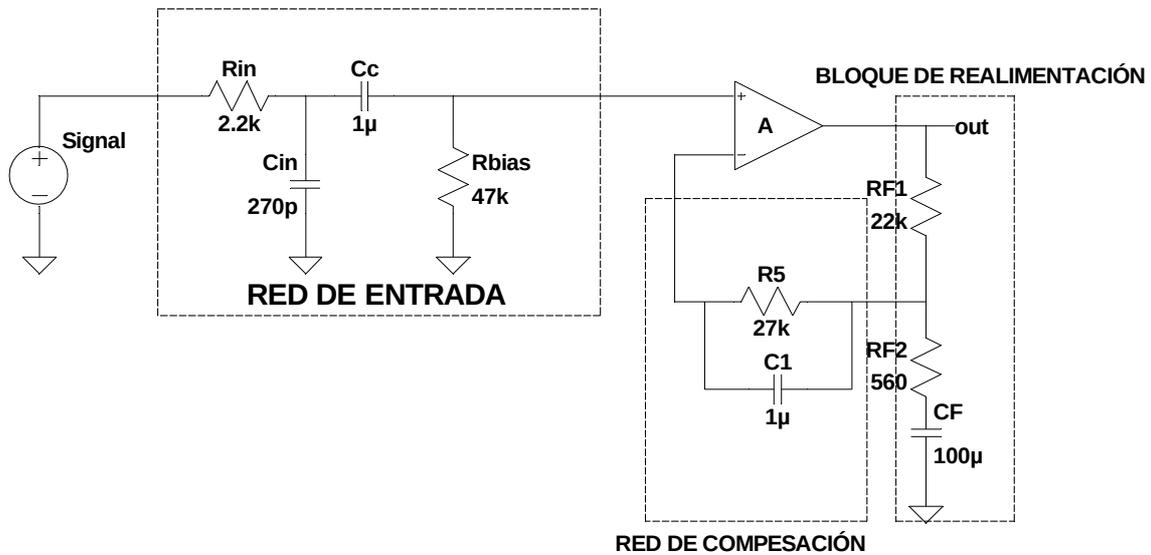


Figura 3.17: Red de entrada y lazo de realimentación.

3.4 COMPLETANDO EL AMPLIFICADOR

3.4.1 Red de Entrada

A la entrada del par diferencial llega la señal de la fuente de sonido externa que se pretende amplificar. No obstante, ésta no se conecta directamente sino que se hace pasar por un circuito previo con distintos propósitos.

En la Figura 3.17 mostramos la red de entrada implementada en nuestro amplificador. En primer lugar R_{in} y C_{in} forman un filtro pasa-bajas de primer orden con la intención de bloquear frecuencias de radio no deseadas. La frecuencia de corte de este circuito se puede calcular con la ecuación:

$$f_c = \frac{1}{2\pi RC} \quad (3.51)$$

Elegiendo $R_{in} = 2,2 \text{ k}\Omega$ y $C_{in} = 270 \text{ pF}$ obtenemos una frecuencia típica, f_c , de 270 kHz. A continuación el condensador de desacoplo C_c en serie bloquea la corriente continua para evitar que ingrese en la fuente de señal. Por otro lado, R_{bias} (conectada entre la base y tierra) impide que la base del transistor de entrada quede flotante en continua proporcionando un camino de retorno a tierra. Estos dos componente forman un filtro pasa-altas de primer orden cuya frecuencia de corte la calculamos con la ecuación (3.51). Elegimos una frecuencia lo suficientemente baja como para reproducir la banda audible (20Hz – 20kHz) sin pérdida de ganancia. Cuanto mayor sea el valor de R_{bias} , más baja será la f_c del filtro (para el mismo C_c), pero también causará mayor nivel de DC en la entrada. Que como veremos se traduce en un problema importante de *offset* en la salida. Una solución es aumentar C_c , pero este condensador debe ser de la mayor calidad posible (por ejemplo de propileno), que no degrade ni distorsione la señal, lo que significa un precio elevado. Optamos por valores de $1 \text{ }\mu\text{F}$ para C_c y $47 \text{ k}\Omega$ para R_{bias} . Que supone una $f_c = 3,39\text{Hz}$ suficientemente baja para conseguir nuestro propósito.

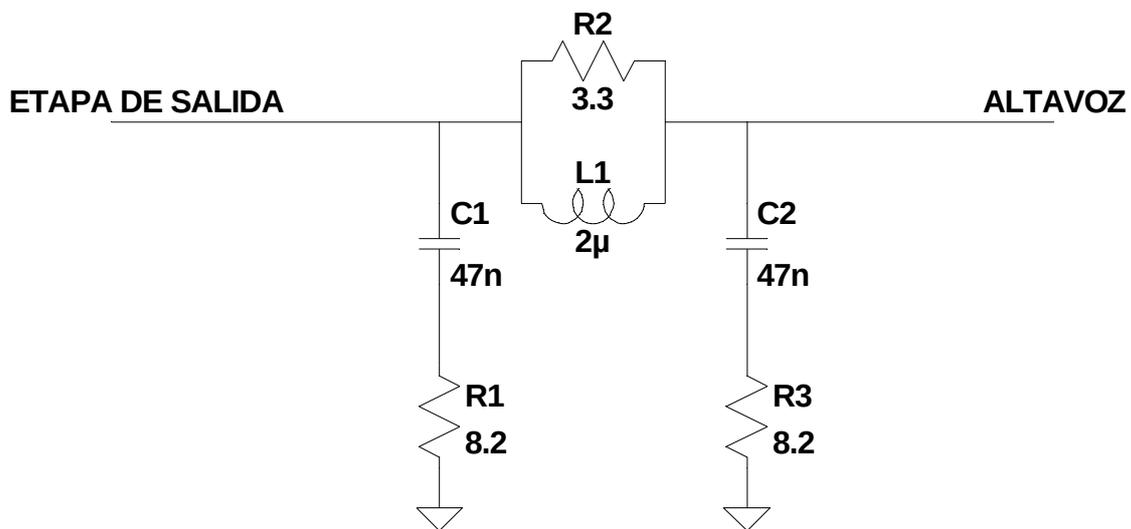


Figura 3.18: Red pi implementada a la salida.

3.4.2 Red de Salida

En altas frecuencias el amplificador puede ser exigente con la carga. Por ejemplo una carga capacitiva puede introducir otro polo en la respuesta en frecuencia, desestabilizando el bucle de realimentación global. Por este motivo se incorpora una red de salida para controlar la impedancia vista por la etapa de salida, ayudando a que el amplificador sea estable con la gran variedad de cargas que pueden presentar los cables y los altavoces.

Se opta por el circuito recomendado por Bob Cordell (Figura 3.18). R_1 y C_1 forman la denominada *red de Zobel*, cuyo propósito es mantener a alta frecuencia la carga vista por la OPS lo más resistiva posible ante cargas inductivas, como pueden llegar a ser los altavoces dinámicos de bobina móvil (los más utilizados). Es importante que la resistencia no sea inductiva y que su capacidad de disipación de potencia sea alta para evitar su destrucción ante una posible oscilación de alta potencia a frecuencias ultrasónicas [6]. L_1 y R_2 forman una red inductiva que consigue el mismo efecto resistivo para cargas capacitivas (por ejemplo los cables) que como antes mencionamos pueden desestabilizar el bloque de realimentación. La resistencia se añade para ayudar a amortiguar la posibles resonancia entre la bobina y la capacidad de carga [6]. Finalmente la última red de Zobel antes de la carga conforma lo que se denomina la *red de salida pi*. Ésta se conecta cerca de los terminales de salida, su función es dar una buena terminación resistiva antes de la carga ayudando a reducir el ingreso de radiofrecuencias y evitando posibles resonancias con los cables o el altavoz [6].

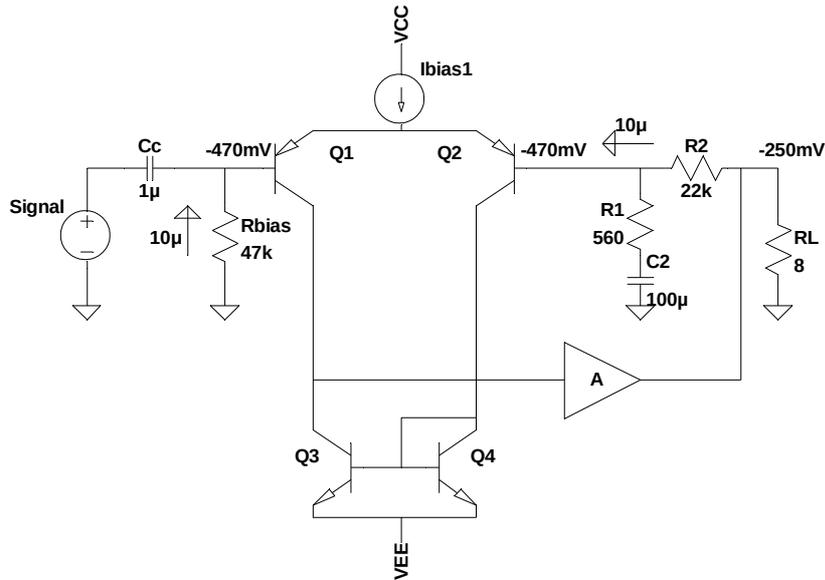


Figura 3.19: Circuito ejemplo para demostrar la compensación de offset.

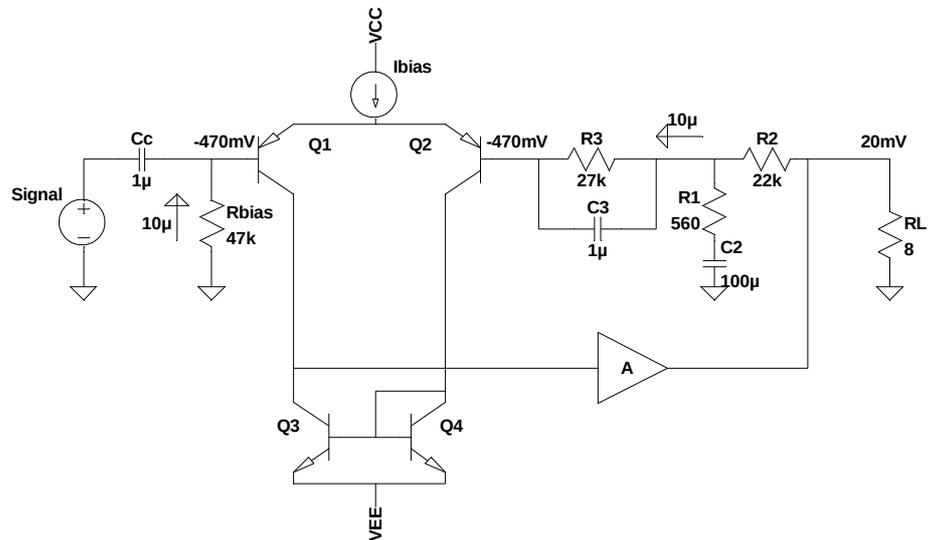


Figura 3.20: Circuito ejemplo con compensación de offset.

3.4.3 Compensación de Offset

Existe un problema serio con el *offset* en amplificadores con etapas de entrada que utilizan BJT como resultado de la corriente de base. En la Figura 3.19 se muestra la etapa de entrada del amplificador. El VAS y la etapa de salida se representan con un símbolo de amplificador. También aparece el bloque de realimentación y la resistencia de retorno a tierra R_{bias} . Si polarizamos con una corriente de rama de 1 mA suponiendo que β es igual a 100, por R_{bias} circularán $10 \mu\text{A}$ y a la entrada caerá una tensión de -470 mV . En la base de Q_2 debido a la realimentación negativa también caerá el mismo valor de continua, y como se polariza de igual manera, por R_2 circularán $10 \mu\text{A}$. Ahora bien, si hacemos que la bases de Q_1 y Q_2 vean la misma resistencia, en la salida conseguiremos un *offset* nulo, lo que supone que R_2 sea igual a R_{bias} . Esto es cierto suponiendo que las betas son iguales, si por ejemplo hubiese un 10% de diferencia entre ellas, habría una descompensación de 47 mV. Por otro lado una R_{bias} alta es importante para obtener una impedancia de entrada alta y también poder utilizar una capacidad más pequeña para C_c (para la misma frecuencia de corte). El problema

reside en que R_2 también debe aumentar, y esto no es recomendable ya que un bloque de realimentación de alta impedancia es más sensible al ruido.

En la Figura 3.20 mostramos la solución empleada. Se añade la red que forman C_3 y R_3 . De este modo la suma de R_3 y R_2 se acerca al valor de R_{bias} : esto permite eliminar en gran medida el *offset* en la salida. C_3 a su vez, permite un camino para la alterna, y forma un filtro pasa-altas con la resistencia “vista” en la base de Q_2 . Como se trata de una resistencia grande no es necesario una alta capacidad para establecer una frecuencia de corte suficientemente baja. No obstante como se encuentra en el camino de la señal es importante que C_3 sea de calidad como C_c .

3.4.4 Desacoplamiento de DC en el bloque de realimentación

Anteriormente hemos deducido la expresión de la ganancia del amplificador realimentado. Volvemos a escribirla teniendo en cuenta la nomenclatura de la Figura 3.17:

$$A_f = \frac{1}{\beta} = \frac{R_1 + R_2}{R_2} \quad (3.52)$$

En nuestro caso, $R_1 = 22 \text{ k}\Omega$ y $R_2 = 560 \text{ }\Omega$ establecen una ganancia $A_f = 40,3 = 32,1 \text{ dB}$.

Añadiendo el condensador C_f se bloquea la corriente continua de la red de realimentación, y de este modo lograr ganancia unidad en DC. Si no se implementara, el *offset* a la entrada generado por la corriente de base de Q_1 se multiplicará por 40.3 en la salida. Es decir, con 470 mV en la entrada de Q_1 aparecerán 18,9V a la salida. Ahora bien, este condensador forma un filtro pasa-altas con R_2 . A diferencia de R_{bias} tiene un valor mucho más pequeño, por lo tanto ha de añadirse una capacidad bastante grande en comparación con C_c , para conseguir una frecuencia de corte de unos pocos hercios. Normalmente se añade un condensador electrolítico como solución económica (mejor si es bipolar), aunque debería tener la misma calidad que el condensador de acoplo a la entrada [6].

3.4.5 Estabilidad Térmica

Los transistores de la etapa de salida disipan potencias bastante altas en forma de calor. Por esta razón es necesario un elemento que ayude a mitigar esta subida de temperatura. Lo más común para las potencias que trabajamos es utilizar un radiador (de aluminio) lo bastante grande para que el transistor pueda trabajar de forma segura sin llegar a la destrucción. Ahora bien, existe un problema importante al respecto. En concreto para un MOSFET de tipo vertical, un incremento de la temperatura hace que la tensión umbral ($V_{GS(th)}$) del transistor disminuya. De este modo, la misma tensión de polarización hace que circule más corriente a través del transistor, que provoca otro aumento de la temperatura. De esta forma los transistores entran en un proceso incontrolado denominado *embalamiento térmico* (thermal runaway) que puede destruirlos.

Una manera de solucionar este problema es compensando la caída de la tensión umbral reduciendo V_{GG} de la misma forma. Esto lo conseguimos apoyando el transistor del multiplicador de V_{BE} en el mismo radiador. Entonces si aumenta la temperatura y por lo tanto $V_{GS(th)}$ disminuye, también lo hará la $V_{BE(th)}$ del transistor. Esto provocará que circule una corriente mayor en el multiplicador, y por consiguiente V_{GG} se vea reducido.

Además hay que tener en cuenta que el multiplicador de V_{BE} para polarizar los MOSFET necesita un coeficiente de multiplicación mayor (para conseguir 8V sería de 5,6). Y aunque la

variación de la tensión umbral debido a la temperatura es mayor en los MOSFET que en los BJT para un incremento de temperatura dado, al multiplicarse la variación de V_{BE} por un número grande se produce una sobrecompensación. Por este motivo se añade el diodo en el circuito multiplicador. Así se reduce el factor multiplicativo y de este modo se estabiliza la temperatura.

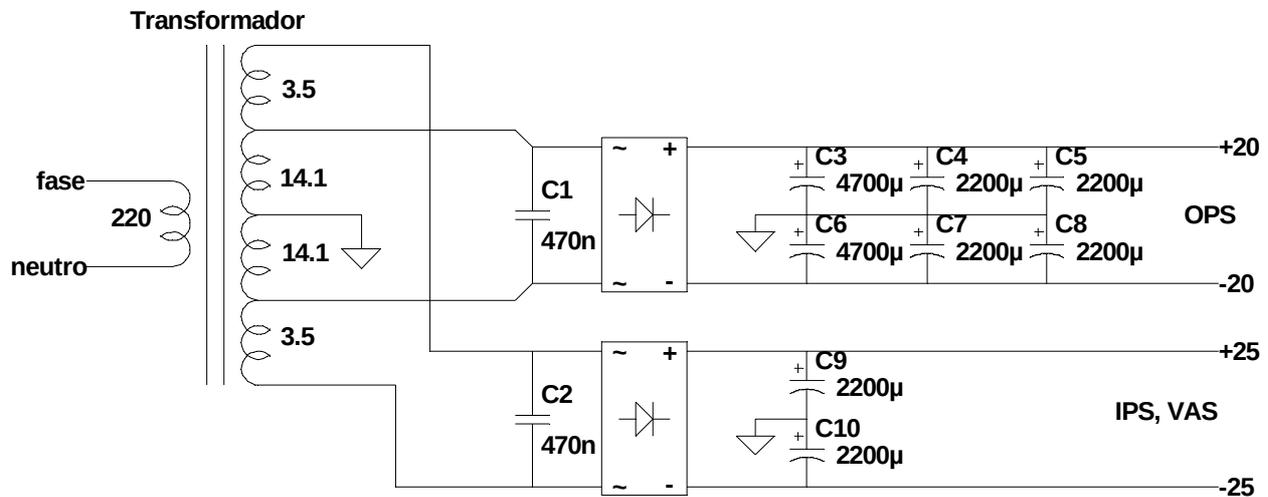


Figura 3.21: Circuito de la fuente de alimentación implementada.

3.4.6 Fuente de Alimentación

Para un amplificador de audio, el tipo de fuente de alimentación que se emplea comúnmente es la fuente lineal. El circuito que hemos utilizado se muestra en la Figura 3.21. Al alimentar con tensiones positivas y negativas se emplea un bobinado con toma intermedia (no es totalmente necesario). A parte se añaden dos bobinados más que servirán para alimentar el VAS y la etapa de entrada.

En primer lugar, nos fijamos en la alimentación de la etapa de salida mediante el bobinado principal. Ésta se caracteriza especialmente por emplear condensadores de altas capacidad con el objeto de reducir el rizado que se produce ante la demanda de grandes corrientes. Es útil añadir varios en paralelo, de esta manera se reduce el coste y también la resistencia parásita. Por otro lado, la razón por la cual añadimos los bobinados secundarios, reside en la tensión umbral de los MOSFET. Como necesitan un umbral de 4 V entre puerta y fuente para comenzar a conducir, la señal en las puertas se ve desplazada en este nivel de continua. De este modo se observa que la tensión de pico de la señal se recorta en $V_p = V_{CC} - V_{GS(th)}$, provocando una pérdida de eficiencia al desaprovechar tensión. Por lo tanto con un aumento de tensión en las etapas previas (que demandan poca corriente) solucionamos este problema. Aparte se añade C_1 y C_2 para evitar el ingreso de EMI (interferencia electromagnética) [11]

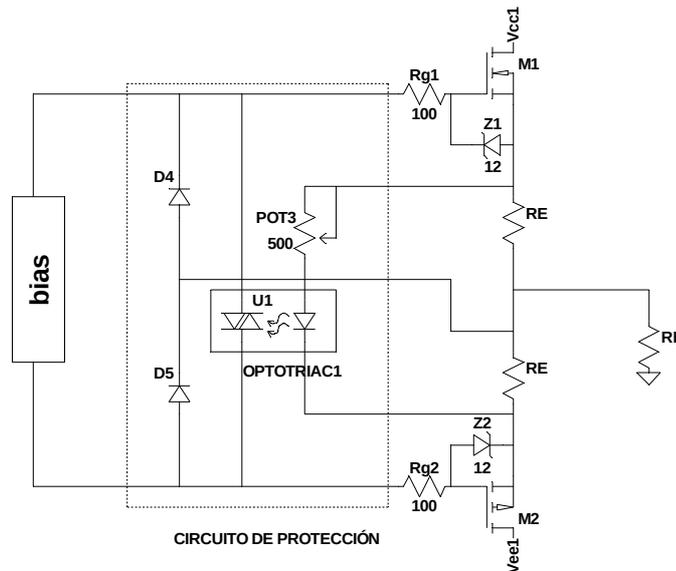


Figura 3.22: Circuito de protección con opto-triac.

3.4.7 Protección frente a cortocircuitos

Hoy en día los amplificadores incorporan protecciones electrónicas ante posibles fallos. En nuestro caso además del fusible previo al transformador hemos decidido añadir una protección frente cortocircuitos a la salida. Puede ocurrir que los cables que se conectan al altavoz se toquen accidentalmente. De otra forma saltaría el fusible y probablemente se produciría un daño mayor.

El circuito empleado se muestra en la Figura 3.22 [6]. La idea fundamental es sensor la corriente de salida, de modo que al detectar una sobre-corriente se desactive la OPS. Para conseguir esto hacemos uso de un opto-triac. Cuando la corriente que circula a través de las resistencias de emisor sea tal que provoque una caída de tensión suficiente para activar el fotodiodo, se activará el triac y se anulará el circuito *bias*. Ahora entrarán en juego los diodos conectados entre las puertas, que permitirán un camino hacia la salida, y de esta forma evitar que se activen los MOSFET.

Para desactivar esta protección no basta con eliminar el cortocircuito. Como a través del triac circulará la corriente que polariza el VAS, éste no se desactivará. Por lo tanto se ha de desconectar y volver a conectar la alimentación. Por este motivo no es una solución viable en amplificadores profesionales [6].

4 SIMULACIÓN Y MEDIDAS

El prototipo de nuestro amplificador se muestra en la Figura 4.1. A continuación vamos a dar a conocer sus especificaciones. Compararemos las medidas realizadas con las simulaciones. Para la simulación de los circuitos se ha empleado el software LTspice XVII, utilizando el esquema de la Figura 4.2. En cuanto a las medidas hemos trabajado con un osciloscopio digital, dos fuentes de alimentación, y un generador de señales. La carga empleada ha sido una resistencia bobinada de 8Ω (valor medido) que soporta una potencia nominal de 50 W.

4.1 POTENCIA MÁXIMA. RENDIMIENTO

La potencia media en la carga para una onda senoidal viene dada por la expresión [10]:

$$P_L = \frac{V_p^2}{2R_L} \quad , \quad (4.1)$$

donde V_p es la tensión de pico. En el caso ideal la potencia máxima sería para $V_p = V_{CC}$. En nuestro amplificador V_{CC} es igual a 20V, por lo tanto P_{Lmax} para una carga de 8Ω sería de 25W. En la práctica es un poco inferior a V_{CC} debido a la impedancia de salida.

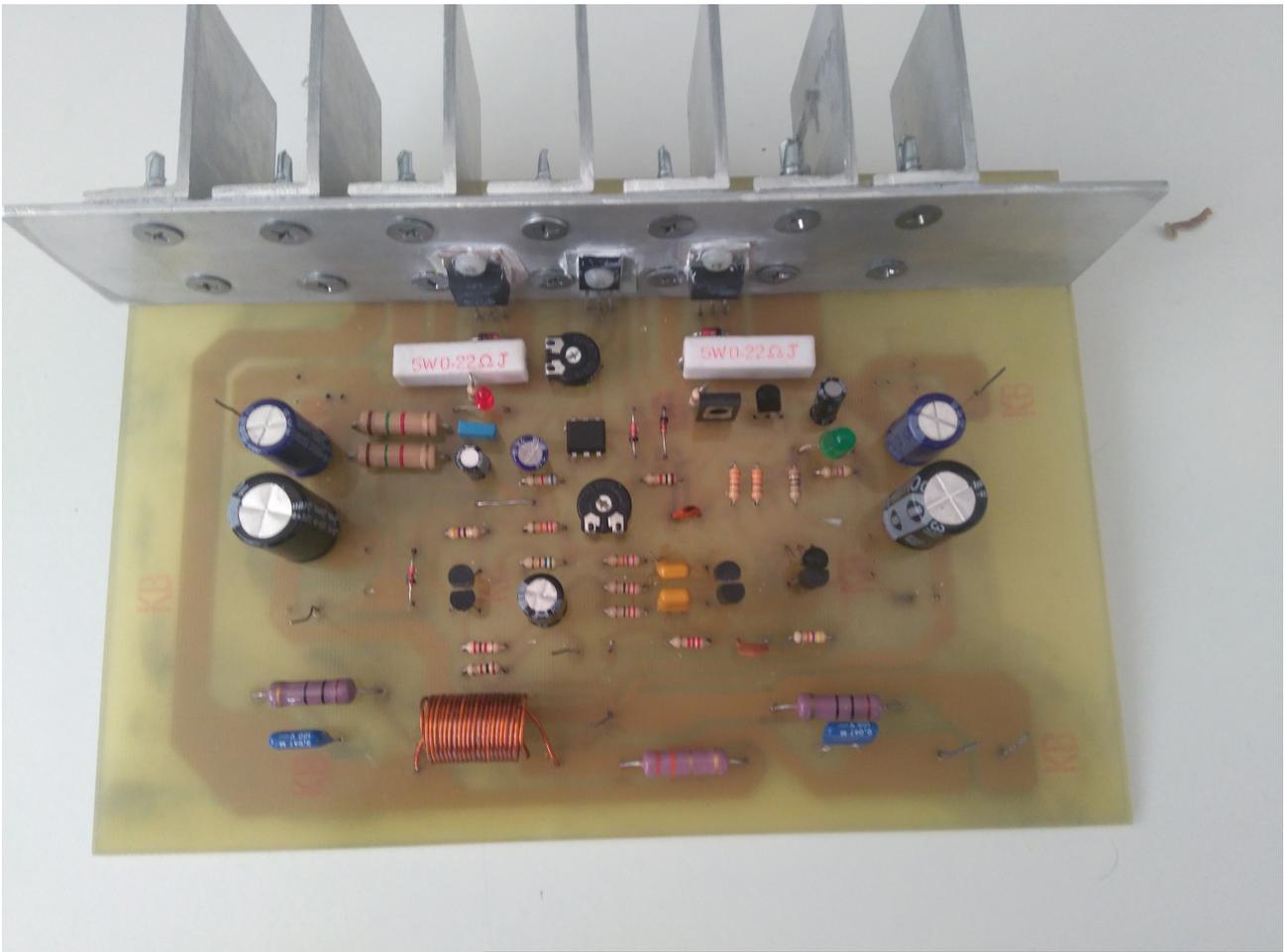


Figura 4.1: Prototipo del amplificador.

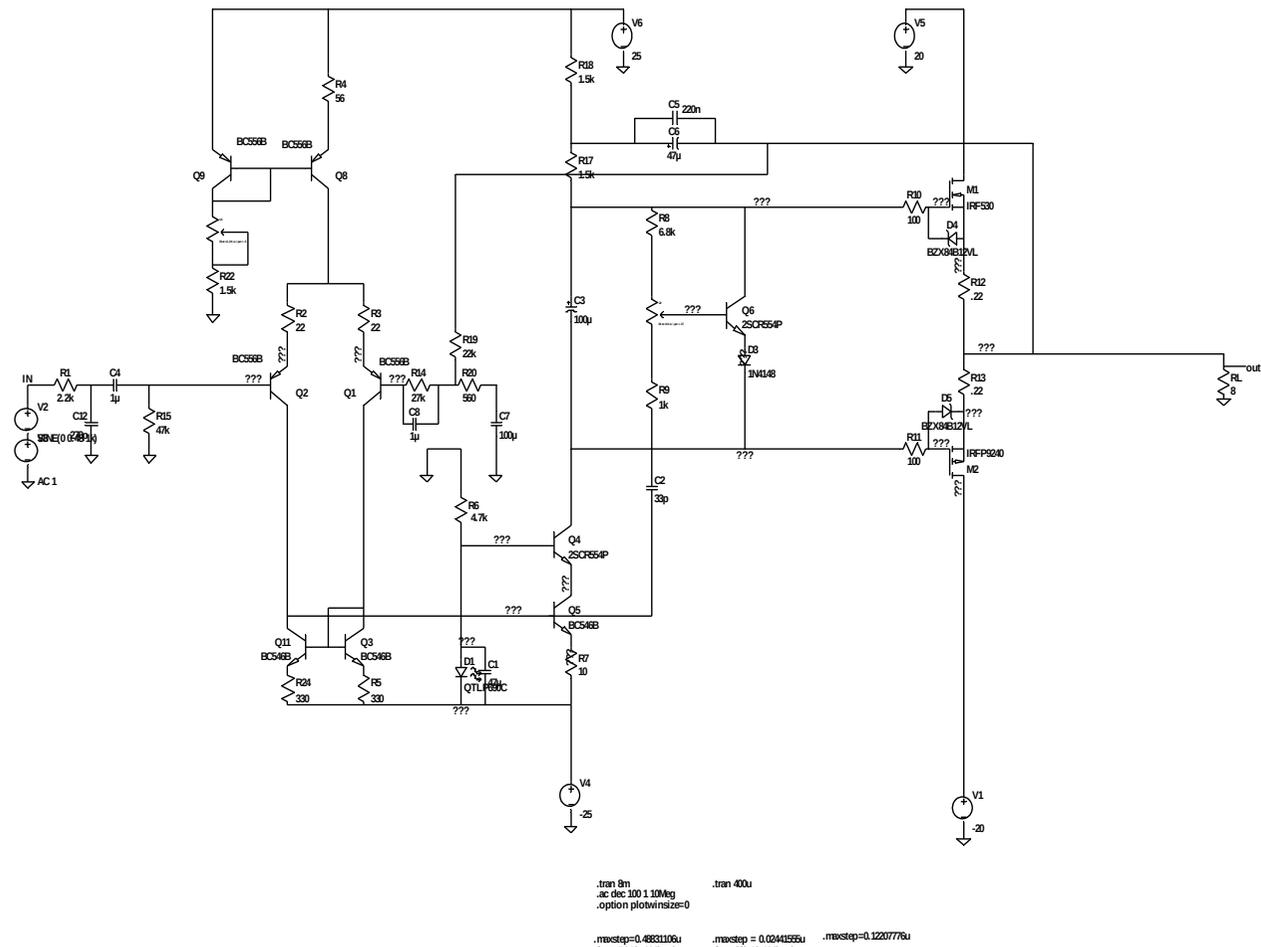


Figura 4.2: Esquema utilizado para simulación.

Por otro lado el rendimiento se define de la siguiente forma:

$$\eta \equiv \frac{\text{Potencia de carga } (P_L)}{\text{Potencia de la fuente } (P_S)} \quad (4.2)$$

donde P_S para una etapa clase B se calcula como [10]:

$$P_S = P_{S+} + P_{S-} = \frac{2V_p}{\pi R_L} V_{CC} \quad (4.3)$$

Para llegar a esta expresión se tiene en cuenta que la corriente que sale del positivo de las fuentes de alimentación es una señal rectificadas en media onda, ya que solo conduce un transistor en cada semiciclo.

Sustituimos (4.1) y (4.2) en (4.3) y obtenemos la expresión del rendimiento en nuestro circuito:

$$\eta = \frac{\pi V_p}{4 V_{CC}} \quad (4.4)$$

Siendo máximo para $V_p = V_{CC}$. De este modo el rendimiento máximo teórico sería del 78,5 %. En una etapa clase AB el rendimiento es siempre menor: básicamente porque los transistores están polarizados en región activa, aunque cerca de la región de corte. Y porque el circuito de polarización (multiplicador de V_{BE}) también consume potencia.

4.1.1 Simulación

En la Figura 4.3 se muestra la potencia instantánea en la carga, resultado de multiplicar la señales de tensión y corriente máximas (sin recorte). El programa calcula la potencia media a partir de la señal:

$$P_L = 21,263 W$$

Lo mismo hacemos con las fuentes de alimentación:

$$P_{S+} = 14,757 W \quad P_{S-} = 15,003 W$$

Ahora sustituimos los resultados en (4.2) para obtener el rendimiento en la simulación:

$$\eta = 71,4 \% \quad .$$

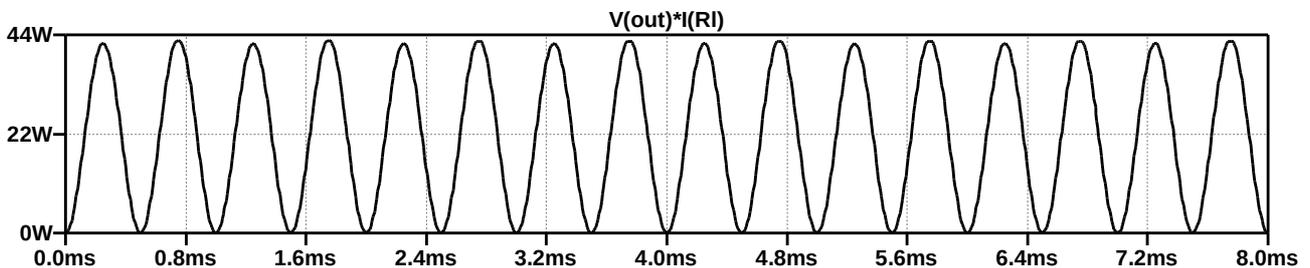


Figura 4.3: Potencia instantánea en la carga.

4.1.2 Medida

Inyectamos una onda senoidal en la entrada del amplificador, aumentando la amplitud hasta alcanzar el punto en que se empieza a recortar la señal de salida (Figura 4.4). Tanto los datos

recogidos, como los calculados se muestran en la Tabla 4.1. Se obtiene una potencia máxima de 21,2W y un rendimiento del 72,6%.

$V_p(V)$	$V_{CC}(V)$	$-V_{EE}(V)$	$I_{S+}(A)$	$I_{S-}(A)$	$P_S(W)$	$P_L(W)$	$\eta(\%)$
18,4	20	20	0,73	0,73	29,2	21,2	72,6

Tabla 4.1: Datos recogidos para el cálculo de la potencia y el rendimiento máximos. Se incluyen los resultados.

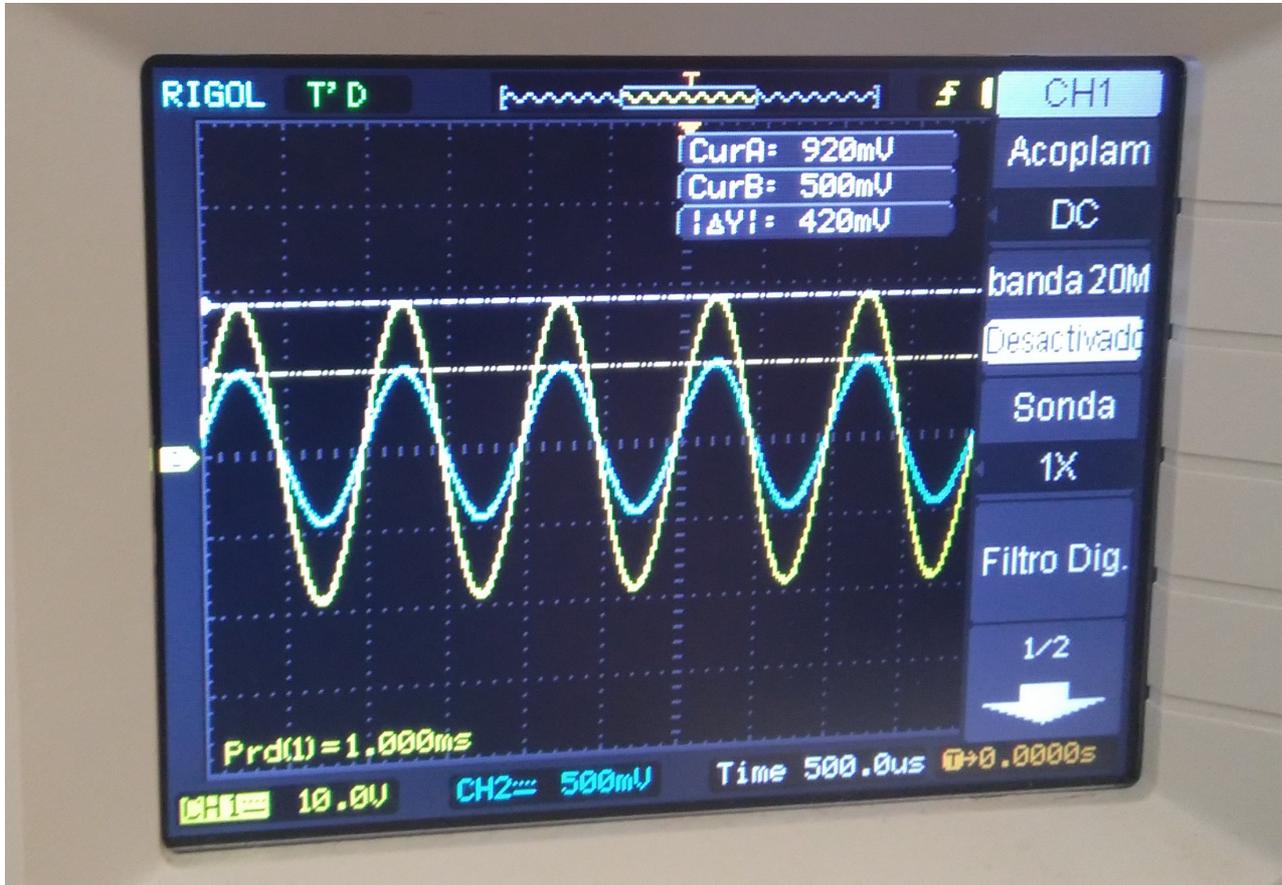


Figura 4.4: Máxima amplitud a la salida con carga de 8 Ω. Salida en color amarillo y entrada en color azul.

4.2 RESPUESTA EN FRECUENCIA

El análisis de la respuesta en frecuencia nos permite conocer el *ancho de banda* (*bandwidth* en inglés, con las siglas *BW*) del amplificador. De este modo podemos comprobar si reproduce con la misma ganancia todas las frecuencias dentro de la banda audible (20Hz-20kHz). Matemáticamente *BW* se puede definir como:

$$BW = f_H - f_L \quad , \quad (4.5)$$

donde f_H y f_L son las frecuencias de corte (-3dB) superior e inferior. Como f_L es muy baja en comparación con f_H para un amplificador de audio, el ancho de banda se corresponde prácticamente con f_H . No obstante para ser más precisos presentaremos *BW* como un intervalo de frecuencias.

4.2.1 Simulación

Para determinar el ancho de banda representamos el diagrama de Bode del amplificador (Figura 4.5). La simulación nos permite medir las frecuencias de corte con precisión. Y determinar el ancho de banda:

$$BW = [4,74 \text{ Hz} - 282 \text{ kHz}]$$

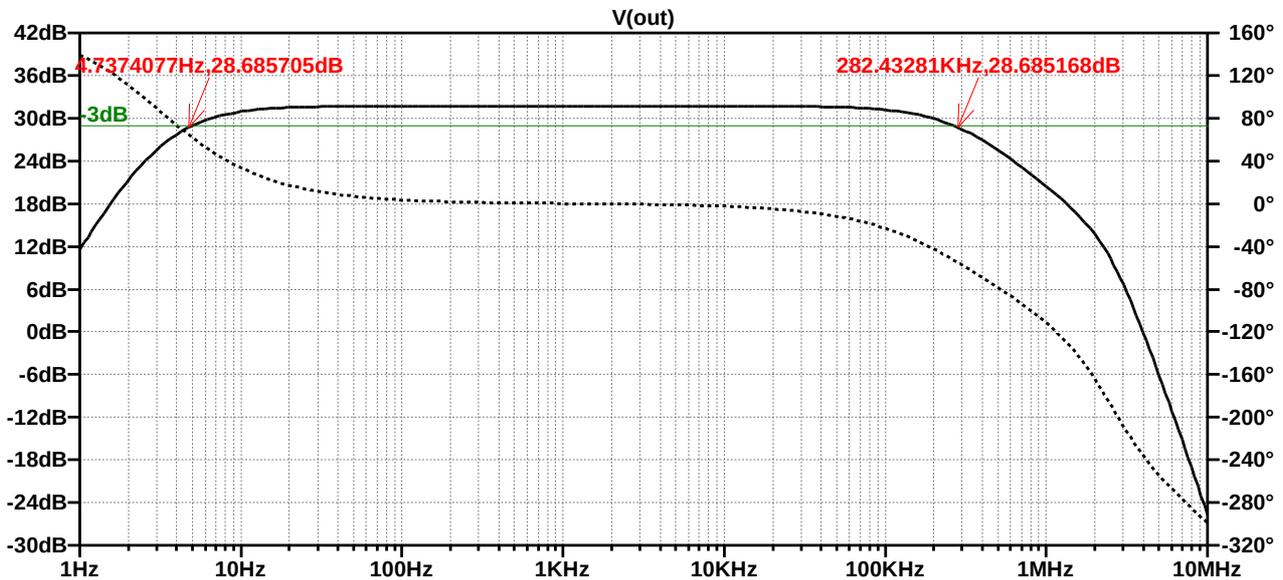


Figura 4.5: Diagrama de Bode del amplificador. Se indican las frecuencias de corte.

4.2.2 Medida

Para medir las frecuencias de corte aplicamos a la entrada una señal senoidal de amplitud conocida y de frecuencia intermedia. A continuación disminuimos la frecuencia progresivamente hasta que la señal en nuestro osciloscopio tenga una amplitud en torno al 70,7% (-3dB) de la inicial

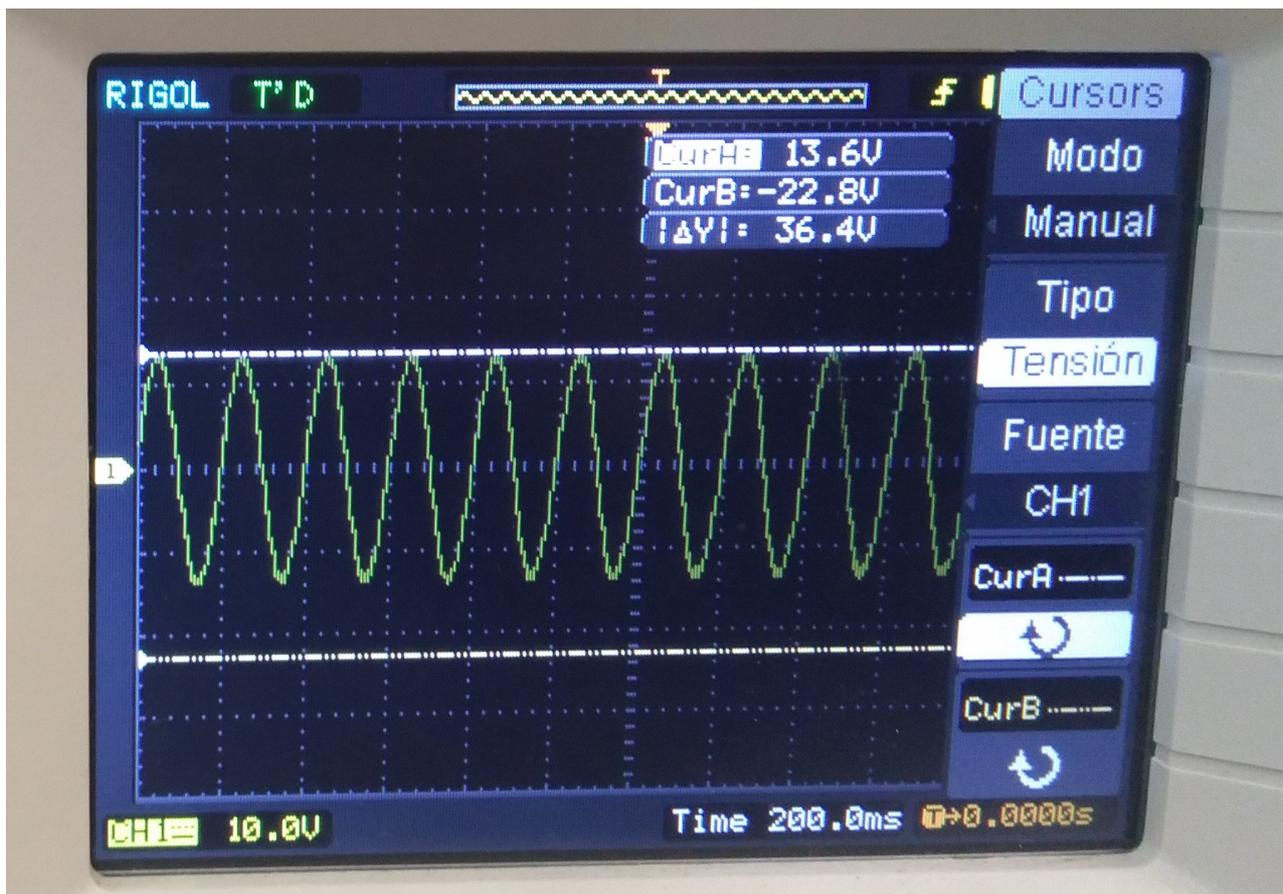


Figura 4.6: Frecuencia de corte inferior.

(Figura 4.6). Localizando la frecuencia de corte inferior. Se repite el mismo proceso aumentando la frecuencia, para detectar la frecuencia de corte superior.

Se obtiene un ancho de banda de: $BW = [5 \text{ Hz} - 254 \text{ kHz}]$

4.3 DISTORSIÓN. THD

La *distorsión armónica total* (*Total Harmonic Distortion, THD*) es la especificación más común de distorsión. Para explicarla tenemos que hablar primero de los armónicos. Cualquier señal periódica puede expresarse como un sumatorio de senoidales o armónicos. El primer armónico se denomina *fundamental*. De este modo, si una señal está definida únicamente por una senoide, decimos que solo contiene el armónico fundamental. Ahora volvamos a nuestro amplificador. Si conectamos una señal senoidal a la entrada, a la salida, inevitablemente, tendremos dicha componente (la fundamental) además de armónicos producto de la distorsión. Es ahora cuando tiene sentido que definamos el THD como una medida que compara la amplitud de los armónicos con la amplitud de la fundamental. Matemáticamente:

$$THD = \sqrt{\left(\frac{V_2}{V_1}\right)^2 + \left(\frac{V_3}{V_1}\right)^2 + \left(\frac{V_4}{V_1}\right)^2 + \dots} \quad (4.6)$$

donde V_1 es la amplitud del armónico fundamental y V_2, V_3, V_4 , etc., las amplitudes del resto de armónicos. El resultado se suele dar en porcentaje.

La frecuencia que vamos a considerar es de 1kHz, la indicada por los fabricantes. No obstante es una medida un poco optimista según los autores.

4.3.1 Simulación

En primer lugar representamos el diagrama espectral (Figura 4.7). LTSpiceXVII permite calcular el THD tomando los primeros diez armónicos. Los mostramos a continuación en la Figura 4.8. Se obtiene como resultado un THD del 0,046 %.

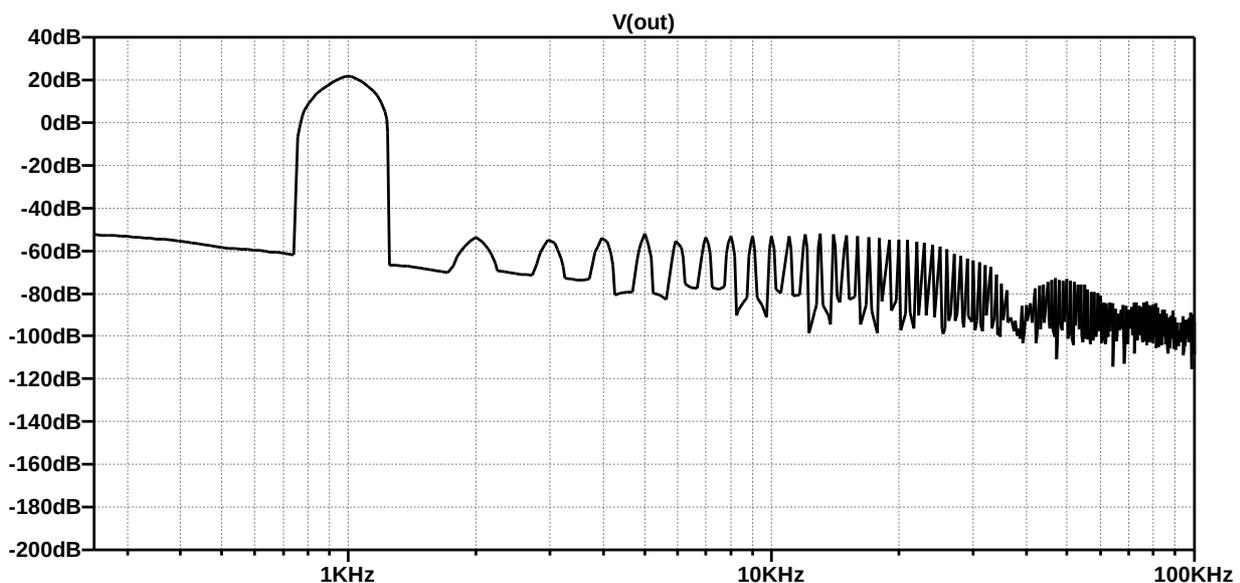


Figura 4.7: FFT de la señal de salida, para una señal de entrada de 1kHz de frecuencia.

Harmonic Number	Frequency [Hz]	Fourier Component	Normalized Component	Phase [degree]	Normalized Phase [deg]
1	1.000e+03	1.844e+01	1.000e+00	0.10°	0.00°
2	2.000e+03	2.508e-03	1.360e-04	-91.04°	-91.14°
3	3.000e+03	2.459e-03	1.333e-04	19.47°	19.37°
4	4.000e+03	2.998e-03	1.625e-04	104.04°	103.93°
5	5.000e+03	3.289e-03	1.783e-04	-171.14°	-171.25°
6	6.000e+03	2.853e-03	1.547e-04	-86.36°	-86.46°
7	7.000e+03	2.752e-03	1.492e-04	3.22°	3.12°
8	8.000e+03	2.926e-03	1.586e-04	99.38°	99.27°
9	9.000e+03	2.845e-03	1.543e-04	-174.23°	-174.33°
10	1.000e+04	2.971e-03	1.611e-04	-84.20°	-84.30°

Total Harmonic Distortion: 0.046431% (0.087476%)

Figura 4.8: THD obtenido en la simulación.

4.3.2 Medida

Para una medida aproximada del THD hemos utilizado la función FFT del osciloscopio. El resultado se muestra en la Figura 4.9. Se puede comprobar que estamos midiendo ruido además de la señal (THD + N). Como aparece el tercer armónico únicamente tomamos el valor de su amplitud y lo sustituimos en la ecuación (4.6). El resultado es el siguiente:

$$THD+N=0,79\%$$

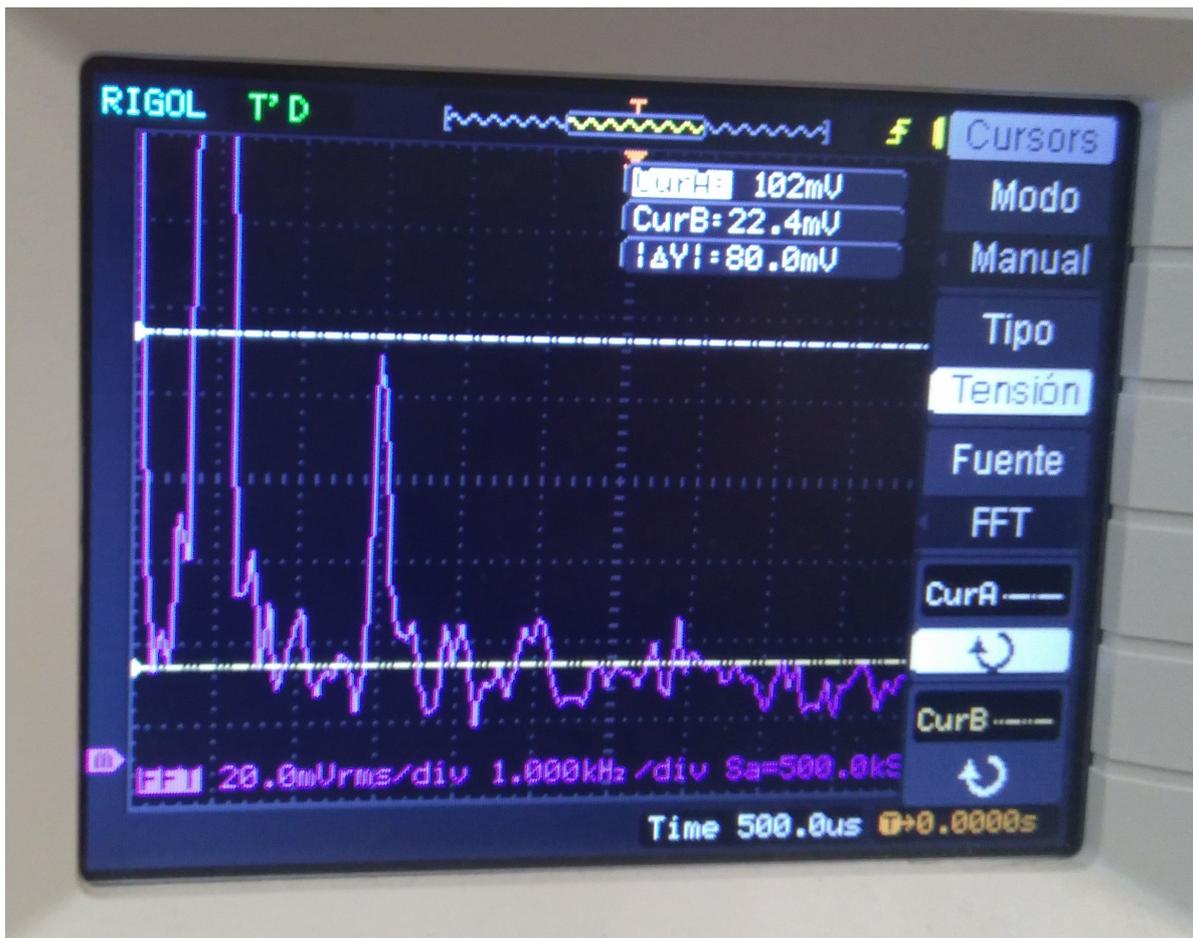


Figura 4.9: Medida de THD+N experimental.

4.4 ESTABILIDAD

Para evaluar la estabilidad del amplificador realimentado determinamos los parámetros conocidos como *margen de fase* y *margen de ganancia* que hemos mencionado en el apartado 3. Necesitamos primero romper el lazo de realimentación para inyectar la señal a través del bloque de realimentación. De esta manera podemos medir la ganancia de lazo $A\beta$.

4.4.1 Simulación

Romper el lazo de realimentación es sencillo en la simulación. Basta con añadir una bobina con una autoinducción enorme (por ejemplo de 1 GH) entre la salida y el bloque de realimentación (Figura 4.10)[6]. De esta manera se consigue no realimentar señal hacia la entrada del amplificador pero se mantiene la polarización intacta. Conectamos la fuente de señal a la entrada del bloque de realimentación y llevamos a tierra la entrada del amplificador. Dibujamos entonces el diagrama de Bode para la ganancia $A\beta$ (Figura 4.11). Como la señal atraviesa el amplificador diferencial por la parte inversora, tenemos que invertir la salida manualmente para ver la fase correcta. Esto se puede demostrar haciendo el siguiente análisis:

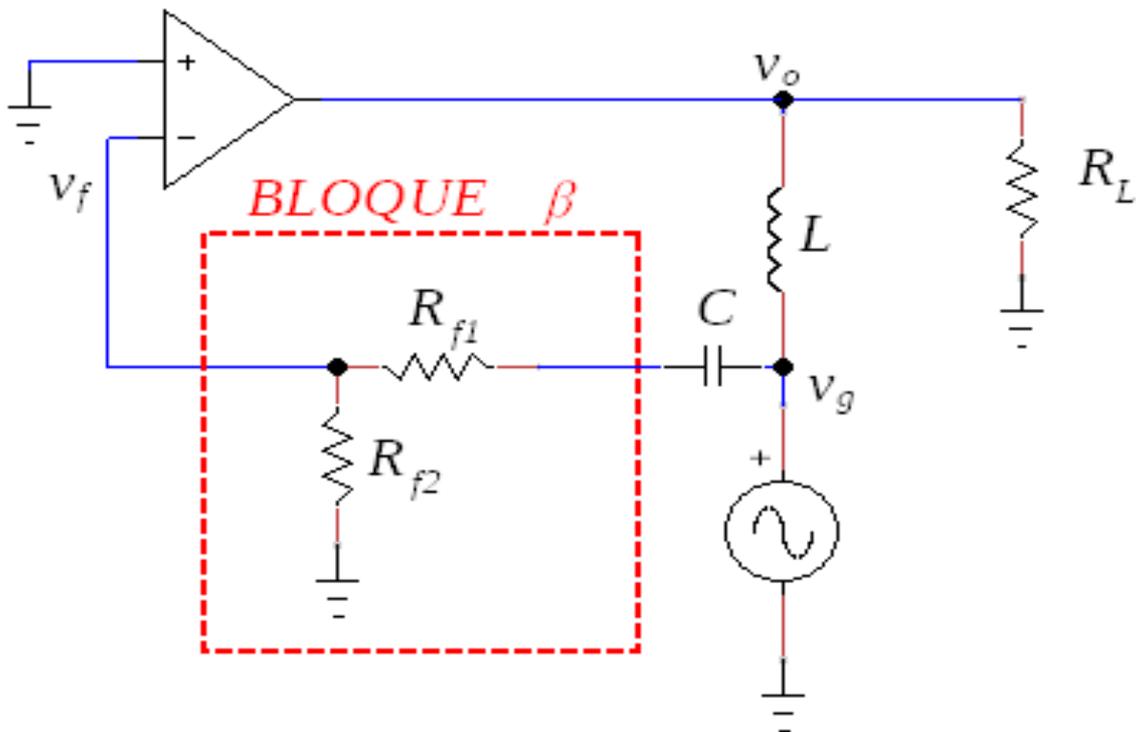


Figura 4.10: Técnica empleada para estudiar la estabilidad en simulación.

$$v_f = \beta v_g \quad v_o = A(-v_f) = -A\beta v_g \rightarrow A\beta = -\frac{v_o}{v_g}$$

Los resultados a partir de la gráfica son:

$$MF = 80^\circ \quad MG = 25 \text{ dB}$$

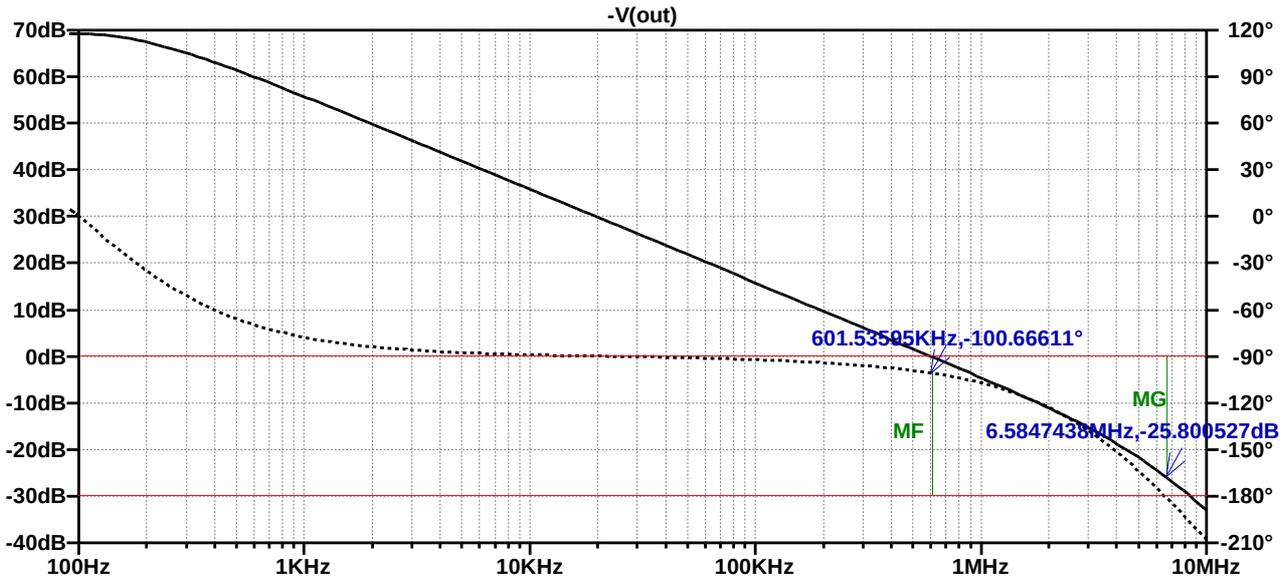


Figura 4.11: Diagrama de Bode de la ganancia de lazo. Se indica el MF y el MG.

4.4.2 Medida

En la práctica no resulta fácil romper el lazo. Como una bobina de inductancia tan grande es inviable, Bob Cordell sugiere la solución mostrada en la Figura 4.12. Se trata de lo que comúnmente se denomina servo de DC. Un servo realmente es un filtro pasa bajas: la idea principal de este circuito es amplificar la corriente continua únicamente. Como la ganancia es muy alta se fuerza la

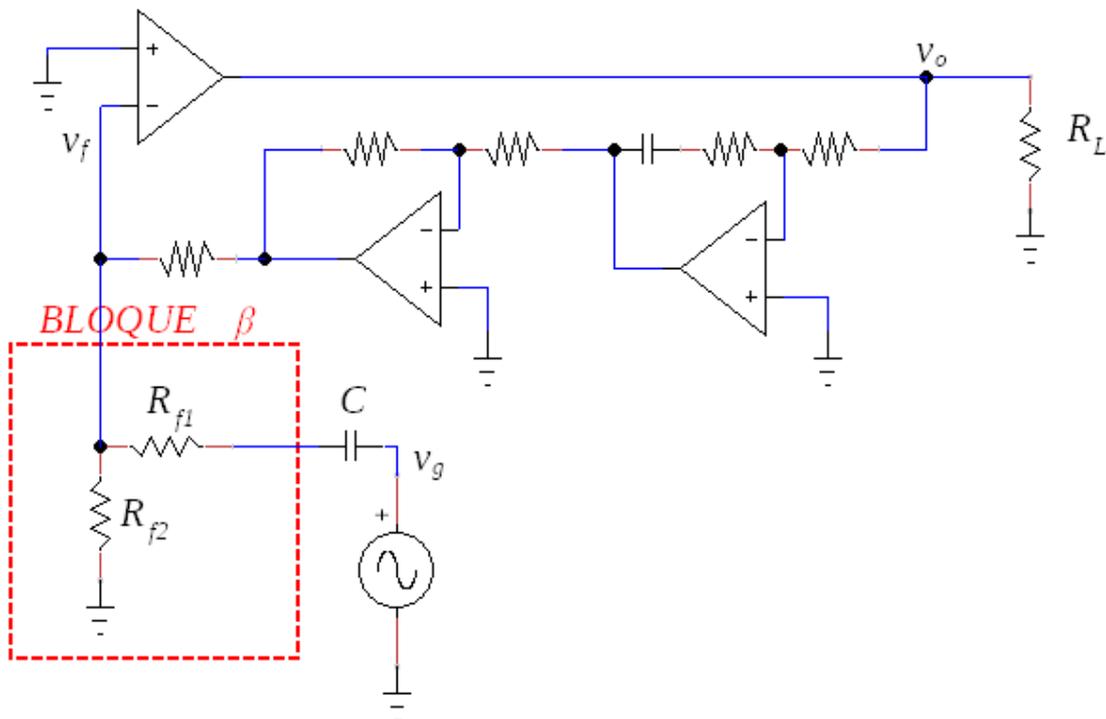


Figura 4.12: Técnica empleada para estudiar la estabilidad en el laboratorio.

entrada del servo (la salida de nuestro amplificador) a 0, de este modo se consigue que el circuito global se polarice correctamente pudiendo medir la ganancia de lazo [6].

En nuestro caso la ganancia cae a 0 dB a frecuencia muy altas y se introduce bastante ruido, imposibilitando una medición fiable.

5 DETALLES DE CONSTRUCCIÓN

En este apartado vamos a describir ciertas consideraciones que hemos tenido en cuenta en la construcción de nuestro prototipo. Además del amplificador también presentaremos la fuente de alimentación y el diseño de la caja donde instalaremos el circuito. La Figura 5.1 muestra el resultado final.

5.1 AMPLIFICADOR

En cuanto a los componentes pasivos cabe destacar el uso de condensadores de poliéster. Anteriormente hemos remarcado la importancia de la calidad del condensador. No obstante el condensador de desacoplo de DC en el bloque de realimentación se elige electrolítico polarizado debido a la necesidad de una alta capacidad (un condensador de poliéster es demasiado caro). En general todas las resistencias son de película de carbón y de $\frac{1}{4}$ W salvo: las resistencias de emisor en la etapa de salida que son bobinadas de 5W, las resistencias de *bootstrap* que se recomiendan que soporten al menos 1 W, y la resistencias de la red de Zobel de 2 W. En cuanto a la bobina de la red se salida se construye a mano con hilo de cobre esmaltado de calibre adecuado.

En relación con los componentes activos, se diseña la placa para que los transistores de los espejos de corriente y el par diferencial queden enfrentados, y de este modo mediante un adhesivo como el cianocrilato poder pegarlos. Los transistores de salida van apoyados en un disipador de aluminio. La construcción de este disipador ha sido manual, utilizándose un perfil en L de aluminio de 10x40 (mm), con siete trozos pequeños a modo de aletas, atornillados y con pasta térmica en la unión para mejorar la transferencia de calor. Su diseño ha sido en realidad experimental: una vez construido se comprobó que, a máxima potencia, la temperatura en los transistores se alejaba con bastante margen de los 150° que indica el fabricante como temperatura límite. Para acoplar los transistores de potencia al disipador se utilizan láminas de mica aislante, tornillos y tuercas de nylon. Se usa pasta térmica entre transistor y mica, y también entre mica y disipador (importante). Y además, como hemos mencionado anteriormente, el transistor del multiplicador también va apoyado en el disipador.

Finalmente se han tenido en cuenta ciertas recomendaciones en el diseño de las pistas. Tanto la realimentación como la conexión de salida se toma desde un punto intermedio de la pista de salida. Si por ejemplo se conectase en la misma resistencia de emisor de uno de los transistores un semiciclo se transmitiría a través de una resistencia mayor que el otro produciendo distorsión. Y en cuanto a la tierra del circuito se opta por una conexión en estrella recomendada por los autores.

5.2 FUENTE DE ALIMENTACIÓN

Se construye un circuito aparte para la fuente de alimentación. Las conexiones se llevan a cabo mediante cables soldados directamente, usando cable de buen calibre en la alimentación de la etapa de salida. Es importante el uso de pistas de tamaño generoso. Por otro lado destaca el transformador bobinado a mano. Éste utiliza un núcleo (EI) reciclado. Un cálculo de las dimensiones de éste nos permite hallar la potencia máxima en el secundario que podemos obtener:

$$\text{Área}(\text{cm}^2) = \sqrt{\text{Potencia}(\text{W})}$$

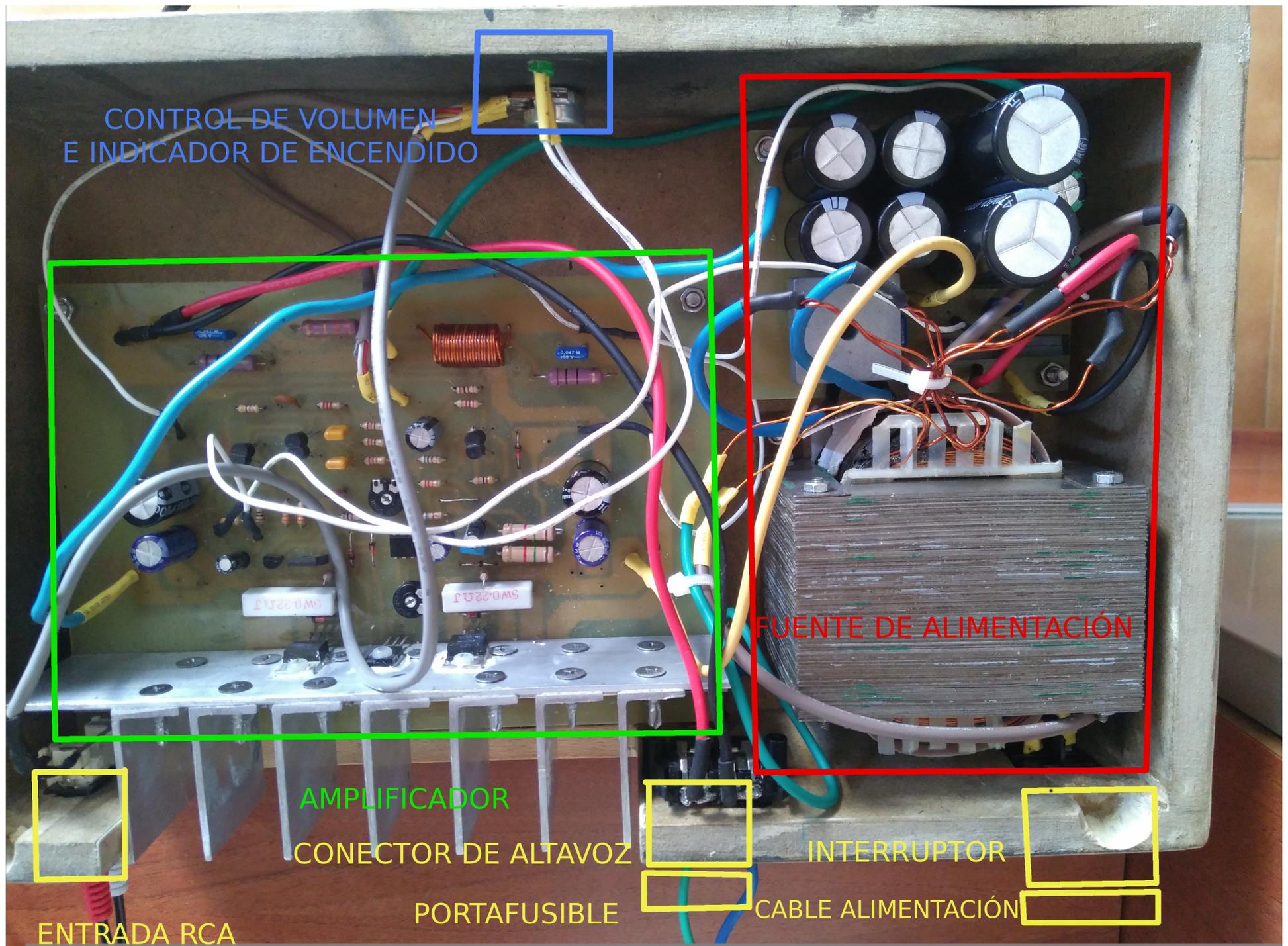


Figura 5.1: Amplificador finalizado. Se indica la ubicación de los circuitos y componentes relevantes.

El nuestro alcanza un valor de 150W que es suficiente para alimentar dos etapas como la nuestra.

El proceso de bobinado comienza con el primario. Los siguientes arrollamientos se superpondrán uno encima del otro. Para construir el secundario calculamos la longitud de las bobinas principales que alimentarán la etapa de salida. Se recortan dos tramos de cobre a la medida y se bobinan juntos en el mismo sentido que el primario. Una vez terminado hay que tener en cuenta que para conectarlas en serie tenemos que unir el principio de una bobina con el final de la otra. De esta unión obtendremos nuestro terminal de tierra. A continuación hacemos los bobinados extra que mencionamos en el apartado 3. Trabajamos de la misma manera, primero calculando la distancia de cobre necesaria (como van a circular corrientes pequeñas utilizamos un calibre inferior). Unimos cada tramo al final de la bobinas que hicimos previamente, y enrollamos ambos tramos a la vez. Entre primario, secundario y bobinado extra añadimos varias capas de cinta, para que haya aislamiento y para facilitar el arrollamiento. Finalmente nos quedarán siete puntas: dos del primario, el terminal de tierra, las dos salidas principales del secundario, y las extra.

5.3 DISEÑO DE LA CAJA Y CONEXIONADO

En un intento de realizar un diseño compacto y con un aspecto lo más profesional posible se ha construido una caja para nuestra etapa. En la Figura 5.2 se muestra una vista frontal de la misma. Como vemos se ha instalado un potenciómetro para el control de volumen y un diodo LED como indicador de encendido. En nuestro caso no ha sido necesario un circuito aparte para el LED sino que se ha empleado el mismo diodo utilizado en la polarización del cascode.

La caja tiene unas dimensiones de 32 x 20 x 10 cm. En concreto el ancho y el largo cumplen la proporción áurea (estética visual). Para una ventilación adecuada se ha añadido una abertura por donde asoma el disipador. También se han instalado tacos de goma para separar el amplificador del suelo. Los circuitos se sostienen mediante tornillo y tuerca, con un separador de plástico para que se puedan asentar correctamente.



Figura 5.2: Vista frontal de la caja terminada. Se observa el control de volumen y el indicador de encendido.

En cuanto a la ubicación de los circuitos, en la Figura 5.1 se puede observar que la fuente de alimentación se sitúa en el lado izquierdo (vista frontal) y la etapa en el lado derecho. El cable de red no se conecta directamente al transformador sino que se añaden el interruptor y el portafusibles previamente. Se emplea un fusible de fundido lento para que no actúe ante los posibles picos de corriente en el encendido (durante la carga de los condensadores). Por otro lado la entrada de señal se lleva a cabo a través de un conector estéreo RCA, para convertirlo a monofónico se unen los cables izquierdo y derecho mediante una resistencia de $1k\Omega$, de manera que saldrán dos cables únicamente. Previo al amplificador se conecta al

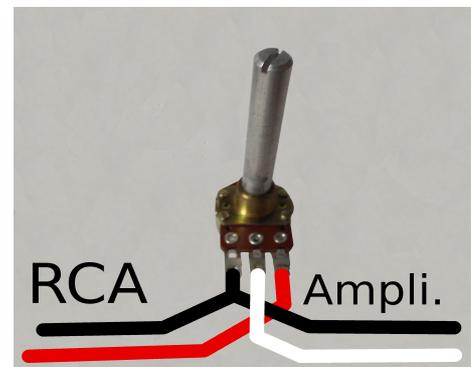


Figura 5.3: Conexión de potenciómetro.

potenciómetro de $250\text{ k}\Omega$ como control de volumen. Las pistas de tierra de llegada y de salida al potenciómetro se conectan a la patilla izquierda del mismo (vista frontal), la entrada se conecta a la patilla derecha, y la patilla central hacia la etapa (Figura 5.3). Finalmente también se incluye un conector de salida a los altavoces, utilizando cable de calibre mayor entre la placa y el conector.

6 PRESUPUESTO

Se presenta un presupuesto de costes de materiales empleados en todo el proceso, con la idea de que sirva de punto de partida a aquellas personas que quieran desarrollar este tipo de proyectos. Los precios se han obtenido del catálogo de la tienda componentes electrónicos Nalber en Santa Cruz de Tenerife [16], y de ferreterías de la zona. No obstante se pueden conseguir mejores precios si se compra en tiendas *online*. Hemos incluido además el precio de los materiales para hacer los circuitos impresos mediante la técnica del planchado. Por otro lado no añadimos ciertos accesorios, como los cables (que pueden reciclarse) y el transformador.

No es fácil encontrar un transformador con las características que necesitamos y por lo tanto no hay más remedio que construirlo. Aunque se pueden reciclar transformadores de equipos antiguos o fuera de uso (y lo hemos intentado en este proyecto), esta no es una opción sencilla. El núcleo (EI) se construye a partir de un paquete de chapas. Hemos tenido que quitarlas una a una (es un trabajo muy arduo y al montarlas de nuevo el acabado no es el que tenía el transformador antes). Una alternativa sencilla para construirlo consistiría en utilizar un núcleo toroidal. Es más caro pero también más pequeño y fácil de bobinar. Se podría comprar uno que soporte la potencia que necesitamos y así aprovechar el primario.

Descripción	Unidades	Precio(€)/unidad	Precio(€)
Componentes			
Resistencia película de carbón ¼ W	19,00	0,05	0,95
Resistencia película de carbón 1 W	2,00	0,10	0,20
Resistencia película de carbón 2 W	3,00	0,17	0,51
Resistencia bobinadas 5W	2,00	1,30	2,60
Condensador cerámicos	2,00	0,10	0,20
Condensador de poliéster 47nF	2,00	0,23	0,46
Condensador de poliéster 220nF	1,00	0,28	0,28
Condensador de poliéster 470nF	2,00	0,43	0,86
Condensador de poliéster 1µF	2,00	0,26	0,52
Condensador electrolítico 100µF 16V	2,00	0,21	0,42
Condensador electrolítico 47µF 16V	1,00	0,16	0,16
Condensador electrolítico 47µF 25V	1,00	0,16	0,16
Condensador electrolítico 2200µF 35V	4,00	0,64	2,56
Condensador electrolítico 4700µF 35V	2,00	1,28	2,56
Potenciómetro de ajuste	2,00	0,45	0,90
Potenciómetro logarítmico monofónico	1,00	2,60	2,60
Puente de diodos 35A	1,00	1,71	1,71
Puente de diodos 10A	1,00	0,64	0,64
Diodo zener	3,00	0,15	0,45
Led verde	1,00	0,10	0,10
Diodo 1n4148	3,00	0,05	0,15
Optotriac	1,00	0,96	0,96
Transistor BC556	4,00	0,25	1,00
Transistor BC546	3,00	0,27	0,81
Transistor BD139	2,00	0,43	0,86
MOSFET IRF530	1,00	1,20	1,20
MOSFET IRF9530	1,00	1,50	1,50
Interruptor	1,00	0,83	0,83
Portafusible	1,00	0,66	0,66
Fusible fundido lento	1,00	0,22	0,22
Conector RCA	2,00	0,36	0,72
Conector altavoces mono	1,00	0,60	0,60
			28,35
Caja y disipador			
Perfil L aluminio 10x40mm	1,00	4,00	4,00
Madera DM(m²)	0,20	13,00	2,60
Tornillo+tuerca métrica 4	12,00	0,10	1,20
Tornillo nylon métrica 3	3,00	0,07	0,21
Tornillo madera 3,5x30mm	25,00	0,01	0,25
Tornillo rosca chapa negro 3.5x16mm	25,00	0,05	1,25
Mica	3,00	0,25	0,75
Pasta térmica	1,00	1,80	1,80
Cola de carpintero	1,00	2,80	2,80
Chapilla madera haya (ml)	1,00	3,50	3,50
Barniz incoloro brillante	1,00	6,00	6,00
Spray negro satinado	1,00	3,00	3,00
			27,36
Circuitos impresos			
Placa fibra de vidrio 1 cara 300x200mm	1,00	11,00	11,00
Impresión fotolito en papel brillante(impresora láser)	3,00	0,10	0,30
Agua Sulfamán	1,00	1,25	1,25
Agua oxigenada(3%)	1,00	1,00	1,00
			13,55
		Coste total:	69,26

7 CONCLUSIONES:

El objetivo de este proyecto ha sido aprender a diseñar un amplificador de forma libre, entendiendo qué es lo que ocurre en cada bloque y buscar alternativas de mejora. Los resultados obtenidos no han sido los mejores puesto que el THD no era el esperado. Aun así la prueba de escucha si ha sido satisfactoria.

Mientras se ha avanzado en la redacción de la memoria hemos tenido en cuenta posibles mejoras en el circuito:

- La introducción de un servo de DC, evitando el uso de un condensador electrolítico en el bloque de realimentación.
- Una tierra física. Se detecta un ruido importante cuando no se reproduce música.
- Un circuito *speaker enable* que proporcione un apagado sin ruidos bruscos (por la descarga de los condensadores).
- El uso de un transistor BD139 conectado como diodo en vez del 1n4148, proporcionando mejor estabilidad térmica.

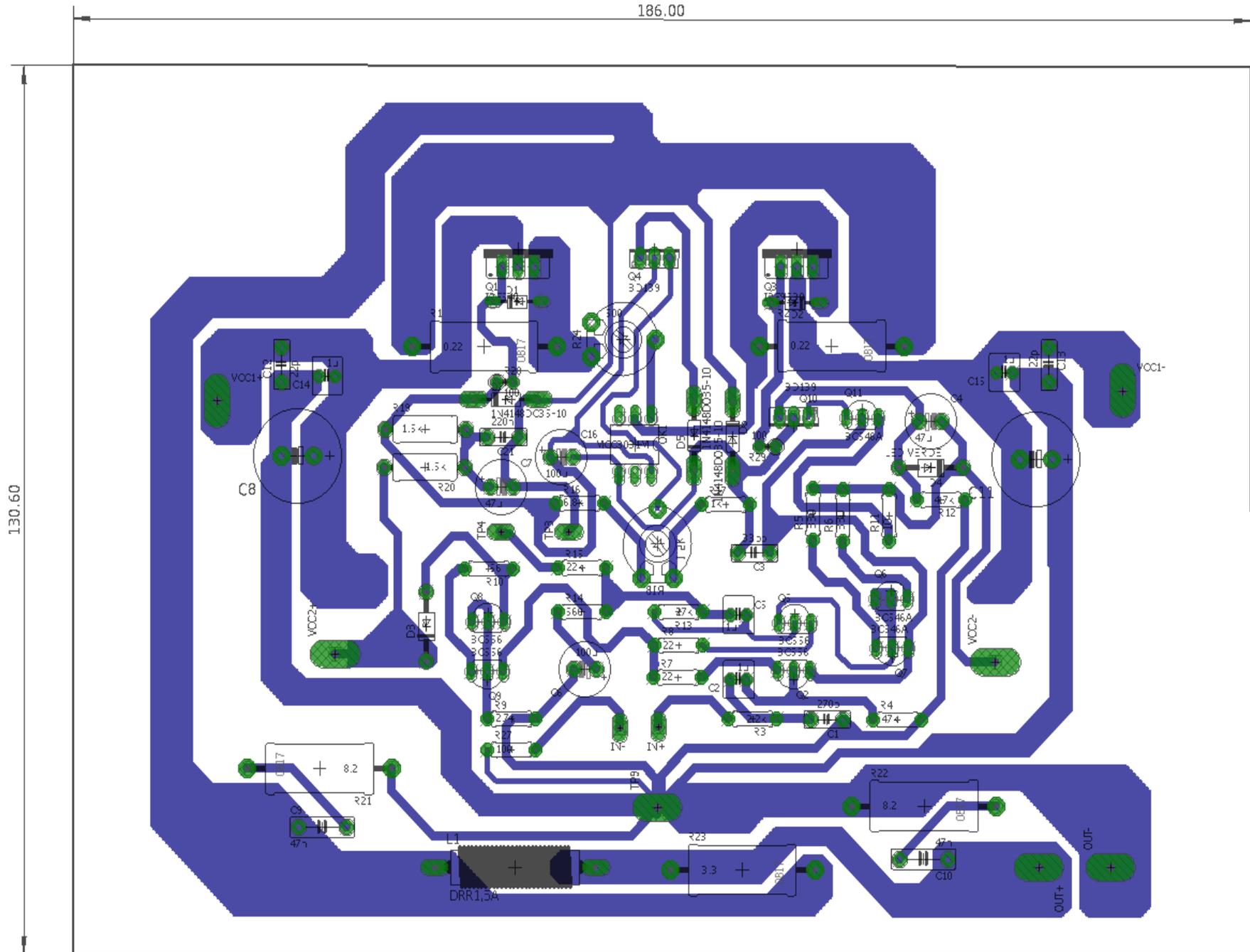
Por otra parte, respecto a otras mediciones de interés, sería conveniente estudiar la distorsión de intermodulación.

8 REFERENCIAS

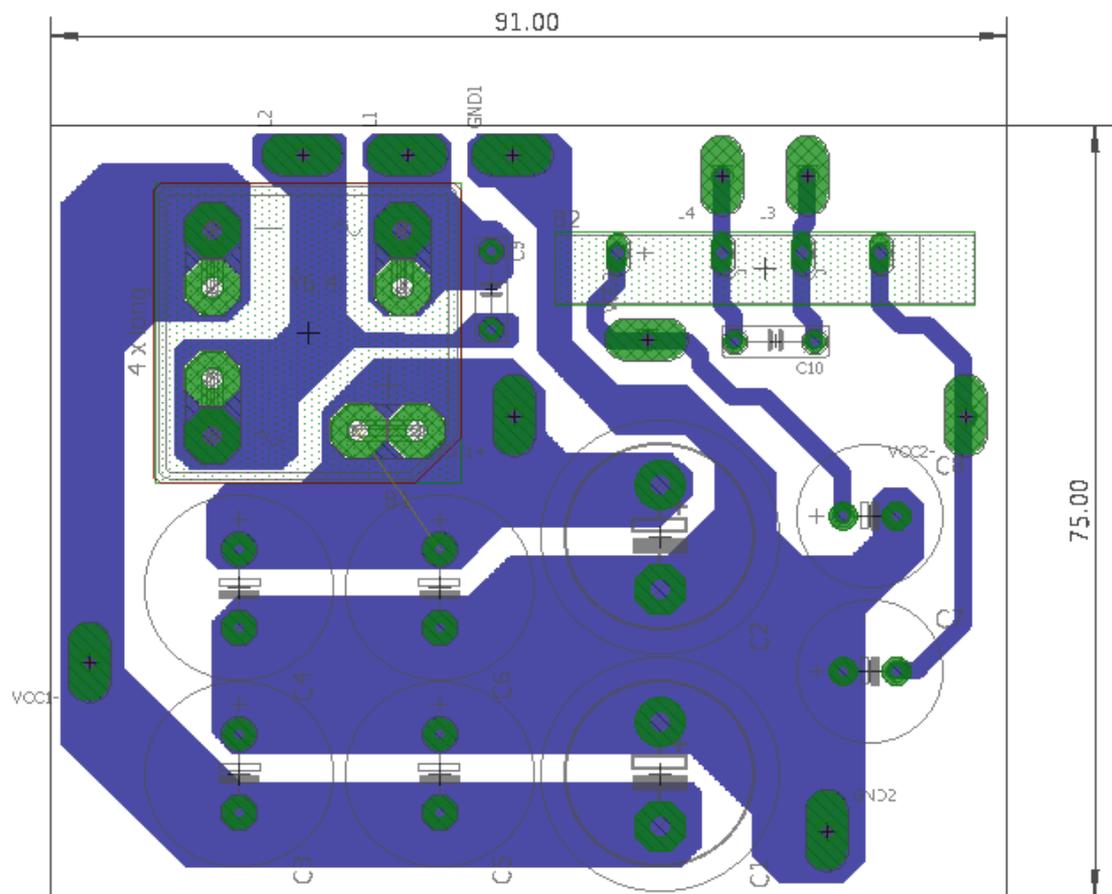
- [1] *Historia del registro del sonido*:
https://es.wikipedia.org/wiki/Historia_del_registro_del_sonido
- [2] D. Self: *Audio Power Amplifier Design Handbook*, Butterworth-Heinemann Ltd, 1996.
- [3] <http://www.pcpaudio.com/>
https://www.pcpaudio.com/pcpfiles/proyectos_amplificadores/public/public.html
- [4] S. Franco: *Design with Operational Amplifiers and Analog Integrated Circuits*, McGraw-Hill, 1998.
- [5] A. R. Hambley: *Electrónica*, Pearson Educación, 2001.
- [6] B. Cordell: *Designing Audio Power Amplifiers*, McGraw-Hill, 2011.
- [7] A. Sedra, K.C. Smith: *Microelectronic Circuits*, 5ª ed., cap. 8, Oxford University Press, 2004.
- [8] A. Sedra, K.C. Smith: *Microelectronic Circuits*, 4ª ed., cap. 6, Oxford University Press, 1998.
- [9] A. Sedra, K.C. Smith: *Microelectronic Circuits*, 4ª ed., cap. 7, Oxford University Press, 1998.
- [10] A. Sedra, K.C. Smith: *Microelectronic Circuits*, 4ª ed., cap. 9, Oxford University Press, 1998.
- [11] Elliot Sound Products: <https://www.sound-au.com/>
- [12] J, Espí: *Componentes y Circuitos Electrónicos Analógicos*, Moliner-40, Valencia, 1999.
- [13] D. Valero, J. D. Aguilar: *Amplificadores de Potencia*, Paraninfo, 1993.
- [14] G. J. Ritchie: *Circuitos con transistores*, Addison-Wesley Iberoamericana, 1996.
- [15] W. Sansen: Distortion in elementary transistor circuits, *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing*, 46 (3), 315-325, 1999.
- [16] <https://www.tvnalber.com/>

ANEXOS

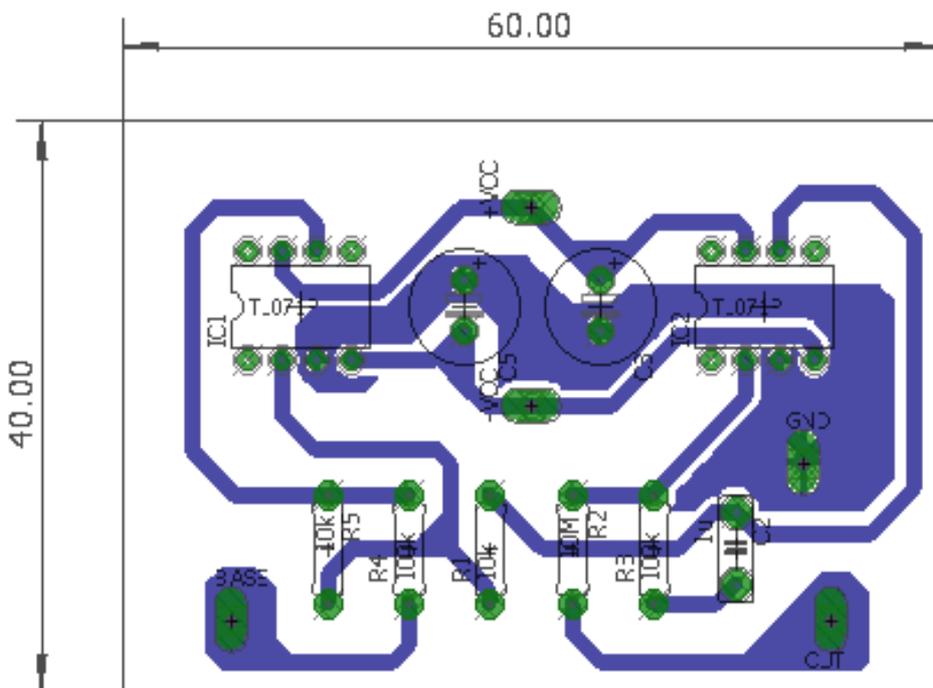
FOTOLITOS



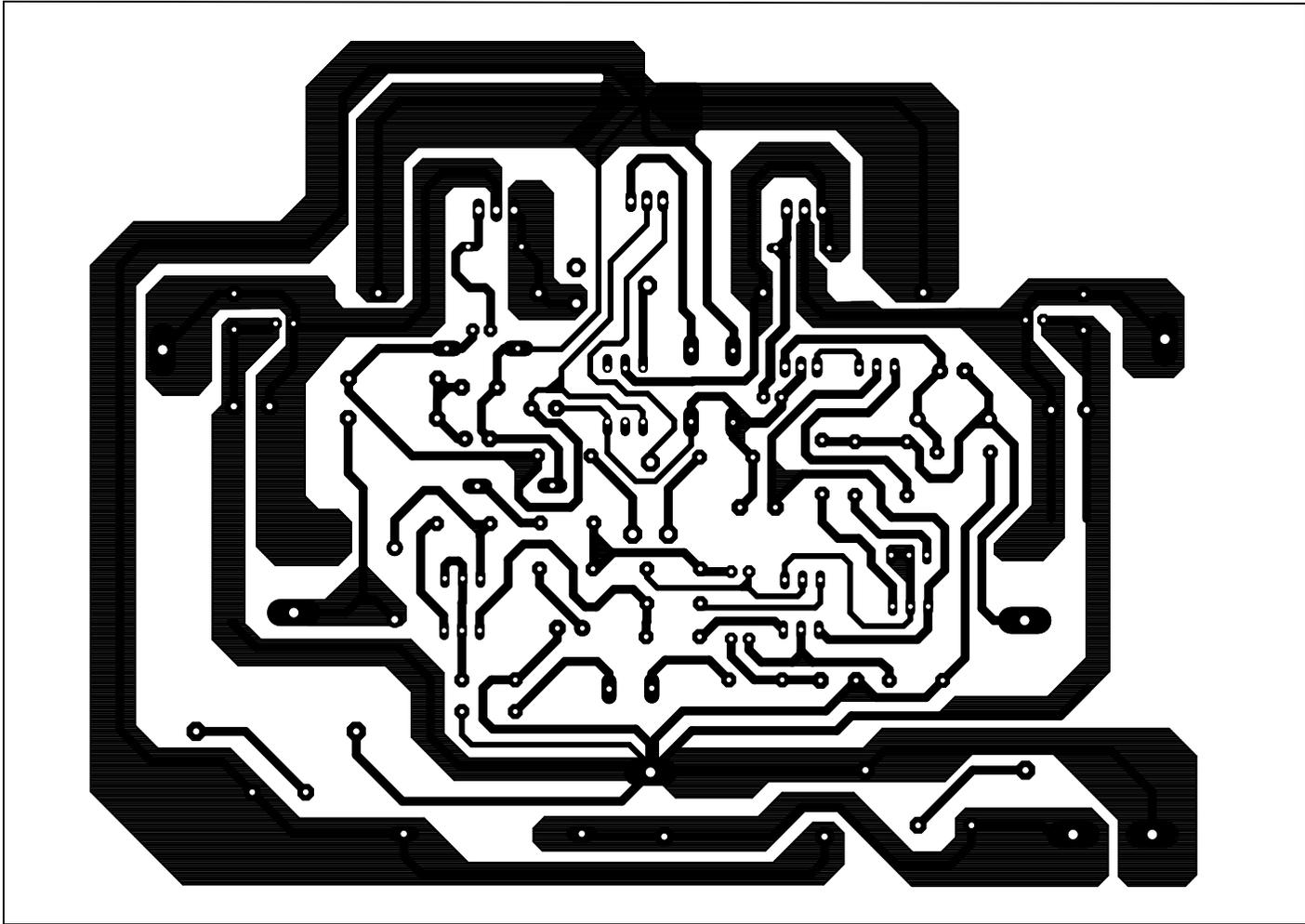
Circuito impreso del amplificador

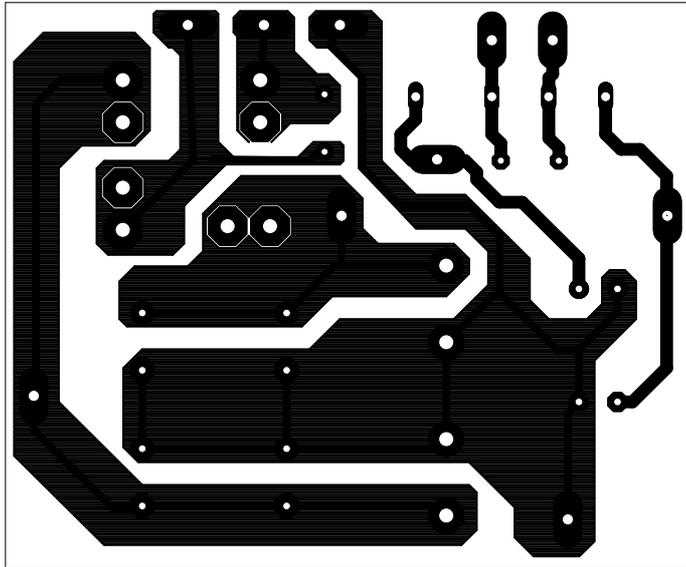


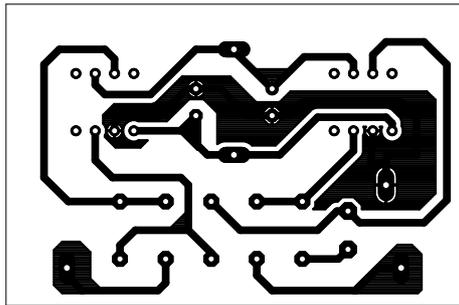
Circuito impreso de fuente de alimentación



Circuito impreso para estudiar la estabilidad







DATASHEETS



Is Now Part of



ON Semiconductor®

To learn more about ON Semiconductor, please visit our website at
www.onsemi.com

Please note: As part of the Fairchild Semiconductor integration, some of the Fairchild orderable part numbers will need to change in order to meet ON Semiconductor's system requirements. Since the ON Semiconductor product management systems do not have the ability to manage part nomenclature that utilizes an underscore (_), the underscore (_) in the Fairchild part numbers will be changed to a dash (-). This document may contain device numbers with an underscore (_). Please check the ON Semiconductor website to verify the updated device numbers. The most current and up-to-date ordering information can be found at www.onsemi.com. Please email any questions regarding the system integration to Fairchild_questions@onsemi.com.

ON Semiconductor and the ON Semiconductor logo are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.



January 2016

BC556 / BC557 / BC558 / BC559 / BC560 PNP Epitaxial Silicon Transistor

Features

- Switching and Amplifier
- High-Voltage: BC556, $V_{CEO} = -65\text{ V}$
- Low-Noise: BC559, BC560
- Complement to BC546, BC547, BC548, BC549, and BC550



Ordering Information

Part Number	Marking	Package	Packing Method
BC556ABU	BC556A	TO-92 3L	Bulk
BC556ATA	BC556A	TO-92 3L	Ammo
BC556BTA	BC556B	TO-92 3L	Ammo
BC556BTF	BC556B	TO-92 3L	Tape and Reel
BC556BTFR	BC556B	TO-92 3L	Tape and Reel
BC557ATA	BC557A	TO-92 3L	Ammo
BC557BTA	BC557B	TO-92 3L	Ammo
BC557BTF	BC557B	TO-92 3L	Tape and Reel
BC558BTA	BC558B	TO-92 3L	Ammo
BC559BTA	BC559B	TO-92 3L	Ammo
BC559CTA	BC559C	TO-92 3L	Ammo
BC560CTA	BC560C	TO-92 3L	Ammo

BC556 / BC557 / BC558 / BC559 / BC560 — PNP Epitaxial Silicon Transistor

Absolute Maximum Ratings

Stresses exceeding the absolute maximum ratings may damage the device. The device may not function or be operable above the recommended operating conditions and stressing the parts to these levels is not recommended. In addition, extended exposure to stresses above the recommended operating conditions may affect device reliability. The absolute maximum ratings are stress ratings only. Values are at $T_A = 25^\circ\text{C}$ unless otherwise noted.

Symbol	Parameter	Value	Unit	
V_{CBO}	Collector-Base Voltage	BC556	-80	V
		BC557 / BC560	-50	
		BC558 / BC559	-30	
V_{CEO}	Collector-Emitter Voltage	BC556	-65	V
		BC557 / BC560	-45	
		BC558 / BC559	-30	
V_{EBO}	Emitter-Base Voltage	-5	V	
I_C	Collector Current (DC)	-100	mA	
I_{CP}	Peak Collector Current (Pulse)	-200	mA	
I_{BP}	Peak Base Current (Pulse)	-200	mA	
T_J	Junction Temperature	150	$^\circ\text{C}$	
T_{STG}	Storage Temperature Range	-65 to +150	$^\circ\text{C}$	

Thermal Characteristics⁽¹⁾

Values are at $T_A = 25^\circ\text{C}$ unless otherwise noted.

Symbol	Parameter	Max.	Unit
P_D	Total Power Dissipation	500	mW
	Derate Above 25°C	4.0	mW/ $^\circ\text{C}$
$R_{\theta JA}$	Thermal Resistance, Junction-to-Ambient	250	$^\circ\text{C}/\text{W}$

Note:

1. PCB size: FR-4, 76 mm x 114 mm x 1.57 mm (3.0 inch x 4.5 inch x 0.062 inch) with minimum land pattern size.

Electrical Characteristics

Values are at $T_A = 25^\circ\text{C}$ unless otherwise noted.

Symbol	Parameter	Conditions	Min.	Typ.	Max.	Unit
I_{CBO}	Collector Cut-Off Current	$V_{CB} = -30\text{ V}, I_E = 0$			-15	nA
h_{FE}	DC Current Gain	$V_{CE} = -5\text{ V}, I_C = -2\text{ mA}$	110		800	
$V_{CE(sat)}$	Collector-Emitter Saturation Voltage	$I_C = -10\text{ mA}, I_B = -0.5\text{ mA}$		-90	-300	mV
		$I_C = -100\text{ mA}, I_B = -5\text{ mA}$		-250	-650	
$V_{BE(sat)}$	Collector-Base Saturation Voltage	$I_C = -10\text{ mA}, I_B = -0.5\text{ mA}$		-700		mV
		$I_C = -100\text{ mA}, I_B = -5\text{ mA}$		-900		
$V_{BE(on)}$	Base-Emitter On Voltage	$V_{CE} = -5\text{ V}, I_C = -2\text{ mA}$	-600	-660	-750	mV
		$V_{CE} = -5\text{ V}, I_C = -10\text{ mA}$			-800	
f_T	Current Gain Bandwidth Product	$V_{CE} = -5\text{ V}, I_C = -10\text{ mA}, f = 10\text{ MHz}$		150		MHz
C_{ob}	Output Capacitance	$V_{CB} = -10\text{ V}, I_E = 0, f = 1\text{ MHz}$			6	pF
NF	Noise Figure	BC556 / BC557 / BC558	$V_{CE} = -5\text{ V}, I_C = -200\text{ }\mu\text{A}, f = 1\text{ kHz}, R_G = 2\text{ k}\Omega$	2	10	dB
		BC559 / BC560		1	4	
		BC559	$V_{CE} = -5\text{ V}, I_C = -200\text{ }\mu\text{A}, R_G = 2\text{ k}\Omega, f = 30\text{ to }15000\text{ MHz}$	1.2	4.0	
		BC560		1.2	2.0	

h_{FE} Classification

Classification	A	B	C
h_{FE}	110 ~ 220	200 ~ 450	420 ~ 800

Typical Performance Characteristics

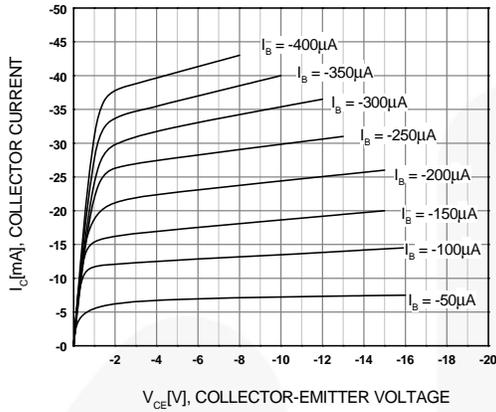


Figure 1. Static Characteristic

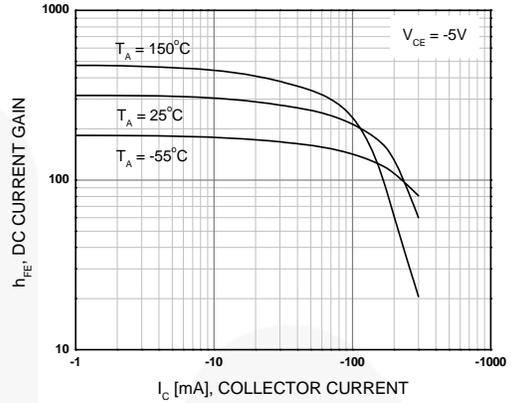


Figure 2. DC Current Gain

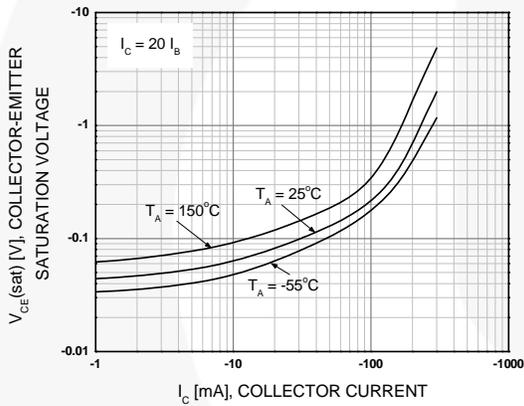


Figure 3. Collector-Emitter Saturation Voltage

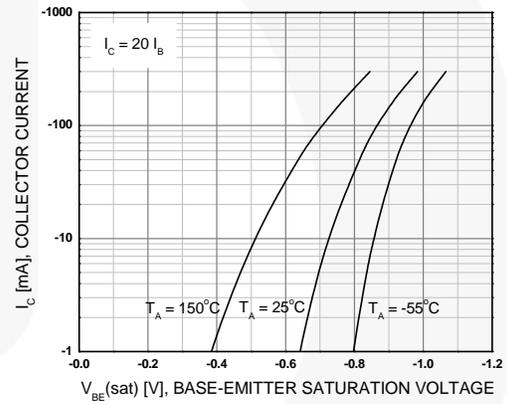


Figure 4. Base-Emitter Saturation Voltage

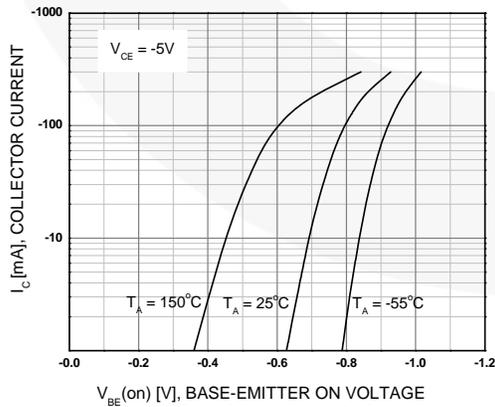


Figure 5. Base-Emitter On Voltage

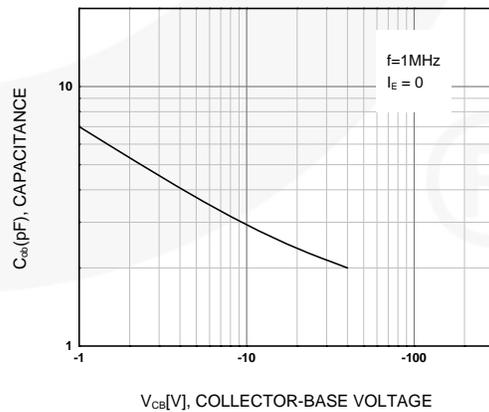


Figure 6. Collector Output Capacitance

Typical Performance Characteristics (Continued)

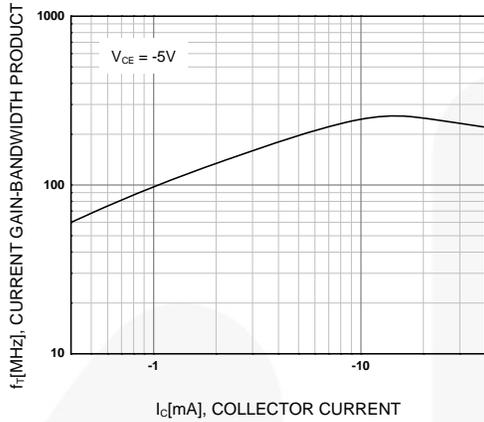


Figure 7. Current Gain Bandwidth Product

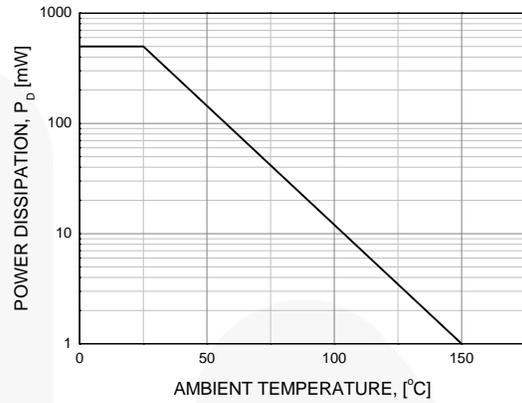


Figure 8. Power Deration

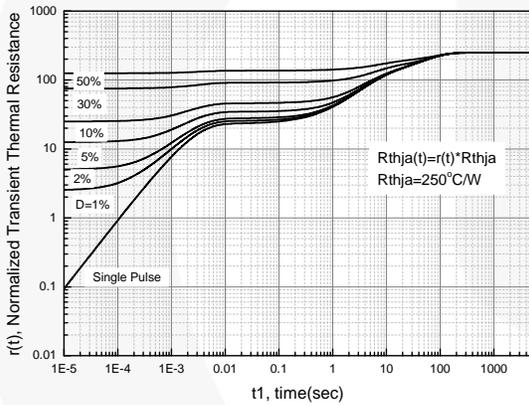
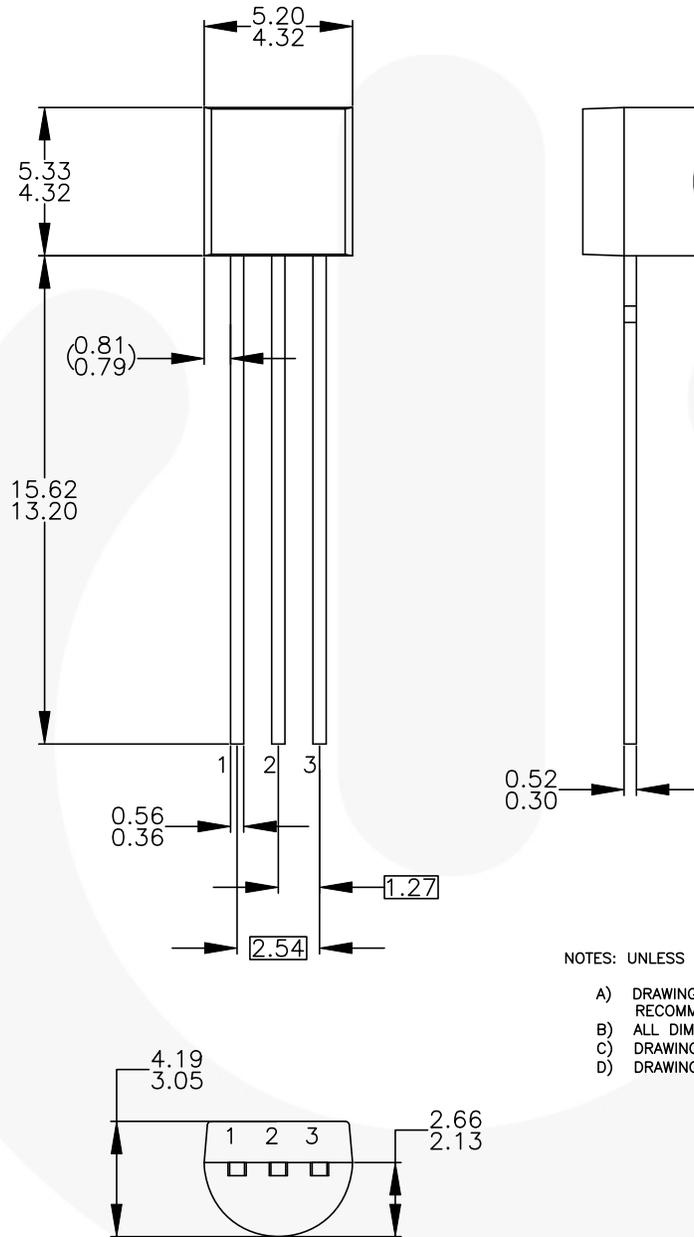


Figure 9. Normalized Transient Thermal Resistance

Physical Dimensions



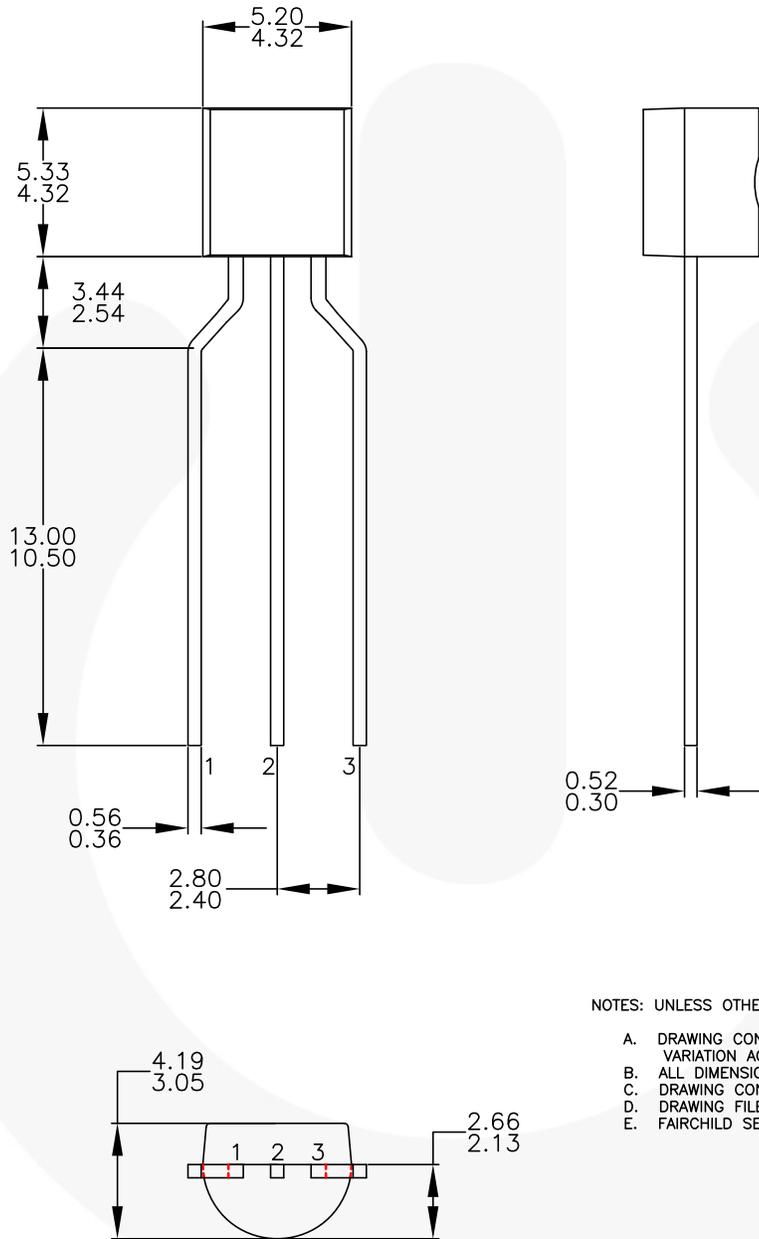
NOTES: UNLESS OTHERWISE SPECIFIED

- A) DRAWING WITH REFERENCE TO JEDEC TO-92 RECOMMENDATIONS.
- B) ALL DIMENSIONS ARE IN MILLIMETERS.
- C) DRAWING CONFORMS TO ASME Y14.5M-2009.
- D) DRAWING FILENAME: MKT-ZA03DREV4.



Figure 10. 3-LEAD, TO92, JEDEC TO-92 COMPLIANT STRAIGHT LEAD CONFIGURATION, BULK

Physical Dimensions (Continued)



NOTES: UNLESS OTHERWISE SPECIFIED

- A. DRAWING CONFORMS TO JEDEC MS-013, VARIATION AC.
- B. ALL DIMENSIONS ARE IN MILLIMETERS.
- C. DRAWING CONFORMS TO ASME Y14.5M-2009.
- D. DRAWING FILENAME: MKT-ZA03FREV3.
- E. FAIRCHILD SEMICONDUCTOR.

Figure 11. 3-LEAD, TO92, MOLDED 0.200 IN LINE SPACING LEAD FORM, AMMO, TAPE AND REEL



TRADEMARKS

The following includes registered and unregistered trademarks and service marks, owned by Fairchild Semiconductor and/or its global subsidiaries, and is not intended to be an exhaustive list of all such trademarks.

AccuPower™
 AttitudeEngine™
 Awinda®
 AX-CAP®
 BitSiC™
 Build it Now™
 CorePLUS™
 CorePOWER™
 CROSSVOLT™
 CTL™
 Current Transfer Logic™
 DEUXPEED®
 Dual Cool™
 EcoSPARK®
 EfficientMax™
 ESBC™
 F®
 Fairchild®
 Fairchild Semiconductor®
 FACT Quiet Series™
 FACT®
 FastvCore™
 FASTBench™
 FPS™

F-PFS™
 FRFET®
 Global Power Resource™
 GreenBridge™
 Green FPS™
 Green FPS™ e-Series™
 Gmax™
 GTO™
 IntelliMAX™
 ISOPLANAR™
 Making Small Speakers Sound Louder and Better™
 MegaBuck™
 MICROCOUPLER™
 MicroFET™
 MicroPak™
 MicroPak2™
 MillerDrive™
 MotionMax™
 MotionGrid®
 MTi®
 MTx®
 MVN®
 mWSaver®
 OptoHiT™
 OPTOLOGIC®

OPTOPLANAR®

 Power Supply WebDesigner™
 PowerTrench®
 PowerXS™
 Programmable Active Droop™
 QFET®
 QS™
 Quiet Series™
 RapidConfigure™

 Saving our world, 1mW/W/kW at a time™
 SignalWise™
 SmartMax™
 SMART START™
 Solutions for Your Success™
 SPM®
 STEALTH™
 SuperFET®
 SuperSOT™-3
 SuperSOT™-6
 SuperSOT™-8
 SupreMOS®
 SyncFET™
 Sync-Lock™

 SYSTEM GENERAL®
 TinyBoost®
 TinyBuck®
 TinyCalc™
 TinyLogic®
 TINYOPTO™
 TinyPower™
 TinyPWM™
 TinyWire™
 TranSiC™
 TriFault Detect™
 TRUECURRENT®
 μSerDes™
 SerDes®
 UHC®
 Ultra FRFET™
 UniFET™
 VCX™
 VisualMax™
 VoltagePlus™
 XS™
 Xsens™
 仙童®

* Trademarks of System General Corporation, used under license by Fairchild Semiconductor.

DISCLAIMER

FAIRCHILD SEMICONDUCTOR RESERVES THE RIGHT TO MAKE CHANGES WITHOUT FURTHER NOTICE TO ANY PRODUCTS HEREIN TO IMPROVE RELIABILITY, FUNCTION, OR DESIGN. TO OBTAIN THE LATEST, MOST UP-TO-DATE DATASHEET AND PRODUCT INFORMATION, VISIT OUR WEBSITE AT [HTTP://WWW.FAIRCHILDSEMI.COM](http://www.fairchildsemi.com). FAIRCHILD DOES NOT ASSUME ANY LIABILITY ARISING OUT OF THE APPLICATION OR USE OF ANY PRODUCT OR CIRCUIT DESCRIBED HEREIN; NEITHER DOES IT CONVEY ANY LICENSE UNDER ITS PATENT RIGHTS, NOR THE RIGHTS OF OTHERS. THESE SPECIFICATIONS DO NOT EXPAND THE TERMS OF FAIRCHILD'S WORLDWIDE TERMS AND CONDITIONS, SPECIFICALLY THE WARRANTY THEREIN, WHICH COVERS THESE PRODUCTS.

AUTHORIZED USE

Unless otherwise specified in this data sheet, this product is a standard commercial product and is not intended for use in applications that require extraordinary levels of quality and reliability. This product may not be used in the following applications, unless specifically approved in writing by a Fairchild officer: (1) automotive or other transportation, (2) military/aerospace, (3) any safety critical application – including life critical medical equipment – where the failure of the Fairchild product reasonably would be expected to result in personal injury, death or property damage. Customer's use of this product is subject to agreement of this Authorized Use policy. In the event of an unauthorized use of Fairchild's product, Fairchild accepts no liability in the event of product failure. In other respects, this product shall be subject to Fairchild's Worldwide Terms and Conditions of Sale, unless a separate agreement has been signed by both Parties.

ANTI-COUNTERFEITING POLICY

Fairchild Semiconductor Corporation's Anti-Counterfeiting Policy. Fairchild's Anti-Counterfeiting Policy is also stated on our external website, www.fairchildsemi.com, under Terms of Use

Counterfeiting of semiconductor parts is a growing problem in the industry. All manufacturers of semiconductor products are experiencing counterfeiting of their parts. Customers who inadvertently purchase counterfeit parts experience many problems such as loss of brand reputation, substandard performance, failed applications, and increased cost of production and manufacturing delays. Fairchild is taking strong measures to protect ourselves and our customers from the proliferation of counterfeit parts. Fairchild strongly encourages customers to purchase Fairchild parts either directly from Fairchild or from Authorized Fairchild Distributors who are listed by country on our web page cited above. Products customers buy either from Fairchild directly or from Authorized Fairchild Distributors are genuine parts, have full traceability, meet Fairchild's quality standards for handling and storage and provide access to Fairchild's full range of up-to-date technical and product information. Fairchild and our Authorized Distributors will stand behind all warranties and will appropriately address any warranty issues that may arise. Fairchild will not provide any warranty coverage or other assistance for parts bought from Unauthorized Sources. Fairchild is committed to combat this global problem and encourage our customers to do their part in stopping this practice by buying direct or from authorized distributors.

PRODUCT STATUS DEFINITIONS

Definition of Terms

Datasheet Identification	Product Status	Definition
Advance Information	Formative / In Design	Datasheet contains the design specifications for product development. Specifications may change in any manner without notice.
Preliminary	First Production	Datasheet contains preliminary data; supplementary data will be published at a later date. Fairchild Semiconductor reserves the right to make changes at any time without notice to improve design.
No Identification Needed	Full Production	Datasheet contains final specifications. Fairchild Semiconductor reserves the right to make changes at any time without notice to improve the design.
Obsolete	Not In Production	Datasheet contains specifications on a product that is discontinued by Fairchild Semiconductor. The datasheet is for reference information only.

Rev. I77

ON Semiconductor and  are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

PUBLICATION ORDERING INFORMATION

LITERATURE FULFILLMENT:

Literature Distribution Center for ON Semiconductor
19521 E. 32nd Pkwy, Aurora, Colorado 80011 USA
Phone: 303-675-2175 or 800-344-3860 Toll Free USA/Canada
Fax: 303-675-2176 or 800-344-3867 Toll Free USA/Canada
Email: orderlit@onsemi.com

N. American Technical Support: 800-282-9855 Toll Free
USA/Canada
Europe, Middle East and Africa Technical Support:
Phone: 421 33 790 2910
Japan Customer Focus Center
Phone: 81-3-5817-1050

ON Semiconductor Website: www.onsemi.com
Order Literature: <http://www.onsemi.com/orderlit>
For additional information, please contact your local
Sales Representative

Complementary low voltage transistor

Features

- Products are pre-selected in DC current gain

Application

- General purpose

Description

These epitaxial planar transistors are mounted in the SOT-32 plastic package. They are designed for audio amplifiers and drivers utilizing complementary or quasi-complementary circuits. The NPN types are the BD135 and BD139, and the complementary PNP types are the BD136 and BD140.

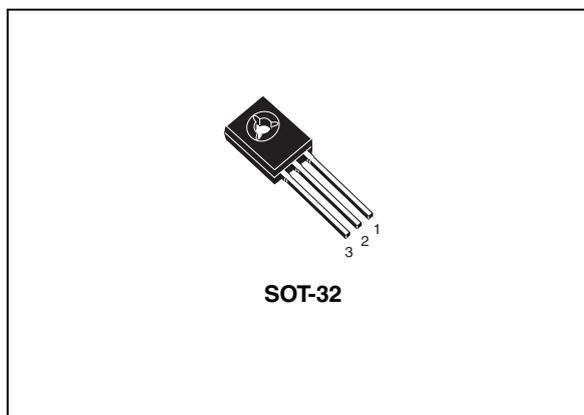


Figure 1. Internal schematic diagram

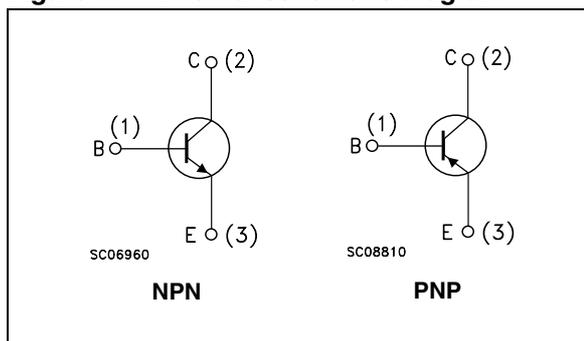


Table 1. Device summary

Order codes	Marking	Package	Packaging
BD135	BD135	SOT-32	Tube
BD135-16	BD135-16		
BD136	BD136		
BD136-16	BD136-16		
BD139	BD139		
BD139-10	BD139-10		
BD139-16	BD139-16		
BD140	BD140		
BD140-10	BD140-10		
BD140-16	BD140-16		

Contents

1	Electrical ratings	3
2	Electrical characteristics	4
	2.1 Electrical characteristics (curves)	5
3	Package mechanical data	6
4	Revision history	8

1 Electrical ratings

Table 2. Absolute maximum ratings

Symbol	Parameter	Value				Unit
		NPN		PNP		
		BD135	BD139	BD136	BD140	
V_{CBO}	Collector-base voltage ($I_E = 0$)	45	80	-45	-80	V
V_{CEO}	Collector-emitter voltage ($I_B = 0$)	45	80	-45	-80	V
V_{EBO}	Emitter-base voltage ($I_C = 0$)	5		-5		V
I_C	Collector current	1.5		-1.5		A
I_{CM}	Collector peak current	3		-3		A
I_B	Base current	0.5		-0.5		A
P_{TOT}	Total dissipation at $T_c \leq 25\text{ °C}$	12.5				W
P_{TOT}	Total dissipation at $T_{amb} \leq 25\text{ °C}$	1.25				W
T_{stg}	Storage temperature	-65 to 150				°C
T_j	Max. operating junction temperature	150				°C

Table 3. Thermal data

Symbol	Parameter	Max value	Unit
$R_{thj-case}$	Thermal resistance junction-case	10	°C/W
$R_{thj-amb}$	Thermal resistance junction-ambient	100	°C/W

2 Electrical characteristics

($T_{\text{case}} = 25\text{ °C}$ unless otherwise specified)

Table 4. On/off states

Symbol	Parameter	Polarity	Test conditions	Value			Unit
				Min.	Typ.	Max.	
I_{CBO}	Collector cut-off current ($I_{\text{E}}=0$)	NPN	$V_{\text{CB}} = 30\text{ V}$ $V_{\text{CB}} = 30\text{ V}, T_{\text{C}} = 125\text{ °C}$			0.1 10	μA μA
		PNP	$V_{\text{CB}} = -30\text{ V}$ $V_{\text{CB}} = -30\text{ V}, T_{\text{C}} = 125\text{ °C}$			-0.1 -10	μA μA
I_{EBO}	Emitter cut-off current ($I_{\text{C}}=0$)	NPN	$V_{\text{EB}} = 5\text{ V}$			10	μA
		PNP	$V_{\text{EB}} = -5\text{ V}$			-10	μA
$V_{\text{CEO(sus)}}^{(1)}$	Collector-emitter sustaining voltage ($I_{\text{B}}=0$)	NPN	$I_{\text{C}} = 30\text{ mA}$ BD135 BD139	45 80			V V
		PNP	$I_{\text{C}} = -30\text{ mA}$ BD136 BD140	-45 -80			V V
$V_{\text{CE(sat)}}^{(1)}$	Collector-emitter saturation voltage	NPN	$I_{\text{C}} = 0.5\text{ A}, I_{\text{B}} = 0.05\text{ A}$			0.5	V
		PNP	$I_{\text{C}} = -0.5\text{ A}, I_{\text{B}} = -0.05\text{ A}$			-0.5	V
$V_{\text{BE}}^{(1)}$	Base-emitter voltage	NPN	$I_{\text{C}} = 0.5\text{ A}, V_{\text{CE}} = 2\text{ V}$			1	V
		PNP	$I_{\text{C}} = -0.5\text{ A}, V_{\text{CE}} = -2\text{ V}$			-1	V
$h_{\text{FE}}^{(1)}$	DC current gain	NPN	$I_{\text{C}} = 5\text{ mA}, V_{\text{CE}} = 2\text{ V}$ $I_{\text{C}} = 150\text{ mA}, V_{\text{CE}} = 2\text{ V}$ $I_{\text{C}} = 0.5\text{ A}, V_{\text{CE}} = 2\text{ V}$	25 40 25		250	
		PNP	$I_{\text{C}} = -5\text{ mA}, V_{\text{CE}} = -2\text{ V}$ $I_{\text{C}} = -150\text{ mA}, V_{\text{CE}} = -2\text{ V}$ $I_{\text{C}} = -0.5\text{ A}, V_{\text{CE}} = -2\text{ V}$	25 40 25		250	
$h_{\text{FE}}^{(1)}$	h_{FE} groups	NPN	$I_{\text{C}} = 150\text{ mA}, V_{\text{CE}} = 2\text{ V}$ BD139-10 BD135-16/BD139-16	63 100		160 250	
		PNP	$I_{\text{C}} = -150\text{ mA}, V_{\text{CE}} = -2\text{ V}$ BD140-10 BD136-16/BD140-16	63 100		160 250	

1. Pulsed: pulse duration = 300 μs , duty cycle 1.5%

2.1 Electrical characteristics (curves)

Figure 2. Safe operating area

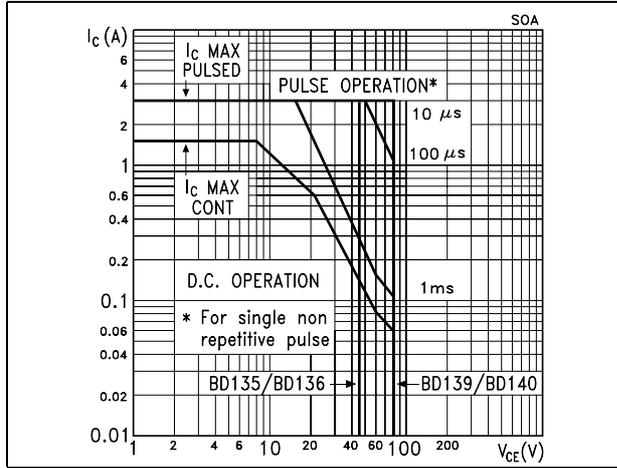
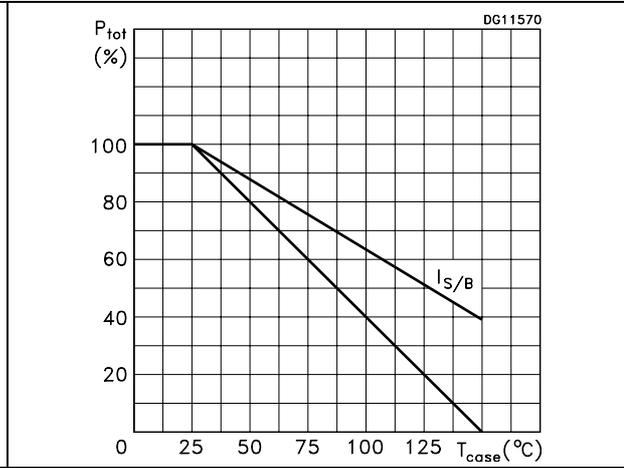


Figure 3. Derating

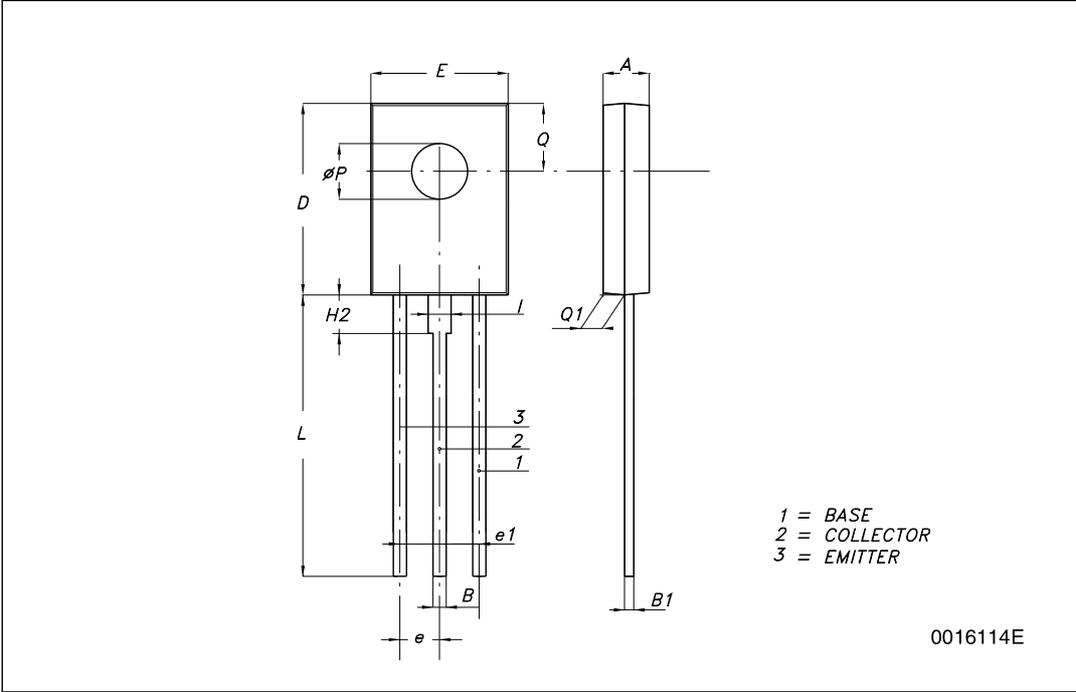


3 Package mechanical data

In order to meet environmental requirements, ST offers these devices in ECOPACK® packages. These packages have a lead-free second level interconnect. The category of second level interconnect is marked on the package and on the inner box label, in compliance with JEDEC Standard JESD97. The maximum ratings related to soldering conditions are also marked on the inner box label. ECOPACK is an ST trademark. ECOPACK specifications are available at: www.st.com

SOT-32 (TO-126) MECHANICAL DATA

DIM.	mm.		
	MIN.	TYP	MAX.
A	2.4		2.9
B	0.64		0.88
B1	0.39		0.63
D	10.5		11.05
E	7.4		7.8
e	2.04	2.29	2.54
e1	4.07	4.58	5.08
L	15.3		16
P	2.9		3.2
Q		3.8	
Q1	1		1.52
H2		2.15	
I		1.27	



4 Revision history

Table 5. Document revision history

Date	Revision	Changes
16-Sep-2001	4	
22-May-2008	5	Mechanical data has been updated.

Please Read Carefully:

Information in this document is provided solely in connection with ST products. STMicroelectronics NV and its subsidiaries ("ST") reserve the right to make changes, corrections, modifications or improvements, to this document, and the products and services described herein at any time, without notice.

All ST products are sold pursuant to ST's terms and conditions of sale.

Purchasers are solely responsible for the choice, selection and use of the ST products and services described herein, and ST assumes no liability whatsoever relating to the choice, selection or use of the ST products and services described herein.

No license, express or implied, by estoppel or otherwise, to any intellectual property rights is granted under this document. If any part of this document refers to any third party products or services it shall not be deemed a license grant by ST for the use of such third party products or services, or any intellectual property contained therein or considered as a warranty covering the use in any manner whatsoever of such third party products or services or any intellectual property contained therein.

UNLESS OTHERWISE SET FORTH IN ST'S TERMS AND CONDITIONS OF SALE ST DISCLAIMS ANY EXPRESS OR IMPLIED WARRANTY WITH RESPECT TO THE USE AND/OR SALE OF ST PRODUCTS INCLUDING WITHOUT LIMITATION IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE (AND THEIR EQUIVALENTS UNDER THE LAWS OF ANY JURISDICTION), OR INFRINGEMENT OF ANY PATENT, COPYRIGHT OR OTHER INTELLECTUAL PROPERTY RIGHT.

UNLESS EXPRESSLY APPROVED IN WRITING BY AN AUTHORIZED ST REPRESENTATIVE, ST PRODUCTS ARE NOT RECOMMENDED, AUTHORIZED OR WARRANTED FOR USE IN MILITARY, AIR CRAFT, SPACE, LIFE SAVING, OR LIFE SUSTAINING APPLICATIONS, NOR IN PRODUCTS OR SYSTEMS WHERE FAILURE OR MALFUNCTION MAY RESULT IN PERSONAL INJURY, DEATH, OR SEVERE PROPERTY OR ENVIRONMENTAL DAMAGE. ST PRODUCTS WHICH ARE NOT SPECIFIED AS "AUTOMOTIVE GRADE" MAY ONLY BE USED IN AUTOMOTIVE APPLICATIONS AT USER'S OWN RISK.

Resale of ST products with provisions different from the statements and/or technical features set forth in this document shall immediately void any warranty granted by ST for the ST product or service described herein and shall not create or extend in any manner whatsoever, any liability of ST.

ST and the ST logo are trademarks or registered trademarks of ST in various countries.

Information in this document supersedes and replaces all information previously supplied.

The ST logo is a registered trademark of STMicroelectronics. All other names are the property of their respective owners.

© 2008 STMicroelectronics - All rights reserved

STMicroelectronics group of companies

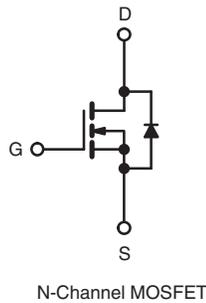
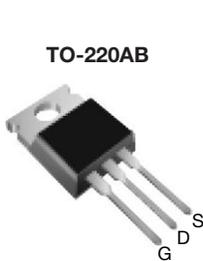
Australia - Belgium - Brazil - Canada - China - Czech Republic - Finland - France - Germany - Hong Kong - India - Israel - Italy - Japan - Malaysia - Malta - Morocco - Singapore - Spain - Sweden - Switzerland - United Kingdom - United States of America

www.st.com

Power MOSFET

PRODUCT SUMMARY

V_{DS} (V)	100	
$R_{DS(on)}$ (Ω)	$V_{GS} = 10\text{ V}$	0.16
Q_g (Max.) (nC)	26	
Q_{gs} (nC)	5.5	
Q_{gd} (nC)	11	
Configuration	Single	



FEATURES

- Dynamic dV/dt Rating
- Repetitive Avalanche Rated
- 175 °C Operating Temperature
- Fast Switching
- Ease of Paralleling
- Simple Drive Requirements
- Compliant to RoHS Directive 2002/95/EC



Available
RoHS*
COMPLIANT

DESCRIPTION

Third generation Power MOSFETs from Vishay provide the designer with the best combination of fast switching, ruggedized device design, low on-resistance and cost-effectiveness.

The TO-220AB package is universally preferred for all commercial-industrial applications at power dissipation levels to approximately 50 W. The low thermal resistance and low package cost of the TO-220AB contribute to its wide acceptance throughout the industry.

ORDERING INFORMATION

Package	TO-220AB
Lead (Pb)-free	IRF530PbF
	SiHF530-E3
SnPb	IRF530
	SiHF530

ABSOLUTE MAXIMUM RATINGS ($T_C = 25\text{ }^\circ\text{C}$, unless otherwise noted)

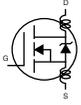
PARAMETER	SYMBOL	LIMIT	UNIT
Drain-Source Voltage	V_{DS}	100	V
Gate-Source Voltage	V_{GS}	± 20	
Continuous Drain Current	I_D	$T_C = 25\text{ }^\circ\text{C}$	14
		$T_C = 100\text{ }^\circ\text{C}$	10
Pulsed Drain Current ^a	I_{DM}	56	A
Linear Derating Factor		0.59	W/°C
Single Pulse Avalanche Energy ^b	E_{AS}	69	mJ
Repetitive Avalanche Current ^a	I_{AR}	14	A
Repetitive Avalanche Energy ^a	E_{AR}	8.8	mJ
Maximum Power Dissipation	P_D	88	W
Peak Diode Recovery dV/dt^c	dV/dt	5.5	V/ns
Operating Junction and Storage Temperature Range	T_J, T_{stg}	- 55 to + 175	°C
Soldering Recommendations (Peak Temperature)	for 10 s	300 ^d	
Mounting Torque	6-32 or M3 screw		10
			1.1
			lbf · in
			N · m

Notes

- Repetitive rating; pulse width limited by maximum junction temperature (see fig. 11).
- $V_{DD} = 25\text{ V}$, starting $T_J = 25\text{ }^\circ\text{C}$, $L = 528\text{ }\mu\text{H}$, $R_g = 25\text{ }\Omega$, $I_{AS} = 14\text{ A}$ (see fig. 12).
- $I_{SD} \leq 14\text{ A}$, $dI/dt \leq 140\text{ A}/\mu\text{s}$, $V_{DD} \leq V_{DS}$, $T_J \leq 175\text{ }^\circ\text{C}$.
- 1.6 mm from case.

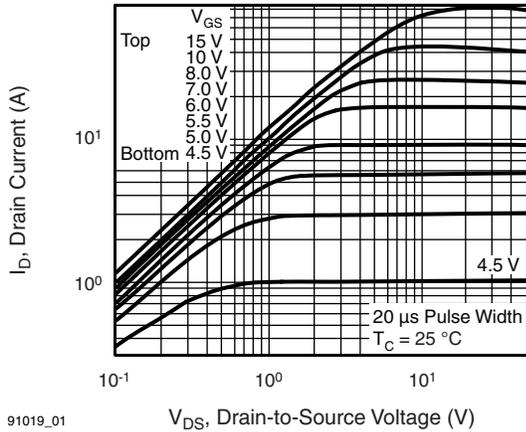
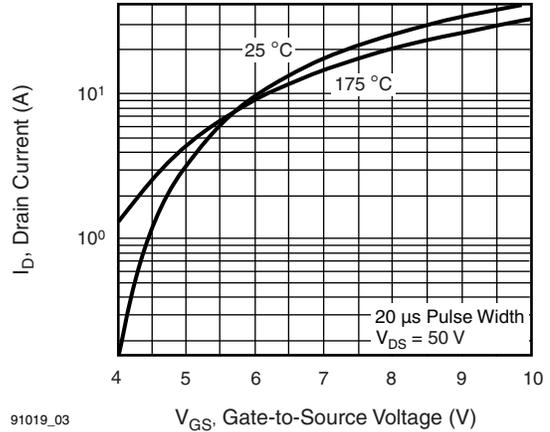
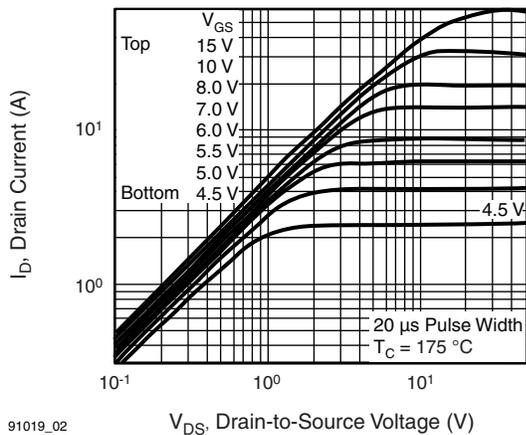
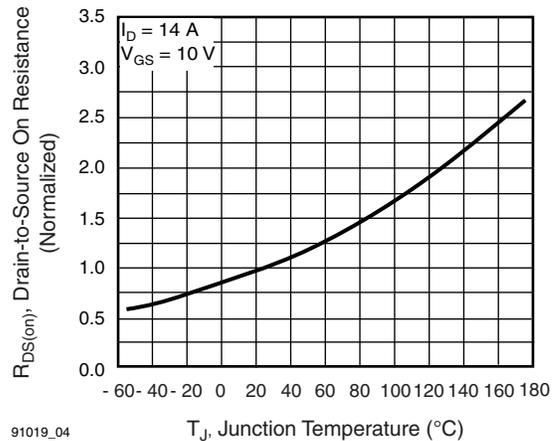
* Pb containing terminations are not RoHS compliant, exemptions may apply

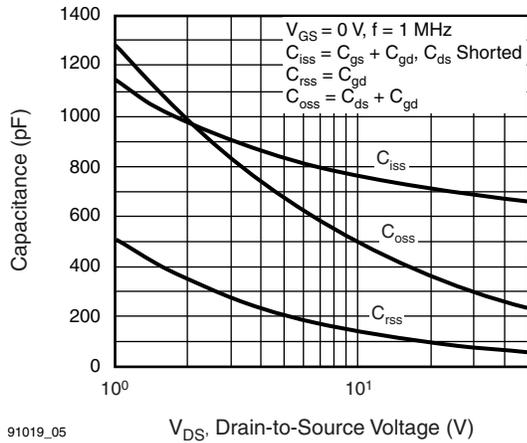
THERMAL RESISTANCE RATINGS				
PARAMETER	SYMBOL	TYP.	MAX.	UNIT
Maximum Junction-to-Ambient	R_{thJA}	-	62	°C/W
Case-to-Sink, Flat, Greased Surface	R_{thCS}	0.50	-	
Maximum Junction-to-Case (Drain)	R_{thJC}	-	1.7	

SPECIFICATIONS ($T_J = 25\text{ }^\circ\text{C}$, unless otherwise noted)						
PARAMETER	SYMBOL	TEST CONDITIONS	MIN.	TYP.	MAX.	UNIT
Static						
Drain-Source Breakdown Voltage	V_{DS}	$V_{GS} = 0\text{ V}, I_D = 250\text{ }\mu\text{A}$	100	-	-	V
V_{DS} Temperature Coefficient	$\Delta V_{DS}/T_J$	Reference to $25\text{ }^\circ\text{C}, I_D = 1\text{ mA}$	-	0.12	-	V/°C
Gate-Source Threshold Voltage	$V_{GS(th)}$	$V_{DS} = V_{GS}, I_D = 250\text{ }\mu\text{A}$	2.0	-	4.0	V
Gate-Source Leakage	I_{GSS}	$V_{GS} = \pm 20\text{ V}$	-	-	± 100	nA
Zero Gate Voltage Drain Current	I_{DSS}	$V_{DS} = 100\text{ V}, V_{GS} = 0\text{ V}$	-	-	25	μA
		$V_{DS} = 80\text{ V}, V_{GS} = 0\text{ V}, T_J = 150\text{ }^\circ\text{C}$	-	-	250	
Drain-Source On-State Resistance	$R_{DS(on)}$	$V_{GS} = 10\text{ V}, I_D = 8.4\text{ A}^b$	-	-	0.16	Ω
Forward Transconductance	g_{fs}	$V_{DS} = 50\text{ V}, I_D = 8.4\text{ A}^b$	5.1	-	-	S
Dynamic						
Input Capacitance	C_{iss}	$V_{GS} = 0\text{ V},$ $V_{DS} = 25\text{ V},$ $f = 1.0\text{ MHz},$ see fig. 5	-	670	-	pF
Output Capacitance	C_{oss}		-	250	-	
Reverse Transfer Capacitance	C_{rss}		-	60	-	
Total Gate Charge	Q_g	$V_{GS} = 10\text{ V},$ $I_D = 14\text{ A}, V_{DS} = 80\text{ V},$ see fig. 6 and 13 ^b	-	-	26	nC
Gate-Source Charge	Q_{gs}		-	-	5.5	
Gate-Drain Charge	Q_{gd}		-	-	11	
Turn-On Delay Time	$t_{d(on)}$	$V_{DD} = 50\text{ V}, I_D = 14\text{ A},$ $R_g = 12\text{ }\Omega, R_D = 3.6\text{ }\Omega,$ see fig. 10 ^b	-	10	-	ns
Rise Time	t_r		-	34	-	
Turn-Off Delay Time	$t_{d(off)}$		-	23	-	
Fall Time	t_f		-	24	-	
Internal Drain Inductance	L_D	Between lead, 6 mm (0.25") from package and center of die contact 	-	4.5	-	nH
Internal Source Inductance	L_S		-	7.5	-	
Drain-Source Body Diode Characteristics						
Continuous Source-Drain Diode Current	I_S	MOSFET symbol showing the integral reverse p - n junction diode 	-	-	14	A
Pulsed Diode Forward Current ^a	I_{SM}		-	-	56	
Body Diode Voltage	V_{SD}	$T_J = 25\text{ }^\circ\text{C}, I_S = 14\text{ A}, V_{GS} = 0\text{ V}^b$	-	-	2.5	V
Body Diode Reverse Recovery Time	t_{rr}	$T_J = 25\text{ }^\circ\text{C}, I_F = 14\text{ A}, di/dt = 100\text{ A}/\mu\text{s}^b$	-	150	280	ns
Body Diode Reverse Recovery Charge	Q_{rr}		-	0.85	1.7	μC
Forward Turn-On Time	t_{on}	Intrinsic turn-on time is negligible (turn-on is dominated by L_S and L_D)				

Notes

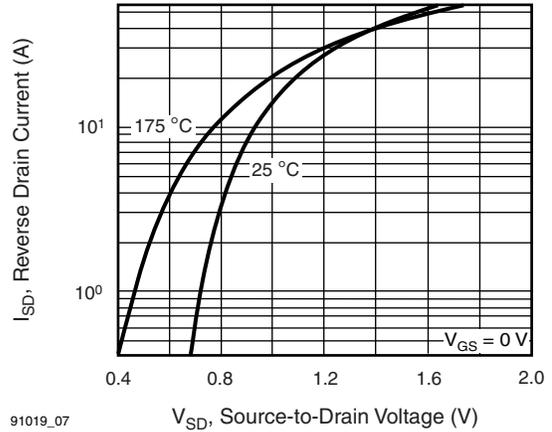
- a. Repetitive rating; pulse width limited by maximum junction temperature (see fig. 11).
- b. Pulse width $\leq 300\text{ }\mu\text{s}$; duty cycle $\leq 2\%$.

TYPICAL CHARACTERISTICS (25 °C, unless otherwise noted)

Fig. 1 - Typical Output Characteristics, $T_C = 25\text{ }^\circ\text{C}$

Fig. 3 - Typical Transfer Characteristics

Fig. 2 - Typical Output Characteristics, $T_C = 175\text{ }^\circ\text{C}$

Fig. 4 - Normalized On-Resistance vs. Temperature



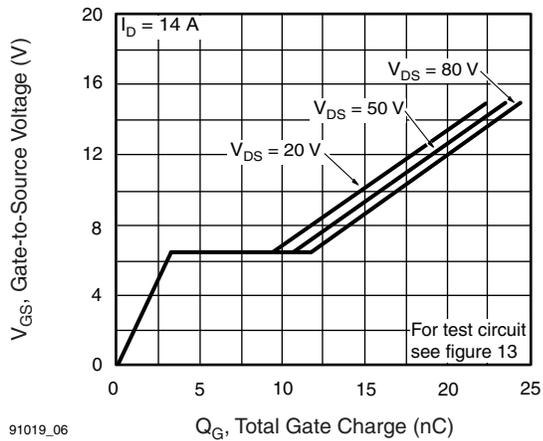
91019_05

Fig. 5 - Typical Capacitance vs. Drain-to-Source Voltage



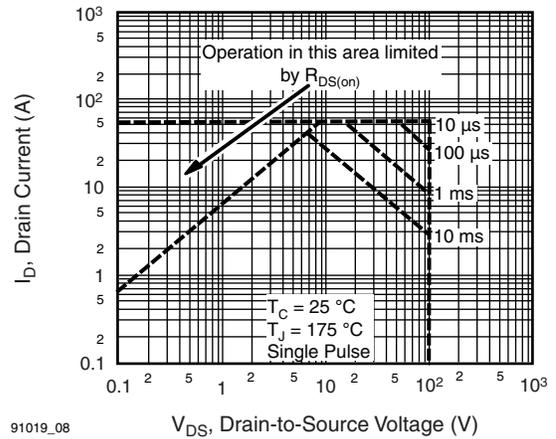
91019_07

Fig. 7 - Typical Source-Drain Diode Forward Voltage



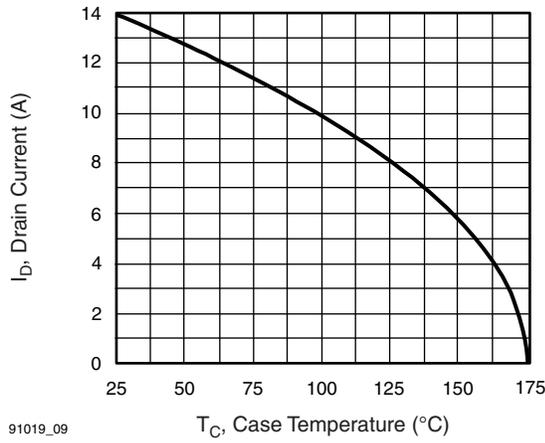
91019_06

Fig. 6 - Typical Gate Charge vs. Gate-to-Source Voltage



91019_08

Fig. 8 - Maximum Safe Operating Area



91019_09

Fig. 9 - Maximum Drain Current vs. Case Temperature

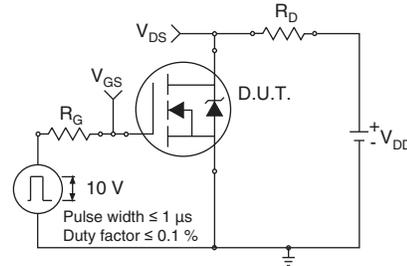


Fig. 10a - Switching Time Test Circuit

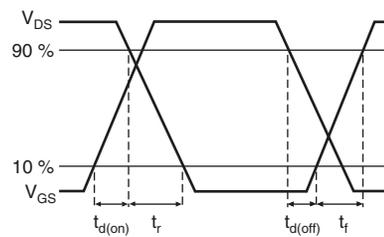
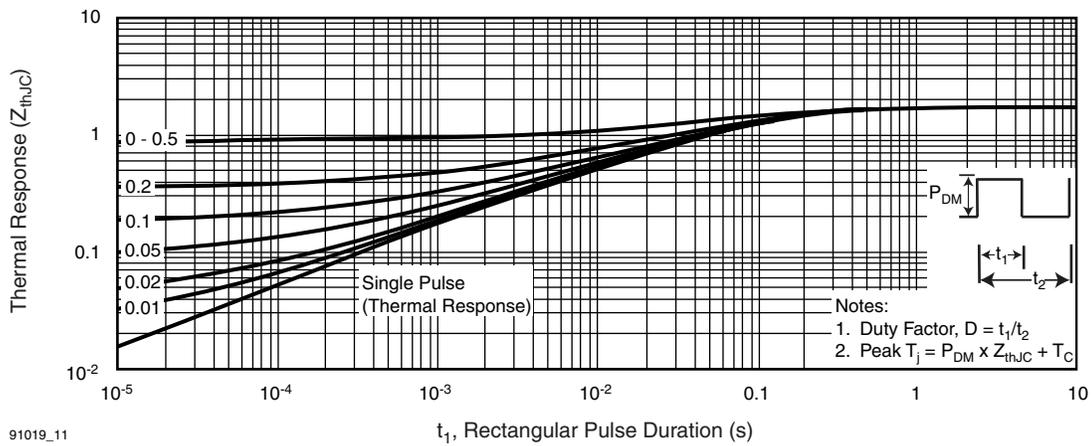


Fig. 10b - Switching Time Waveforms



91019_11

Fig. 11 - Maximum Effective Transient Thermal Impedance, Junction-to-Case

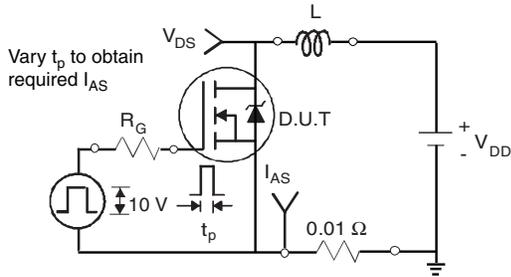


Fig. 12a - Unclamped Inductive Test Circuit

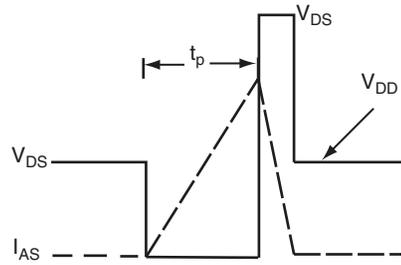


Fig. 12b - Unclamped Inductive Waveforms

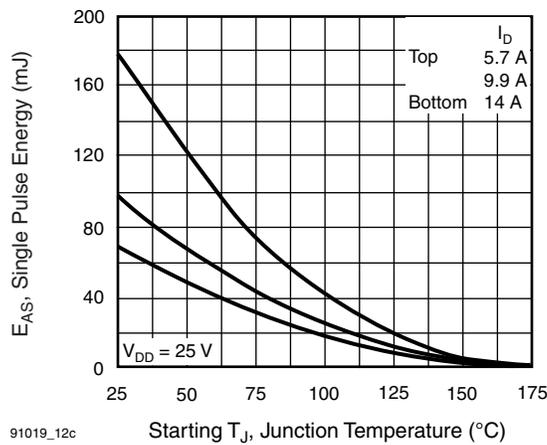


Fig. 12c - Maximum Avalanche Energy vs. Drain Current

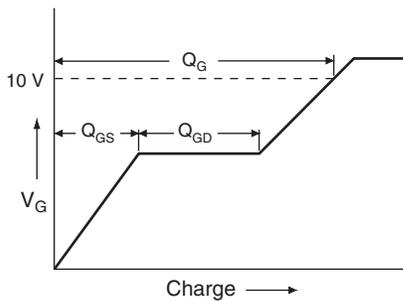


Fig. 13a - Basic Gate Charge Waveform

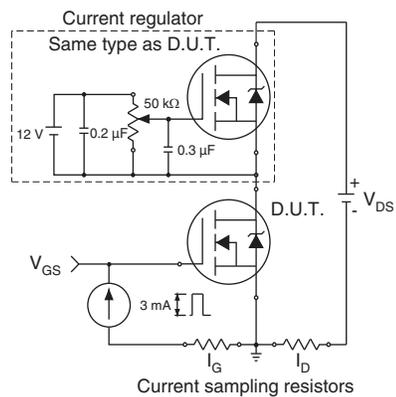
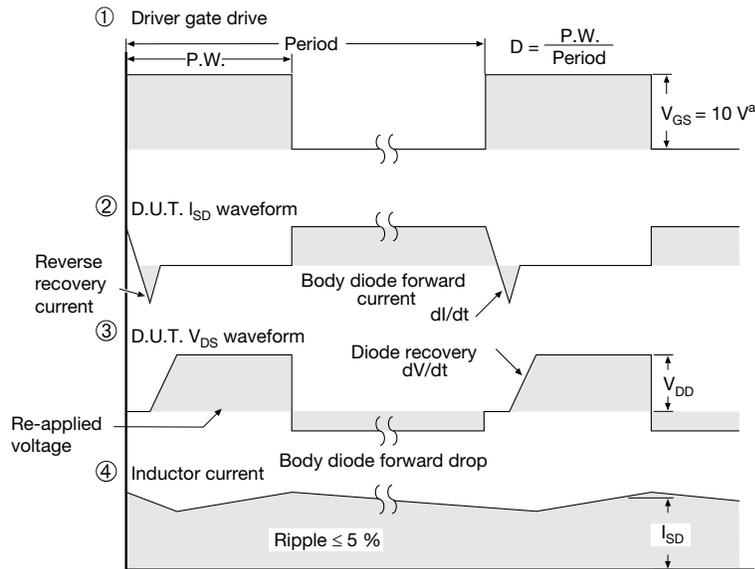
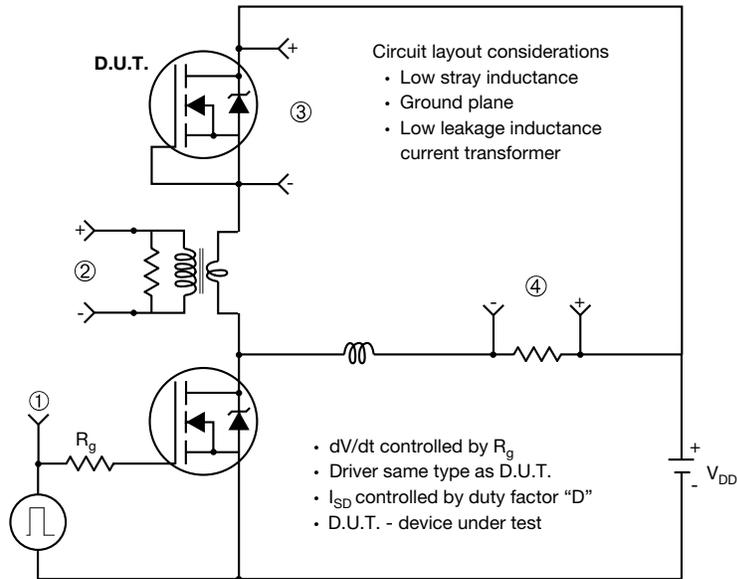


Fig. 13b - Gate Charge Test Circuit

Peak Diode Recovery dV/dt Test Circuit

Note

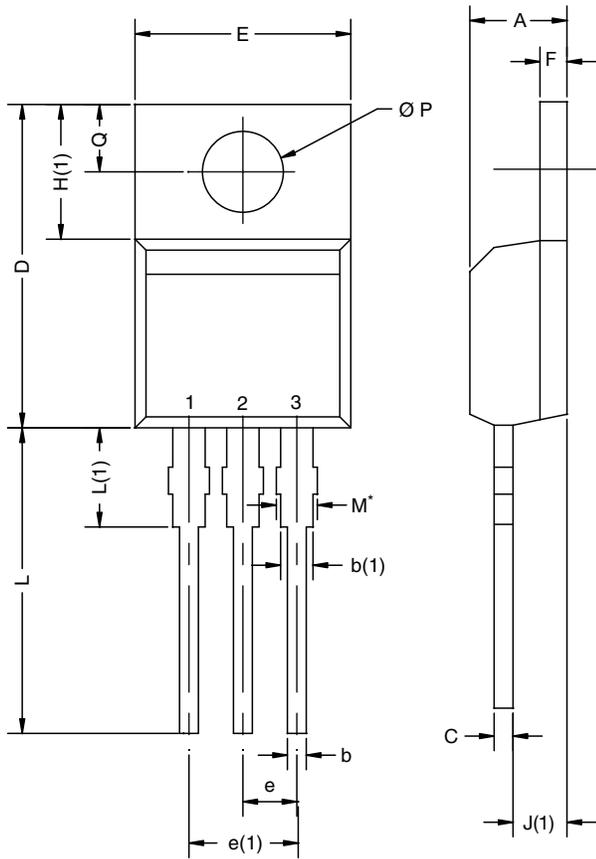
 a. $V_{GS} = 5 V$ for logic level devices

Fig. 14 - For N-Channel

Vishay Siliconix maintains worldwide manufacturing capability. Products may be manufactured at one of several qualified locations. Reliability data for Silicon Technology and Package Reliability represent a composite of all qualified locations. For related documents such as package/tape drawings, part marking, and reliability data, see www.vishay.com/ppg?91019.



TO-220AB



DIM.	MILLIMETERS		INCHES	
	MIN.	MAX.	MIN.	MAX.
A	4.25	4.65	0.167	0.183
b	0.69	1.01	0.027	0.040
b(1)	1.20	1.73	0.047	0.068
c	0.36	0.61	0.014	0.024
D	14.85	15.49	0.585	0.610
E	10.04	10.51	0.395	0.414
e	2.41	2.67	0.095	0.105
e(1)	4.88	5.28	0.192	0.208
F	1.14	1.40	0.045	0.055
H(1)	6.09	6.48	0.240	0.255
J(1)	2.41	2.92	0.095	0.115
L	13.35	14.02	0.526	0.552
L(1)	3.32	3.82	0.131	0.150
Ø P	3.54	3.94	0.139	0.155
Q	2.60	3.00	0.102	0.118

ECN: T13-0724-Rev. O, 14-Oct-13
DWG: 5471

Note

* M = 1.32 mm to 1.62 mm (dimension including protrusion)
Heatsink hole for HVM



Disclaimer

ALL PRODUCT, PRODUCT SPECIFICATIONS AND DATA ARE SUBJECT TO CHANGE WITHOUT NOTICE TO IMPROVE RELIABILITY, FUNCTION OR DESIGN OR OTHERWISE.

Vishay Intertechnology, Inc., its affiliates, agents, and employees, and all persons acting on its or their behalf (collectively, "Vishay"), disclaim any and all liability for any errors, inaccuracies or incompleteness contained in any datasheet or in any other disclosure relating to any product.

Vishay makes no warranty, representation or guarantee regarding the suitability of the products for any particular purpose or the continuing production of any product. To the maximum extent permitted by applicable law, Vishay disclaims (i) any and all liability arising out of the application or use of any product, (ii) any and all liability, including without limitation special, consequential or incidental damages, and (iii) any and all implied warranties, including warranties of fitness for particular purpose, non-infringement and merchantability.

Statements regarding the suitability of products for certain types of applications are based on Vishay's knowledge of typical requirements that are often placed on Vishay products in generic applications. Such statements are not binding statements about the suitability of products for a particular application. It is the customer's responsibility to validate that a particular product with the properties described in the product specification is suitable for use in a particular application. Parameters provided in datasheets and/or specifications may vary in different applications and performance may vary over time. All operating parameters, including typical parameters, must be validated for each customer application by the customer's technical experts. Product specifications do not expand or otherwise modify Vishay's terms and conditions of purchase, including but not limited to the warranty expressed therein.

Except as expressly indicated in writing, Vishay products are not designed for use in medical, life-saving, or life-sustaining applications or for any other application in which the failure of the Vishay product could result in personal injury or death. Customers using or selling Vishay products not expressly indicated for use in such applications do so at their own risk. Please contact authorized Vishay personnel to obtain written terms and conditions regarding products designed for such applications.

No license, express or implied, by estoppel or otherwise, to any intellectual property rights is granted by this document or by any conduct of Vishay. Product names and markings noted herein may be trademarks of their respective owners.

Material Category Policy

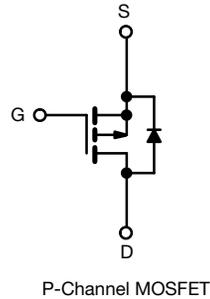
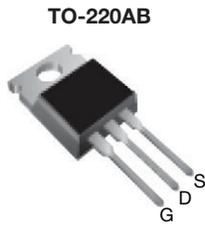
Vishay Intertechnology, Inc. hereby certifies that all its products that are identified as RoHS-Compliant fulfill the definitions and restrictions defined under Directive 2011/65/EU of The European Parliament and of the Council of June 8, 2011 on the restriction of the use of certain hazardous substances in electrical and electronic equipment (EEE) - recast, unless otherwise specified as non-compliant.

Please note that some Vishay documentation may still make reference to RoHS Directive 2002/95/EC. We confirm that all the products identified as being compliant to Directive 2002/95/EC conform to Directive 2011/65/EU.

Vishay Intertechnology, Inc. hereby certifies that all its products that are identified as Halogen-Free follow Halogen-Free requirements as per JEDEC JS709A standards. Please note that some Vishay documentation may still make reference to the IEC 61249-2-21 definition. We confirm that all the products identified as being compliant to IEC 61249-2-21 conform to JEDEC JS709A standards.

Power MOSFET

PRODUCT SUMMARY	
V_{DS} (V)	-100
$R_{DS(on)}$ (Ω)	$V_{GS} = -10$ V 0.30
Q_g max. (nC)	38
Q_{gs} (nC)	6.8
Q_{gd} (nC)	21
Configuration	Single



FEATURES

- Dynamic dV/dt rating
- Repetitive avalanche rated
- P-channel
- 175 °C operating temperature
- Fast switching
- Ease of paralleling
- Simple drive requirements
- Material categorization: for definitions of compliance please see www.vishay.com/doc?99912



Note

* This datasheet provides information about parts that are RoHS-compliant and / or parts that are non-RoHS-compliant. For example, parts with lead (Pb) terminations are not RoHS-compliant. Please see the information / tables in this datasheet for details.

DESCRIPTION

Third generation power MOSFETs from Vishay provide the designer with the best combination of fast switching, ruggedized device design, low on-resistance and cost-effectiveness.

The TO-220AB package is universally preferred for all commercial-industrial applications at power dissipation levels to approximately 50 W. The low thermal resistance and low package cost of the TO-220AB contribute to its wide acceptance throughout the industry.

ORDERING INFORMATION	
Package	TO-220AB
Lead (Pb)-free	IRF9530PbF
	SiHF9530-E3
SnPb	IRF9530
	SiHF9530

ABSOLUTE MAXIMUM RATINGS ($T_C = 25$ °C, unless otherwise noted)				
PARAMETER	SYMBOL	LIMIT	UNIT	
Drain-Source Voltage	V_{DS}	-100	V	
Gate-Source Voltage	V_{GS}	± 20		
Continuous Drain Current	V_{GS} at -10 V	$T_C = 25$ °C	-12	A
		$T_C = 100$ °C	-8.2	
Pulsed Drain Current ^a		I_{DM}	-48	
Linear Derating Factor			0.59	W/°C
Single Pulse Avalanche Energy ^b		E_{AS}	400	mJ
Repetitive Avalanche Current ^a		I_{AR}	-12	A
Repetitive Avalanche Energy ^a		E_{AR}	8.8	mJ
Maximum Power Dissipation	$T_C = 25$ °C	P_D	88	W
Peak Diode Recovery dV/dt ^c		dV/dt	- 5.5	V/ns
Operating Junction and Storage Temperature Range		T_J, T_{stg}	-55 to +175	°C
Soldering Recommendations (Peak temperature) ^d	for 10 s		300	
Mounting Torque	6-32 or M3 screw		10	
			1.1	N · m

Notes

- Repetitive rating; pulse width limited by maximum junction temperature (see fig. 11).
- $V_{DD} = -25$ V, starting $T_J = 25$ °C, $L = 4.2$ mH, $R_g = 25$ Ω , $I_{AS} = -12$ A (see fig. 12).
- $I_{SD} \leq -12$ A, $di/dt \leq 140$ A/ μ s, $V_{DD} \leq V_{DS}$, $T_J \leq 175$ °C.
- 1.6 mm from case.

THERMAL RESISTANCE RATINGS				
PARAMETER	SYMBOL	TYP.	MAX.	UNIT
Maximum Junction-to-Ambient	R_{thJA}	-	62	°C/W
Case-to-Sink, Flat, Greased Surface	R_{thCS}	0.50	-	
Maximum Junction-to-Case (Drain)	R_{thJC}	-	1.7	

SPECIFICATIONS ($T_J = 25\text{ }^\circ\text{C}$, unless otherwise noted)							
PARAMETER	SYMBOL	TEST CONDITIONS		MIN.	TYP.	MAX.	UNIT
Static							
Drain-Source Breakdown Voltage	V_{DS}	$V_{GS} = 0\text{ V}, I_D = -250\text{ }\mu\text{A}$		-100	-	-	V
V_{DS} Temperature Coefficient	$\Delta V_{DS}/T_J$	Reference to $25\text{ }^\circ\text{C}$, $I_D = -1\text{ mA}$		-	-0.10	-	V/°C
Gate-Source Threshold Voltage	$V_{GS(th)}$	$V_{DS} = V_{GS}, I_D = -250\text{ }\mu\text{A}$		-2.0	-	-4.0	V
Gate-Source Leakage	I_{GSS}	$V_{GS} = \pm 20\text{ V}$		-	-	± 100	nA
Zero Gate Voltage Drain Current	I_{DSS}	$V_{DS} = -100\text{ V}, V_{GS} = 0\text{ V}$		-	-	-100	μA
		$V_{DS} = -80\text{ V}, V_{GS} = 0\text{ V}, T_J = 150\text{ }^\circ\text{C}$		-	-	-500	
Drain-Source On-State Resistance	$R_{DS(on)}$	$V_{GS} = -10\text{ V}$	$I_D = -7.2\text{ A}^b$	-	-	0.30	Ω
Forward Transconductance	g_{fs}	$V_{DS} = -50\text{ V}, I_D = -7.2\text{ A}^b$		3.7	-	-	S
Dynamic							
Input Capacitance	C_{iss}	$V_{GS} = 0\text{ V}, V_{DS} = -25\text{ V}, f = 1.0\text{ MHz}$, see fig. 5		-	860	-	pF
Output Capacitance	C_{oss}			-	340	-	
Reverse Transfer Capacitance	C_{rss}			-	93	-	
Total Gate Charge	Q_g	$V_{GS} = -10\text{ V}$	$I_D = -12\text{ A}, V_{DS} = -80\text{ V}$, see fig. 6 and 13 ^b	-	-	38	nC
Gate-Source Charge	Q_{gs}			-	-	6.8	
Gate-Drain Charge	Q_{gd}			-	-	21	
Turn-On Delay Time	$t_{d(on)}$	$V_{DD} = -50\text{ V}, I_D = -12\text{ A}, R_g = 12\text{ }\Omega, R_D = 3.9\text{ }\Omega$, see fig. 10 ^b		-	12	-	ns
Rise Time	t_r			-	52	-	
Turn-Off Delay Time	$t_{d(off)}$			-	31	-	
Fall Time	t_f			-	39	-	
Internal Drain Inductance	L_D	Between lead, 6 mm (0.25") from package and center of die contact 		-	4.5	-	nH
Internal Source Inductance	L_S			-	7.5	-	
Gate Input Resistance	R_g	$f = 1\text{ MHz}$, open drain		0.4	-	3.3	Ω
Drain-Source Body Diode Characteristics							
Continuous Source-Drain Diode Current	I_S	MOSFET symbol showing the integral reverse p-n junction diode 		-	-	-12	A
Pulsed Diode Forward Current ^a	I_{SM}			-	-	-48	
Body Diode Voltage	V_{SD}	$T_J = 25\text{ }^\circ\text{C}, I_S = -12\text{ A}, V_{GS} = 0\text{ V}^b$		-	-	-6.3	V
Body Diode Reverse Recovery Time	t_{rr}	$T_J = 25\text{ }^\circ\text{C}, I_F = -12\text{ A}, di/dt = 100\text{ A}/\mu\text{s}^b$		-	120	240	ns
Body Diode Reverse Recovery Charge	Q_{rr}			-	0.46	0.92	μC
Forward Turn-On Time	t_{on}	Intrinsic turn-on time is negligible (turn-on is dominated by L_S and L_D)					

Notes

- a. Repetitive rating; pulse width limited by maximum junction temperature (see fig. 11).
 b. Pulse width $\leq 300\text{ }\mu\text{s}$; duty cycle $\leq 2\%$.

TYPICAL CHARACTERISTICS (25 °C, unless otherwise noted)

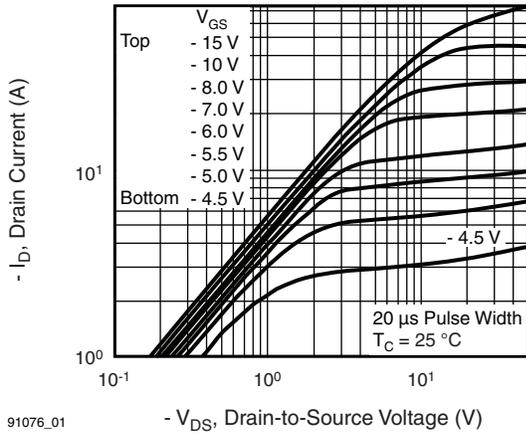


Fig. 1 - Typical Output Characteristics, $T_C = 25^\circ\text{C}$

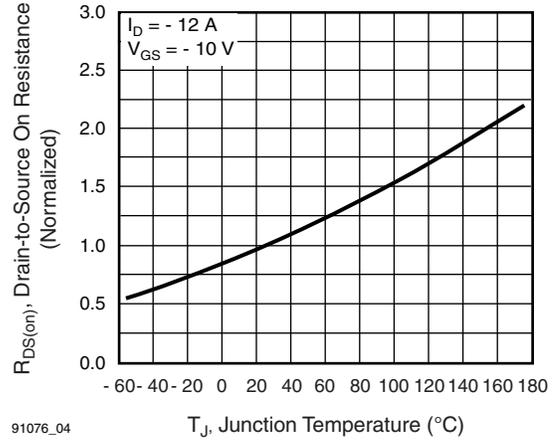


Fig. 4 - Normalized On-Resistance vs. Temperature

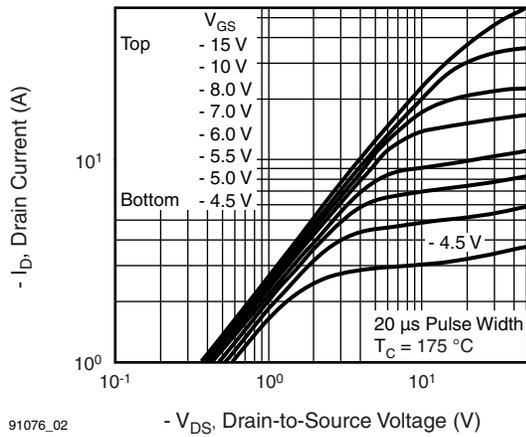


Fig. 2 - Typical Output Characteristics, $T_C = 175^\circ\text{C}$

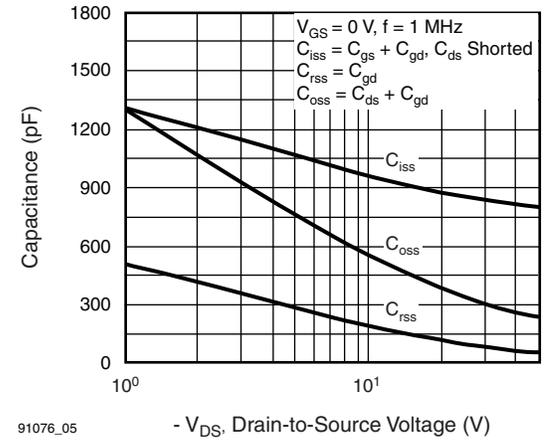


Fig. 5 - Typical Capacitance vs. Drain-to-Source Voltage

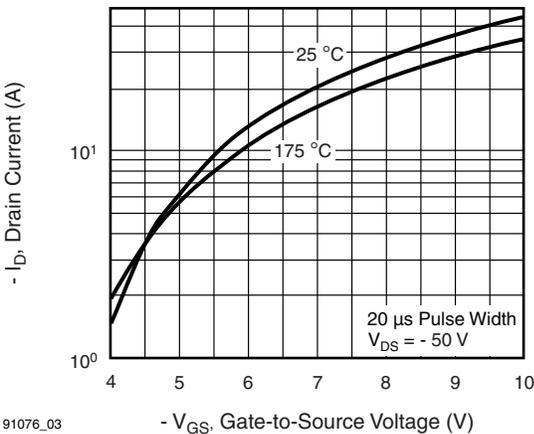


Fig. 3 - Typical Transfer Characteristics

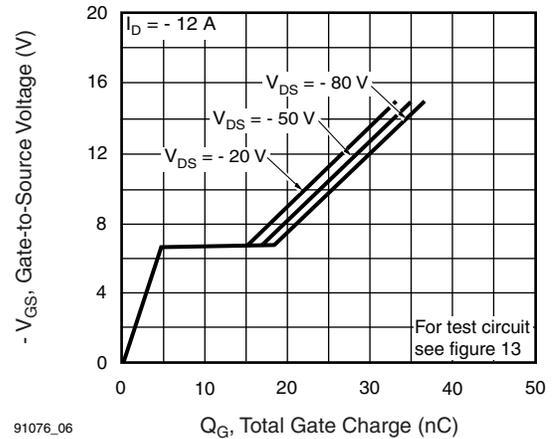
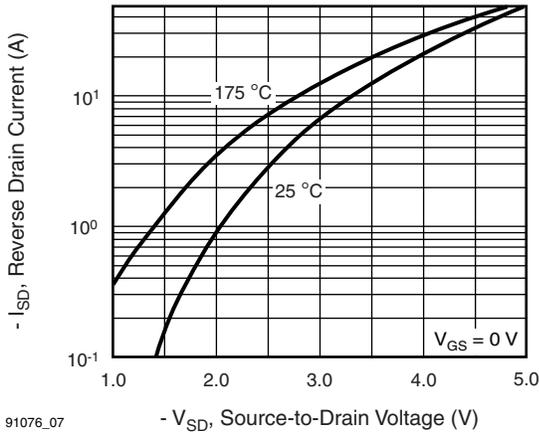
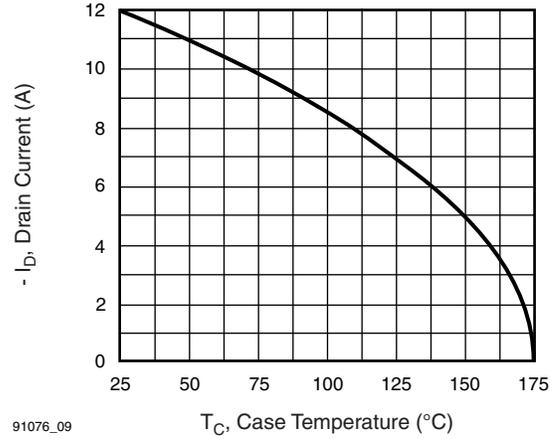


Fig. 6 - Typical Gate Charge vs. Gate-to-Source Voltage



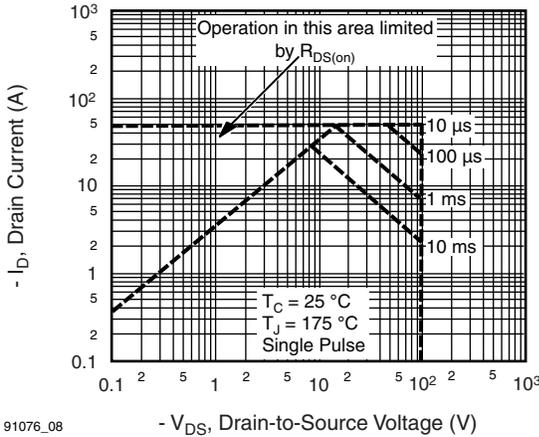
91076_07

Fig. 7 - Typical Source-Drain Diode Forward Voltage



91076_09

Fig. 9 - Maximum Drain Current vs. Case Temperature



91076_08

Fig. 8 - Maximum Safe Operating Area

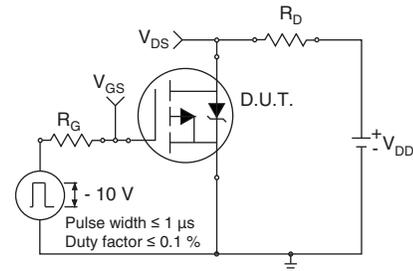


Fig. 10a - Switching Time Test Circuit

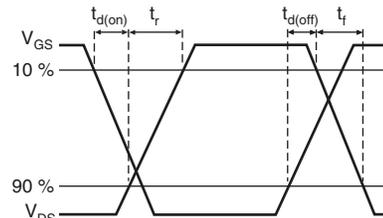
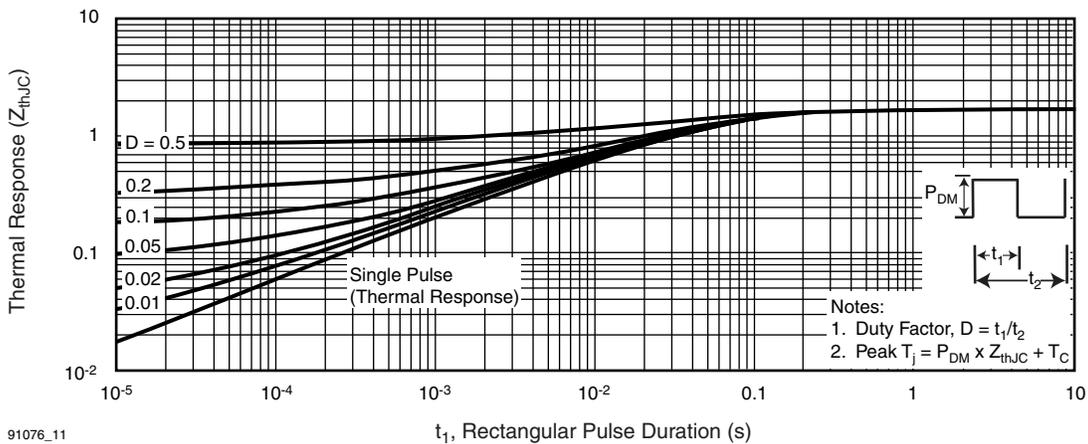


Fig. 10b - Switching Time Waveforms



91076_11

Fig. 11 - Maximum Effective Transient Thermal Impedance, Junction-to-Case

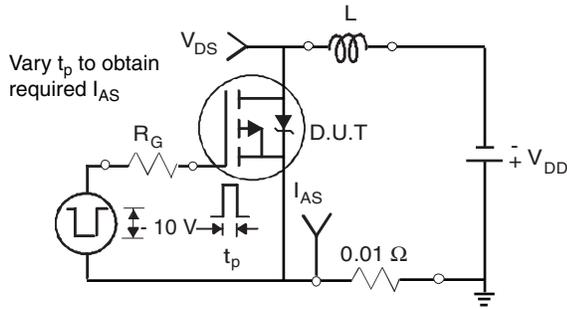


Fig. 12a - Unclamped Inductive Test Circuit

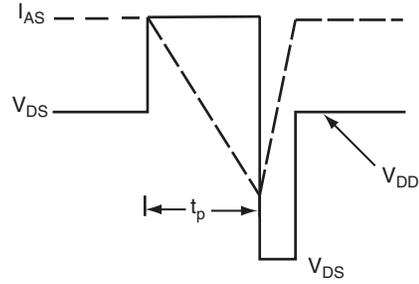
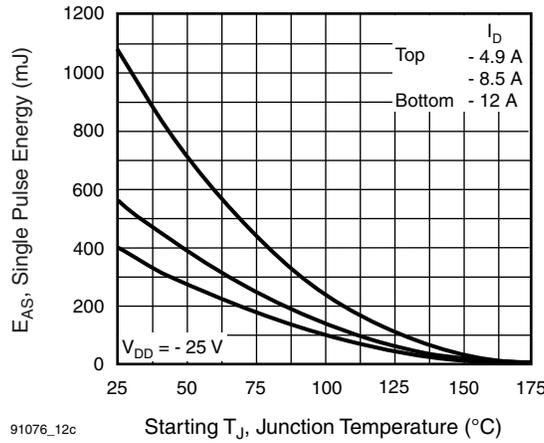


Fig. 12b - Unclamped Inductive Waveforms



91076_12c

Fig. 12c - Maximum Avalanche Energy vs. Drain Current

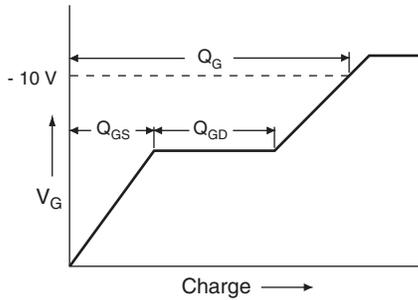


Fig. 13a - Basic Gate Charge Waveform

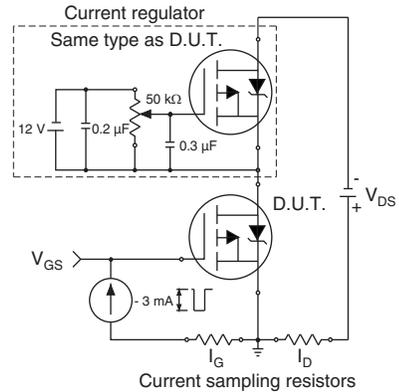
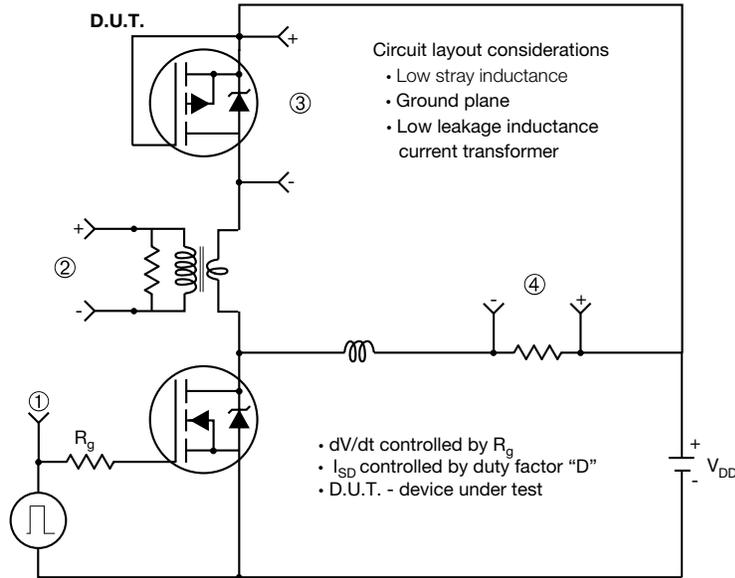
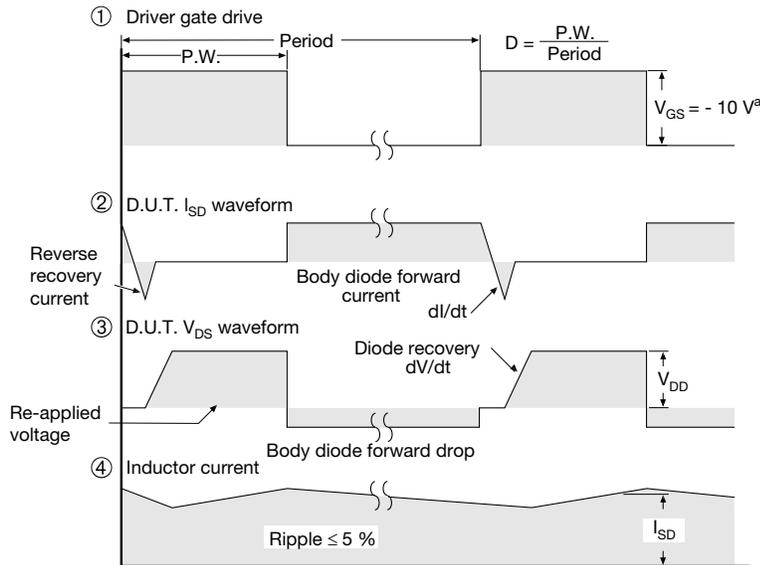


Fig. 13b - Gate Charge Test Circuit

Peak Diode Recovery dV/dt Test Circuit



Note
• Compliment N-Channel of D.U.T. for driver

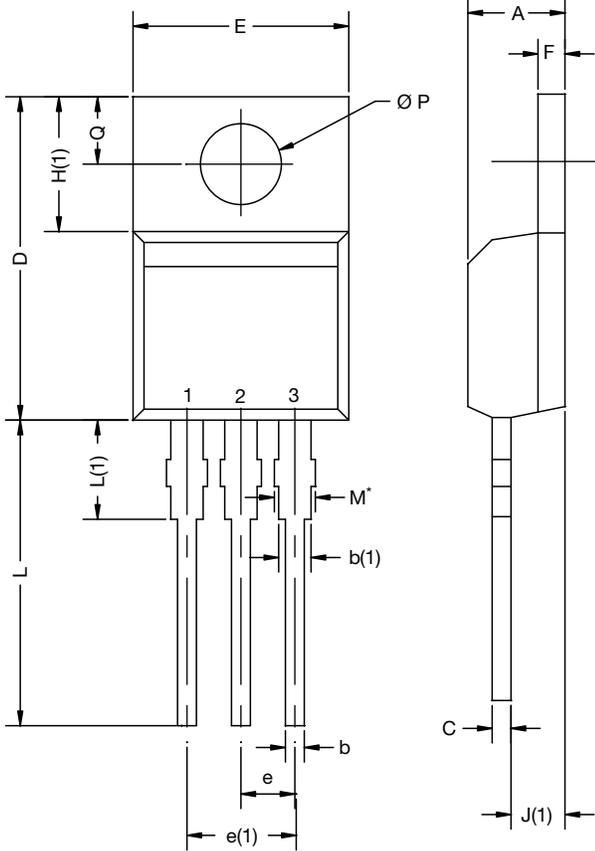


Note
a. $V_{GS} = -5\text{ V}$ for logic level and -3 V drive devices

Fig. 14 -For P-Channel

Vishay Siliconix maintains worldwide manufacturing capability. Products may be manufactured at one of several qualified locations. Reliability data for Silicon Technology and Package Reliability represent a composite of all qualified locations. For related documents such as package/tape drawings, part marking, and reliability data, see www.vishay.com/ppg?91076.

TO-220-1

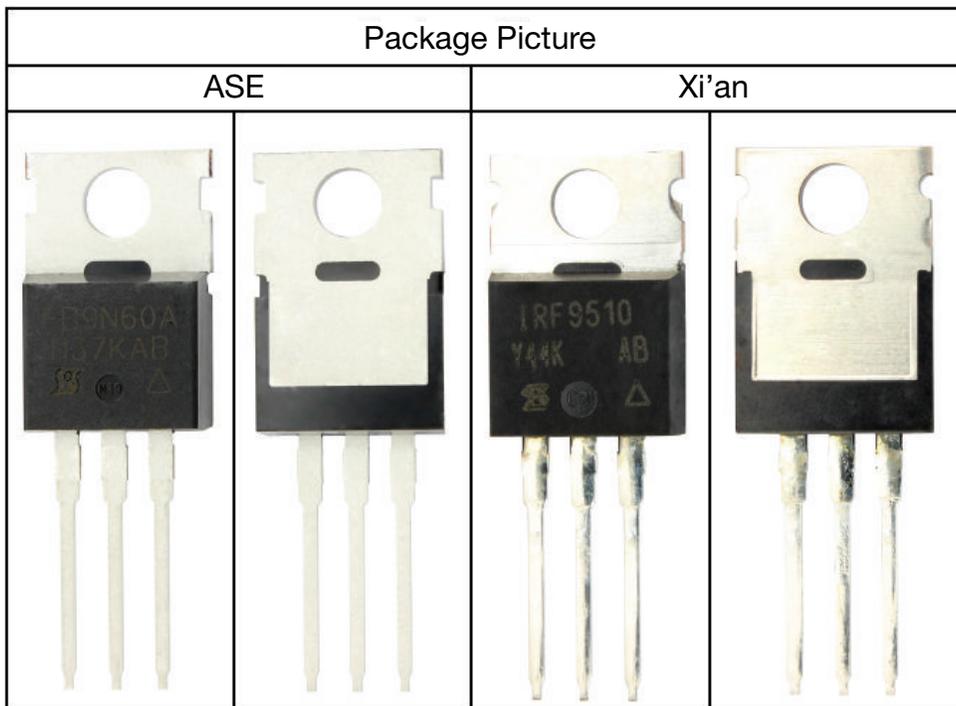


DIM.	MILLIMETERS		INCHES	
	MIN.	MAX.	MIN.	MAX.
A	4.24	4.65	0.167	0.183
b	0.69	1.02	0.027	0.040
b(1)	1.14	1.78	0.045	0.070
c	0.36	0.61	0.014	0.024
D	14.33	15.85	0.564	0.624
E	9.96	10.52	0.392	0.414
e	2.41	2.67	0.095	0.105
e(1)	4.88	5.28	0.192	0.208
F	1.14	1.40	0.045	0.055
H(1)	6.10	6.71	0.240	0.264
J(1)	2.41	2.92	0.095	0.115
L	13.36	14.40	0.526	0.567
L(1)	3.33	4.04	0.131	0.159
Ø P	3.53	3.94	0.139	0.155
Q	2.54	3.00	0.100	0.118

ECN: X15-0364-Rev. C, 14-Dec-15
DWG: 6031

Note

- M* = 0.052 inches to 0.064 inches (dimension including protrusion), heatsink hole for HVM





Disclaimer

ALL PRODUCT, PRODUCT SPECIFICATIONS AND DATA ARE SUBJECT TO CHANGE WITHOUT NOTICE TO IMPROVE RELIABILITY, FUNCTION OR DESIGN OR OTHERWISE.

Vishay Intertechnology, Inc., its affiliates, agents, and employees, and all persons acting on its or their behalf (collectively, "Vishay"), disclaim any and all liability for any errors, inaccuracies or incompleteness contained in any datasheet or in any other disclosure relating to any product.

Vishay makes no warranty, representation or guarantee regarding the suitability of the products for any particular purpose or the continuing production of any product. To the maximum extent permitted by applicable law, Vishay disclaims (i) any and all liability arising out of the application or use of any product, (ii) any and all liability, including without limitation special, consequential or incidental damages, and (iii) any and all implied warranties, including warranties of fitness for particular purpose, non-infringement and merchantability.

Statements regarding the suitability of products for certain types of applications are based on Vishay's knowledge of typical requirements that are often placed on Vishay products in generic applications. Such statements are not binding statements about the suitability of products for a particular application. It is the customer's responsibility to validate that a particular product with the properties described in the product specification is suitable for use in a particular application. Parameters provided in datasheets and / or specifications may vary in different applications and performance may vary over time. All operating parameters, including typical parameters, must be validated for each customer application by the customer's technical experts. Product specifications do not expand or otherwise modify Vishay's terms and conditions of purchase, including but not limited to the warranty expressed therein.

Except as expressly indicated in writing, Vishay products are not designed for use in medical, life-saving, or life-sustaining applications or for any other application in which the failure of the Vishay product could result in personal injury or death. Customers using or selling Vishay products not expressly indicated for use in such applications do so at their own risk. Please contact authorized Vishay personnel to obtain written terms and conditions regarding products designed for such applications.

No license, express or implied, by estoppel or otherwise, to any intellectual property rights is granted by this document or by any conduct of Vishay. Product names and markings noted herein may be trademarks of their respective owners.