



TRABAJO DE FIN DE GRADO

Grado en Ingeniería Electrónica Industrial y Automática

Diseño e implementación analógica de un operador
integral de orden fraccionario

Autor

David Dorta Hernández

Tutores

Alejandro José Ayala Alfonso

Leopoldo Acosta Sánchez

Fecha: 13/07/2023

ÍNDICE

Resumen.....	5
CAPÍTULO I: INTRODUCCIÓN.....	7
I.1 Objetivos	8
I.2 Ámbito.....	8
I.3 Metodología	8
I.4 Revisión de la literatura	9
CAPÍTULO II: MARCO TEÓRICO	11
II.1 Control fraccionario	12
II.1.1 Introducción	12
II.1.2 Historia	12
II.1.3 Cálculo fraccionario.....	12
II.1.4 Integración fraccionaria	13
II.1.5 La memoria en un integrador fraccionario	14
II.1.6 Aplicaciones.....	14
II.2 Métodos de aproximación de operadores fraccionarios	14
II.2.1 Método CFE.....	15
II.2.2 Aproximación de Matsuda y su mejora respecto al método CFE	15
II.3 Configuraciones electrónicas de interés	19
II.3.1 Filtro pasa bajas de primer orden	19
II.3.2 Amplificador inversor	20
II.3.3 Amplificador sumador inversor.....	21
II.4 Circuito analógico para implementar la aproximación de Matsuda de cuarto orden	22
CAPÍTULO III: METODOLOGÍA	28
III.1 Programa <i>MATLAB</i>	29
III.2 Simulación integrador fraccionario ideal en <i>MATLAB</i>	29
III.3 Simulación aproximación de Matsuda teórica en <i>MATLAB</i>	29
III.4 Comparación del integrador fraccionario ideal en <i>MATLAB</i> con aproximación de Matsuda teórica	29
III.5 Programa <i>LTspice</i>	29
III.6 Simulación circuito aproximación de Matsuda con componentes ideales en <i>LTspice</i>	30
III.7 Simulación del circuito aproximación de Matsuda con componentes reales <i>LTspice</i>	30
III.8 Valores de los componentes del circuito para tolerancias normalizadas.....	33
III.9 Estudio de sensibilidad.....	41
III.9.1 Integrador fraccionario ideal en <i>MATLAB</i> frente a aproximación de Matsuda teórica en <i>MATLAB</i>	41

III.8.2 Integrador fraccionario ideal en <i>MATLAB</i> frente a circuito aproximación de Matsuda con componentes ideales en <i>LTspice</i>	41
III.8.3 Integrador fraccionario ideal en <i>MATLAB</i> frente a circuito aproximación de Matsuda con componentes reales en <i>LTspice</i>	41
III.10 Aumento de orden y del ancho de banda de la aproximación de Matsuda.....	42
III.10.1 Cuarto orden, ancho de banda: 16 mHz - 1.6 Hz	43
III.10.2 Cuarto orden, ancho de banda: 16 mHz - 160 Hz	46
III.10.3 Cuarto orden, ancho de banda 16 mHz - 1600 Hz	49
III.10.4 Quinto orden, ancho de banda: 16 mHz - 16 kHz	52
III.10.5 Sexto orden, ancho de banda: 16 mHz - 16 kHz	55
III.11 Implementación de circuitos en PCB	59
III.11.1 Aproximación de Matsuda de cuarto orden, ancho de banda 16 mHz a 1600 Hz..	59
III.11.2 Aproximación de Matsuda de sexto orden, ancho de banda 16 mHz a 16 kHz.....	61
CAPÍTULO IV: RESULTADOS.....	63
IV.1 Simulación del integrador fraccionario ideal en <i>MATLAB</i>	64
IV.2 Simulación de la aproximación de Matsuda de cuarto orden teórica en <i>MATLAB</i>	66
IV.3 Comparación del integrador fraccionario ideal en <i>MATLAB</i> con la aproximación Matsuda de cuarto orden teórica	68
IV.4 Simulación del circuito de la aproximación de Matsuda con componentes ideales en <i>LTspice</i>	72
IV.5 Simulación circuito aproximación de Matsuda de cuarto orden con componentes reales en <i>LTspice</i>	72
IV.6 Estudio de sensibilidad.....	94
IV.6.1 Comparación del circuito con componentes ideales, propuesto en la literatura, con el integrador fraccionario ideal sin aproximar y la aproximación de Matsuda de cuarto orden teórica.....	94
IV.6.2 Errores cuadráticos medios del circuito de la aproximación de Matsuda aplicando tolerancias normalizadas a sus componentes respecto a la respuesta del integrador fraccionario ideal.....	99
IV.7 Estudio del aumento del ancho de banda y orden de la aproximación de Matsuda	109
IV.7.1 Aproximación de Matsuda de cuarto orden con ancho de banda de trabajo 16 mHz - 1.6 Hz.....	109
IV.7.2 Aproximación de Matsuda de cuarto orden con ancho de banda de trabajo 16 mHz - 160Hz	115
IV.7.3 Aproximación de Matsuda de cuarto orden con ancho de banda de trabajo 16 mHz - 1600 Hz.....	120
IV.7.4 Aproximación de Matsuda de quinto orden con ancho de banda de trabajo: 16 mHz - 16 kHz.....	126

IV.7.5 Aproximación de Matsuda de sexto orden con ancho de banda de trabajo: 16 mHz - 16 kHz.....	131
IV.8 Implementación de circuitos en PCB	138
IV.8.1 Aproximación de Matsuda de cuarto orden con ancho de banda de trabajo: 16 mHz - 1600 Hz.....	138
IV.8.1 Aproximación de Matsuda de cuarto orden con ancho de banda de trabajo: 16 mHz - 1600 Hz.....	139
IV.8.1 Resultados experimentales.....	140
CAPÍTULO V: PRESUPUESTO.....	142
V.1 PCB aproximación de Matsuda de cuarto orden, ancho de banda de trabajo: 16 mHz - 1600 Hz.....	143
V.2 PCB aproximación de Matsuda de sexto orden, ancho de banda de trabajo: 16 mHz - 16 kHz.....	144
V.3 Mano de obra.....	144
V.4 Presupuesto total.....	144
CAPÍTULO VI: APORTACIONES Y CONCLUSIONES	145
BIBLIOGRAFÍA.....	149
ANEXO I: CÓDIGOS DE MATLAB EMPLEADOS.....	151
ANEXO II: DATASHEET AMPLIFICADOR OPERACIONAL LF347BN.....	157

Agradecimientos

A mis tutores Alejandro José Ayala Alfonso y Leopoldo Acosta Sánchez, por su apoyo, guía y ayuda a lo largo de todo el desarrollo de este Trabajo de Fin de Grado.

A Oswaldo Bernabé González Hernández, Delfín Darías Delgado, y al Servicio de Electrónica ULL y sus integrantes por su inestimable colaboración.

Resumen

Hay un creciente interés en el campo de la electrónica industrial por la implementación de módulos que permitan realizar integraciones o derivadas fraccionarias. Estos módulos permiten disponer de mejores representaciones del mundo real y así trabajar, por ejemplo, con controladores PID fraccionarios, que ajustan cinco parámetros en lugar de los tres del PID convencional. Normalmente se suele optar por implementaciones digitales, que requieren desarrollos en serie con un número elevado de términos, debido a que los operadores fraccionarios no son operadores locales. En este Trabajo de Fin de Grado se propone realizar varias implementaciones analógicas, tanto físicas como virtuales, para aproximar el integrador fraccionario $s^{-0.5}$, apoyándonos en el método de aproximación de operadores fraccionarios de Matsuda, de distintos órdenes y anchos de banda de funcionamiento (se buscará aumentar, lo máximo posible, el ancho de banda de la aproximación). Analizaremos las respectivas respuestas en frecuencia de cada aproximación y las compararemos con la respuesta ideal del integrador fraccionario. Estas implementaciones analógicas estarán compuestas por filtros paso-bajo, inversores y sumadores construidos mediante amplificadores operacionales. A esta representación puede llegarse mediante una descomposición en fracciones racionales de la función de transferencia que produce el método de aproximación de Matsuda. Además de estas implementaciones analógicas, se realizará un estudio de sensibilidad del circuito analógico propuesto en la literatura previa, con distintos valores de tolerancia normalizada aplicada a sus componentes.

Abstract

There is a growing interest in the field of industrial electronics in implementing modules that allow for fractional integrations or derivatives. These modules enable better representations of the real world and facilitate working with fractional PID controllers, for example, which adjust five parameters instead of the three in conventional PID controllers. Typically, digital implementations are chosen, requiring series developments with a high number of terms due to fractional operators not being local operators. In this Bachelor's thesis, several analog implementations, both physical and virtual, are proposed to approximate the fractional integrator $s^{-0.5}$ using Matsuda's fractional operator approximation method, with different orders and operating bandwidths (aiming to maximize the bandwidth of the approximation as much as possible). We will analyze the frequency responses of each approximation and compare them with the ideal response of the fractional integrator. These analog implementations will consist of low-pass filters, inverters, and summing circuits built using operational amplifiers. This representation can be achieved through a decomposition into rational fractions of the transfer function produced by Matsuda's approximation method. In addition to these analog implementations, a sensitivity study of the proposed analog circuit from previous literature will be conducted, considering different values of normalized tolerance applied to its components.

CAPÍTULO I: INTRODUCCIÓN

Capítulo I: Introducción

I.1 Objetivos

El objetivo de este Trabajo Final de Grado se centra en la realización de varias implementaciones analógicas reales y virtuales de circuitos que aproximan el comportamiento en frecuencia de un operador fraccionario, concretamente en este caso el de un integrador fraccionario de expresión $s^{-0.5}$. Además, de estudiar cómo afectan las tolerancias de los componentes al rendimiento del circuito propuesto en la literatura previa para implementar una aproximación de Matsuda de cuarto orden.

I.2 Ámbito

Este Trabajo de Fin de Grado se encuentra principalmente relacionado con los ámbitos de las ingenierías de control y de electrónica industrial.

I.3 Metodología

Para llevar a cabo lo expuesto en los objetivos se realizará lo siguiente:

- Usaremos el *MATLAB* para obtener las gráficas y los datos de magnitud y fase en función de la frecuencia, tanto el integrador fraccionario $s^{-0.5}$, como de la aproximación de Matsuda de cuarto orden propuesta en la literatura. Haremos lo mismo con las aproximaciones propuestas de Matsuda de cuarto, quinto y sexto orden con el ancho de banda aumentado.
- Realizaremos simulaciones en *LTspice* para evaluar los diferentes casos de tolerancia típica de los componentes del circuito de la aproximación de Matsuda de cuarto orden propuesto en la literatura. También realizaremos simulaciones de los circuitos analógicos que hemos propuesto, variando el orden y el ancho de banda de la aproximación de Matsuda. Extraeremos, además, las gráficas y datos de magnitud y fase en función de la frecuencia de las simulaciones realizadas en *LTspice*
- Se implementará en una PCB un circuito para el modelo propuesto en este trabajo de una aproximación de Matsuda de cuarto orden para un ancho de banda 1000 veces superior al presentado en la literatura y se estudiará la respuesta en frecuencia del mismo.
- Se implementará en una PCB un circuito para el modelo propuesto por nosotros de una aproximación de Matsuda de sexto orden para un ancho de banda 10000 veces superior al presentado en la literatura y se estudiará la respuesta en frecuencia del mismo.

- Una vez recogidos los datos, tanto de las simulaciones virtuales como de los circuitos implementados físicamente, se llevará a cabo una comparación de los mismos con los del integrador fraccionario ideal, a través de representaciones gráficas y de herramientas como los errores absolutos, relativos y cuadráticos medios.

I.4 Revisión de la literatura

Este TFG se apoya principalmente en el siguiente trabajo:

[1] M. Koseoglu, F. N. Deniz, B. B. Alagoz, A. Yuce, and N. Tan, "An experimental analog circuit realization of Matsuda's approximate fractional-order integral operators for industrial electronics", Engineering Research Express, vol. 3, no. 4, Dec. 2021.

Este proyecto demuestra la viabilidad del uso de circuitos analógicos para aproximar el comportamiento de operadores fraccionarios, lo que permitiría una reducción de costos en comparación con la implementación digital. Además, se presenta un método para la realización de los mismos utilizando filtros de paso bajo y otras configuraciones básicas con amplificadores operacionales, llevando a cabo su validación comparando el rendimiento de este circuito con la respuesta ideal de un operador integral fraccionario ($s^{-0.5}$).

Además, se concluye que la realización de la aproximación de Matsuda proporciona una mejor aproximación de fase y amplitud en comparación con otros métodos de aproximación en el dominio de la frecuencia. Por otro lado, se comprueba que la estructura de circuito de dos etapas propuesto permite una realización analógica más precisa de las aproximaciones. También se observa que la suma de la forma de filtros en paralelo es más resistente a las fallas en comparación con la forma en serie, lo que puede dar lugar a una mayor fiabilidad en la implementación del circuito. Además, se demuestra que una aproximación de Matsuda de cuarto orden es la más óptima para anchos de banda pequeños de aproximación, en cuanto a un equilibrio de aumento de complejidad computacional frente a lo que a mejora de rendimiento se refiere.

Como nuevas aportaciones a esta literatura previa se propone lo siguiente:

- Un estudio de sensibilidad para analizar el impacto de tolerancias estandarizadas de los componentes en la respuesta del circuito para entender mejor las limitaciones del mismo y su rendimiento en condiciones reales.
- Se propondrán modelos de aproximación de Matsuda de cuarto, quinto y sexto orden para $s^{-0.5}$, con anchos de banda superiores al mostrado en la literatura y

se propondrá otro con el mismo ancho de banda, para así comparar el rendimiento de ambos en ese rango de frecuencias.

- Se obtendrán los datos de la respuesta en frecuencia para el integrador fraccionario ideal sin aproximar $s^{-0.5}$ y no para $0.2 \cdot s^{-0.5}$, como se hace en la literatura previa, para así obtener el comportamiento en magnitud de un integrador fraccionario puro.
- Se realizarán varios circuitos en PCB para evitar posibles inestabilidades del circuito en protoboard implementado en la literatura, ya que ese tipo de montaje suele ser propenso a errores en su manipulación, además de posibles fallos y malas conexiones internas. Con la realización en PCB, se busca mejorar la estabilidad y precisión del circuito y obtener respuestas más fiables y libres de errores no deseados.
- Todos los resultados de simulaciones virtuales e implementaciones físicas serán comparados, mediante diversas herramientas estadísticas y gráficas, con la respuesta ideal del integrador fraccionario $s^{-0.5}$ para así poder evaluar el rendimiento de cada una de ellas.

CAPÍTULO II: MARCO TEÓRICO

Capítulo II: Marco teórico

II.1 Control fraccionario

II.1.1 Introducción

El control fraccionario es una rama de la teoría de control que se centra en el análisis y diseño de sistemas de control utilizando modelos matemáticos que involucran operadores fraccionarios. Estos modelos permiten describir sistemas dinámicos complejos que no pueden ser representados por modelos lineales, tales como procesos industriales, sistemas de energía, sistemas de seguimiento, entre otros.

En contraste con los sistemas de control lineales, el control fraccionario se distingue por la forma en que se describen los modelos matemáticos de los sistemas dinámicos. En el control fraccionario, los modelos se representan mediante operadores fraccionarios, lo que tiene la ventaja de capturar la complejidad de los sistemas dinámicos de manera más precisa y eficaz que los modelos lineales.

II.1.2 Historia

El control fraccionario es una disciplina novedosa dentro del campo de la ingeniería y teoría de control, surgida como alternativa a los métodos usuales de control de sistemas dinámicos. Fue desarrollado en los albores del siglo XXI y finales del siglo pasado, y su raíz se encuentra en el ámbito de las matemáticas fraccionarias, particularmente en la teoría de cálculo fraccionario, creada en los inicios del siglo XX.

A medida que avanzó la teoría de cálculo fraccionario, los expertos comenzaron a explorar su aplicación en el control de sistemas dinámicos e ingeniería de control. En la década de los noventa, se verificó que el control fraccionario es adecuado para describir y regular sistemas dinámicos que no pueden ser manejados con los métodos de control convencionales.

II.1.3 Cálculo fraccionario

El cálculo de orden fraccionario es una generalización del cálculo de orden entero, y su definición se basa en la idea de que la derivada de orden fraccionario es una extensión de la noción de derivada de orden entero.

El operador que representa el cálculo de orden fraccionario se conoce como operador integro-diferencial, y se define mediante una integral que involucra un límite inferior y superior, representados por los parámetros α y t , respectivamente.

Cuando el parámetro fraccionario α es mayor que cero, el operador representa una derivada fraccionaria, mientras que cuando es menor que cero, representa una integral de orden fraccionario, esto se puede apreciar en la Ec.1. En otras palabras, el cálculo de orden fraccionario se refiere a la extensión del concepto de derivada a valores racionales y reales del parámetro α .

$${}_a D_t^\alpha = \begin{cases} \frac{d^\alpha}{dt^\alpha} & \alpha > 0 \\ 1 & \alpha = 0 \\ \int_a^t & \alpha < 0 \end{cases} \quad [\text{Ec.1}]$$

La introducción del cálculo de orden fraccionario ha permitido la modelización y análisis de sistemas complejos en diferentes campos como la física, la ingeniería, la biología, la economía, entre otros. Esto es debido a que una derivada fraccionaria es un operador con memoria a largo plazo a diferencia de la derivada tradicional que es un operador local. Además, el cálculo de orden fraccionario ha demostrado ser útil en la aproximación de funciones, en el análisis de señales y sistemas, y en la optimización de procesos.

II.1.4 Integración fraccionaria

La integración fraccionaria es una técnica matemática que se utiliza para describir y analizar sistemas dinámicos que no pueden ser descritos por técnicas de integración ordinarias. En la integración fraccionaria, el exponente en la función integrando puede ser un número fraccionario, lo que permite describir procesos dinámicos más complejos que los lineales.

A diferencia de los integradores de orden entero, los integradores de orden fraccionario tienen un comportamiento en el dominio de la frecuencia diferente, en el que la pendiente de la magnitud y el valor de la fase dependen del valor del parámetro fraccionario α . En particular, la pendiente de la magnitud de un integrador de orden fraccionario es de $-20 \cdot |\alpha|$ dB por década y la fase se sitúa fija en $-90 \cdot |\alpha|$ °.

Los integradores son preferidos sobre los diferenciadores debido a su mayor estabilidad y menor sensibilidad al ruido. Esto se debe a que la ganancia del integrador disminuye con el aumento de la frecuencia, mientras que la ganancia del diferenciador aumenta con la frecuencia. Además, el ancho de banda de un integrador es pequeño, lo que lo hace menos sensible al ruido del voltaje, y que presente menos oscilaciones en comparación con el diferenciador.

II.1.5 La memoria en un integrador fraccionario

La capacidad de un sistema para retener información sobre su estado pasado se conoce como memoria. Ésta puede ser representada matemáticamente a través de una dependencia temporal en la respuesta del sistema. Un proceso con memoria recuerda su historial y esto afecta su comportamiento futuro.

A la hora de realizar implementaciones físicas este aspecto puede ser un problema ya que, si optamos por implementaciones digitales, éstas requieren desarrollos en serie con un número elevado de términos, debido a que los operadores fraccionarios no son operadores locales. Esto produce, que cuando se procesan flujos de datos continuos, el efecto de memoria larga conduce a una carga computacional en constante crecimiento en cada paso de cálculo de los elementos de operadores fraccionarios ideales en términos de requisitos de capacidad de almacenamiento y potencia de procesamiento.

II.1.6 Aplicaciones

Algunos de los usos más comunes de la integración fraccionaria incluyen:

- Control de sistemas dinámicos: La integración fraccionaria también puede ser utilizada para diseñar y desarrollar sistemas de control para sistemas dinámicos en los que no pueden ser utilizados los métodos convencionales.
- Análisis de sistemas no lineales: La integración fraccionaria es una herramienta útil para el análisis de sistemas no lineales y para el estudio de la dinámica de sistemas complejos.

II.2 Métodos de aproximación de operadores fraccionarios

Los operadores fraccionarios $s^{\pm\alpha}$ implican un ancho de banda infinito, es decir, es necesario un infinito número de términos para aproximar su comportamiento dinámico, ya sea en el dominio del tiempo o en el de la frecuencia.

Sin embargo, las aplicaciones prácticas requieren realizar dichos operadores con un algoritmo de duración finita, lo que implica que, las aproximaciones de un integrador fraccionario ideal son válidas solamente en un determinado rango de frecuencias.

En esencia, desde el punto de vista de la ingeniería de control, se trata de reemplazar el operador de orden fraccionario por una función de transferencia continua o discreta, cuyas características dinámicas sean suficientemente aproximadas.

II.2.1 Método CFE

El método CFE utiliza fracciones continuas para expandir el operador fraccionario s^α en una función racional. Si bien es una técnica de expansión en series con propiedades similares a otras técnicas de este tipo, su principal desventaja es que el usuario no puede configurar el rango de frecuencia de la aproximación. El método CFE proporciona una buena aproximación en la parte de baja frecuencia, pero a medida que aumenta el orden del modelo aproximado, la cobertura del rango de frecuencia puede extenderse hacia partes de frecuencias más altas. En la Figura II.1, se puede observar el Diagrama de Bode producido por distintos órdenes del método de aproximación CFE para el operador fraccionario $s^{-0.5}$.

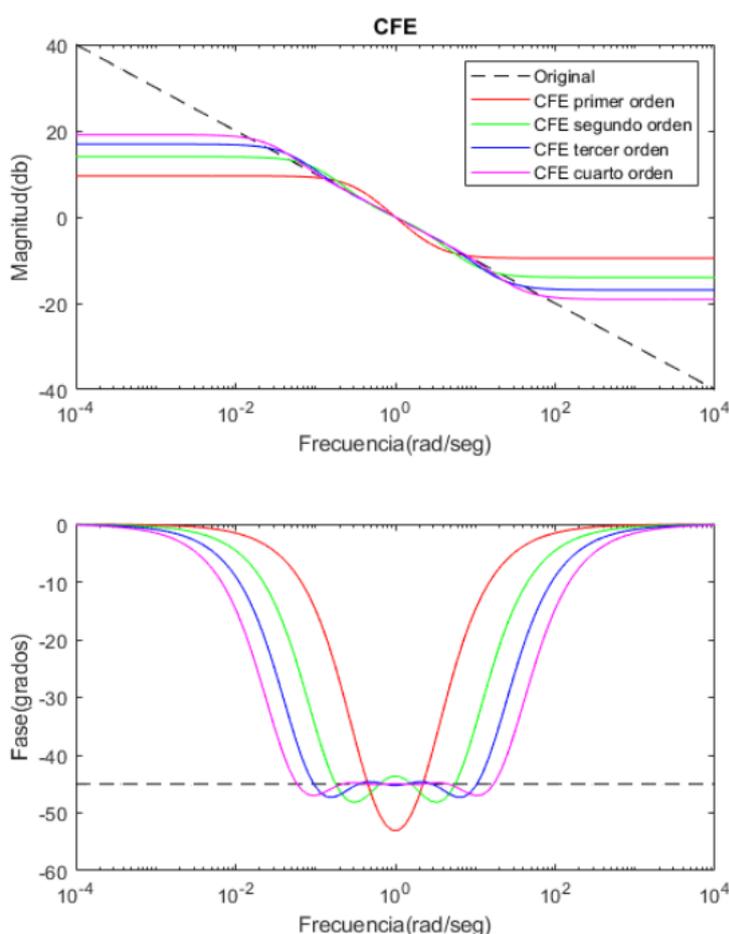


Figura I.1. Diagrama de Bode producido por distintos órdenes del método de aproximación CFE para el operador fraccionario $s^{-0.5}$.

II.2.2 Aproximación de Matsuda y su mejora respecto al método CFE

El método de aproximación de Matsuda es una técnica de aproximación en el dominio de la frecuencia que se desarrolló como una mejora del método de aproximación CFE, ya que éste no permite ajustar los rangos de frecuencia de operación. En aplicaciones

reales, es importante contar con una aproximación en una región de frecuencia específica, lo cual se convierte en una limitación del método CFE. Para solucionar este problema, el método de aproximación de Matsuda calcula ganancias de $G(s) = s^\alpha$ de acuerdo con $2n+1$ puntos igualmente distribuidos en un rango de frecuencia escalado logarítmicamente de w $[w_l, w_h]$, lo que permite obtener modelos aproximados de orden n .

Si $\alpha > 0$, el modelo resultante implementa la derivada aproximada, mientras que si $\alpha < 0$, implementa un elemento integral aproximado.

La frecuencia, igualmente distribuida en $2n+1$ puntos en escala logarítmica, se escribe según la Ec.2 como [1]:

$$\omega_k = \begin{cases} \omega_l \left(\frac{\omega_h}{\omega_l} \right)^{\frac{k-1}{n-1}}, & n > 1 \\ \omega_h, & n = 1. \end{cases} \quad \text{[Ec.2]}$$

Los siguientes procesos de interpolación se aplican recursivamente para componer la matriz triangular superior, como se puede observar en la Ec.3 [1]:

$$\begin{aligned} d_0(\omega_k) &= |G(j\omega_k)| \\ d_1(\omega_k) &= \frac{\omega_k - \omega_0}{d_0(\omega_k) - d_0(\omega_0)} \\ d_2(\omega_k) &= \frac{\omega_k - \omega_1}{d_1(\omega_k) - d_1(\omega_1)} \\ &\vdots \\ d_n(\omega_k) &= \frac{\omega_k - \omega_{n-1}}{d_{n-1}(\omega_k) - d_{n-1}(\omega_{n-1})}, \end{aligned} \quad \text{[Ec.3]}$$

Luego, la matriz triangular superior se expresa usando valores interpolados según la Ec.4 [1]:

$$D = \begin{bmatrix} d_0(\omega_0) & d_0(\omega_1) & d_0(\omega_2) & \cdots & d_0(\omega_n) \\ 0 & d_1(\omega_1) & d_1(\omega_2) & \cdots & d_1(\omega_n) \\ 0 & 0 & d_2(\omega_2) & \cdots & d_2(\omega_n) \\ 0 & 0 & 0 & \cdots & \cdots \\ 0 & 0 & 0 & \cdots & d_n(\omega_n) \end{bmatrix} \quad \text{[Ec.4]}$$

Los coeficientes de ganancia del modelo de orden entero aproximado se escriben usando los elementos diagonales D_{kk} de la matriz según la Ec.5: [1]:

$$\alpha_k = D_{kk} = \begin{cases} |G(j\omega)| & \text{if } k = 0 \\ \frac{\omega_k - \omega_{k-1}}{d_{k-1}(\omega_k) - d_{k-1}(\omega_{k-1})} & \text{if } k = 1, 2, \dots, n \end{cases} \quad \text{[Ec.5]}$$

Luego, finalmente se escribe la función de transferencia de orden entero aproximado empleando el procedimiento computacional del método CFE, esto se puede observar en la Ec.6: [1]:

$$G_{apx}(s) = \alpha_0 + \frac{s - \omega_0}{\alpha_1 + \frac{s - \omega_1}{\alpha_2 + \frac{s - \omega_2}{\alpha_3 + \dots}}} = \alpha_0 + \frac{s - \omega_0}{\alpha_1 +} \frac{s - \omega_1}{\alpha_2 +} \dots \quad \text{[Ec.6]}$$

Gracias a esto, la aproximación de Matsuda mejora al CFE al permitir respuestas aproximadas del operador fraccionario en un rango de frecuencia deseado.

En la Figura II.2, se puede observar el Diagrama de Bode producido por distintos órdenes del método de aproximación de Matsuda para el operador fraccionario $s^{-0.5}$

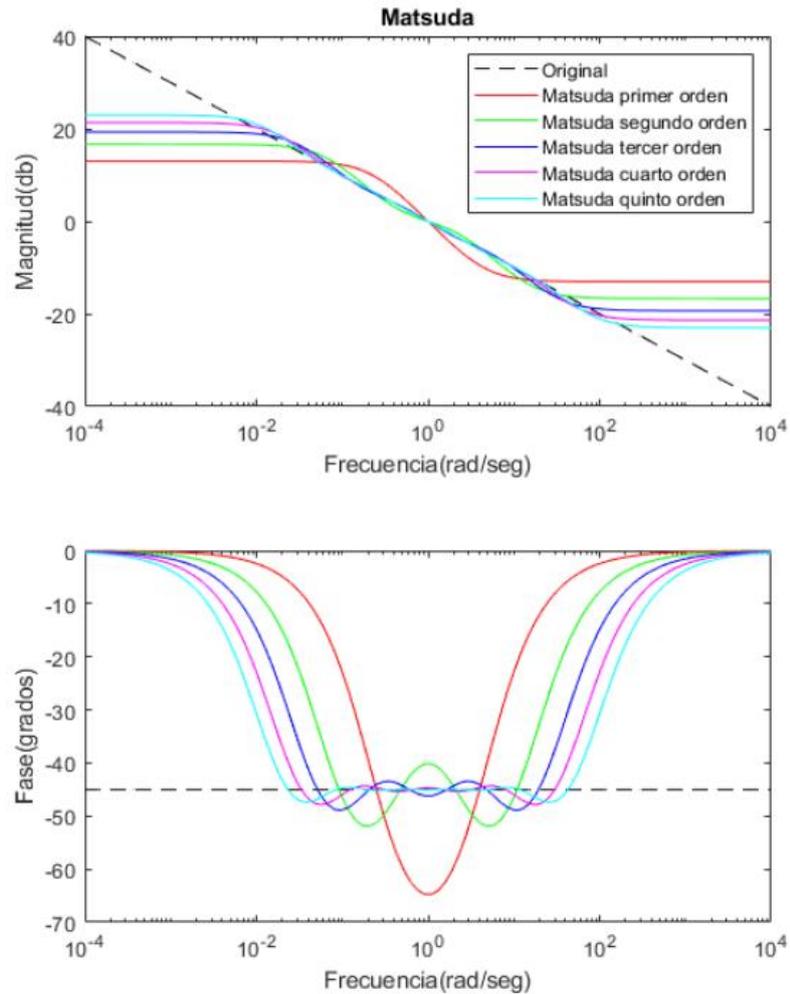


Figura II.2. Diagrama de Bode producido por distintos órdenes del método de aproximación de Matsuda para el operador fraccionario $s^{-0.5}$.

El método de Matsuda produce un modelo aproximado entero de orden enésimo que se expresa comúnmente en una función de transferencia racional donde los coeficientes del polinomio del numerador y los del denominador se calculan mediante los métodos de Matsuda, logrando así una aproximación de banda limitada en el dominio frecuencial

del operador fraccionario. En la Ec.7 se puede observar la función de transferencia producida por el método de Matsuda.

$$s^\alpha \cong \frac{a_n s^n + a_{n-1} s^{n-1} + a_{n-2} s^{n-2} + \dots + a_2 s^2 + a_1 s + a_0}{b_n s^n + b_{n-1} s^{n-1} + b_{n-2} s^{n-2} + \dots + b_2 s^2 + b_1 s + b_0}, \quad [\text{Ec.7}]$$

II.3 Configuraciones electrónicas de interés

II.3.1 Filtro pasa bajas de primer orden

El circuito que se observa en la Figura II.3 corresponde a un filtro pasa bajas de primer orden. Éste permite el paso de señales de baja frecuencia y bloquea las de alta frecuencia.

Su comportamiento con la frecuencia es el siguiente:

- En continua el condensador se comporta como un circuito abierto, de manera que el filtro actúa como un amplificador inversor. Es decir, la salida está amplificada respecto la entrada en un factor $-R_{2,i}/R_{1,i}$.
- Para señales de frecuencia muy baja, la reactancia del condensador es mucho mayor que el valor de $R_{2,i}$. El paralelo formado por $R_{2,i}$ y $C_{1,i}$ tiene una impedancia aproximadamente igual a $R_{2,i}$, por tanto, el circuito se comporta como un amplificador inversor de ganancia casi igual a $-R_{2,i}/R_{1,i}$.
- Conforme aumenta la frecuencia, la reactancia de $C_{1,i}$ va disminuyendo. Cuando la frecuencia es suficientemente alta $C_{1,i}$ se comporta como un cortocircuito, lo que hace que la amplitud de la salida del filtro se reduzca a valores mucho más pequeños que los presentes en continua y bajas frecuencias.

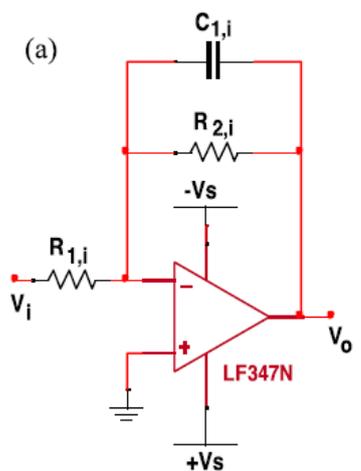


Figura II.3. Esquema electrónico de un filtro pasa bajas. An experimental analog circuit realization of Matsuda's approximate fractional-order integral operators for industrial electronics.

Se puede definir el comportamiento del filtro pasa bajas de primer orden mediante las Ecs.8, 9, 10, 11 y 12:

$$H(j\omega) = \frac{H_o}{1 + j\left(\frac{\omega}{\omega_o}\right)} \quad [\text{Ec. 8}] \qquad H(jf) = \frac{H_o}{1 + j\left(\frac{f}{f_o}\right)} \quad [\text{Ec. 9}]$$

$$H_o = - \frac{R_{2,i}}{R_{1,i}} \quad [\text{Ec. 10}] \qquad f_o = \frac{1}{2\pi \cdot R_{2,i} \cdot C_{1,i}} \quad [\text{Ec. 11}]$$

$$\omega_o = \frac{1}{R_{2,i} \cdot C_{1,i}} \quad [\text{Ec. 12}]$$

II.3.2 Amplificador inversor

Un amplificador inversor es un circuito electrónico que se utiliza para invertir y amplificar una señal de entrada. En la Figura II.4 se muestra el correspondiente a un amplificador inversor.

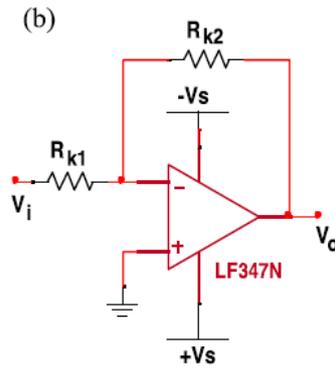


Figura II.4. Esquema electrónico de un amplificador inversor. An experimental analog circuit realization of Matsuda's approximate fractional-order integral operators for industrial electronics.

La ganancia del amplificador inversor se determina por el valor de las resistencias utilizadas. La magnitud de la amplificación viene fijada por la relación entre las resistencias de entrada (R_{k1}) y salida del amplificador (R_{k2}).

Se caracteriza principalmente por sus entradas, donde suministraremos un voltaje a la denominada terminal inversora, mientras que la terminal de la no inversora se conecta a tierra. A la salida del amplificador obtendremos una señal amplificada e inversa (como su nombre lo indica) de su entrada.

Aplicando Kirchoff, se puede expresar la relación entre V_i y V_o según la Ec.13:

$$V_o = - \frac{R_{k2}}{R_{k1}} \cdot V_i \quad [\text{Ec. 13}]$$

II.3.3 Amplificador sumador inversor

Un amplificador sumador inversor es un circuito electrónico que se utiliza para invertir la suma ponderada de varias señales de entrada y obtener una señal de salida única. En la Figura II.5 se muestra el esquema correspondiente a un amplificador sumador inversor.

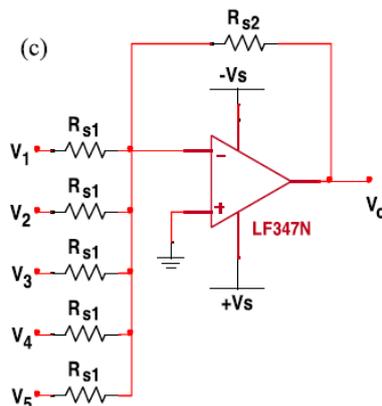


Figura II.5. Esquema electrónico de un amplificador sumador inversor. An experimental analog circuit realization of Matsuda's approximate fractional-order integral operators for industrial electronics.

La ganancia del amplificador sumador inversor se determina por los valores de las resistencias utilizadas. La señal de salida es la suma ponderada e invertida de todas las señales de entrada, donde el peso de cada señal viene dado por la relación de resistencias correspondiente.

Aplicando Kirchoff, se puede expresar la relación entre V_i y V_o según la Ec.14:

$$V_o = - \cdot \left(\frac{R_{s2}}{R_{s1}} \cdot V1 + \frac{R_{s2}}{R_{s1}} \cdot V2 + \frac{R_{s2}}{R_{s1}} \cdot V3 + \frac{R_{s2}}{R_{s1}} \cdot V4 + \frac{R_{s2}}{R_{s1}} \cdot V5 \right) \quad [\text{Ec. 14}]$$

II.4 Circuito analógico para implementar la aproximación de Matsuda de cuarto orden

Es posible implementar la serie polinómica de Matsuda mediante filtros paso bajo, un amplificador inversor y un sumador inversor, ya que la forma en la que queda la función de transferencia arrojada por Matsuda, tras realizar la expansión fraccionaria, es idónea como se puede ver en la Ec.15:

$$T_m(s) = \frac{r_1}{s - p_1} + \frac{r_2}{s - p_2} + \frac{r_3}{s - p_3} + \dots + \frac{r_n}{s - p_n} + k \quad [\text{Ec. 15}]$$

Que, de manera abreviada, se reduciría a la Ec.16:

$$T_m(s) = k + \sum \frac{r_i}{s - p_i} \quad [\text{Ec. 16}]$$

Podemos expresar las Ecs 15 y 16 mediante el flujograma mostrado en la Figura II.6 [1]:

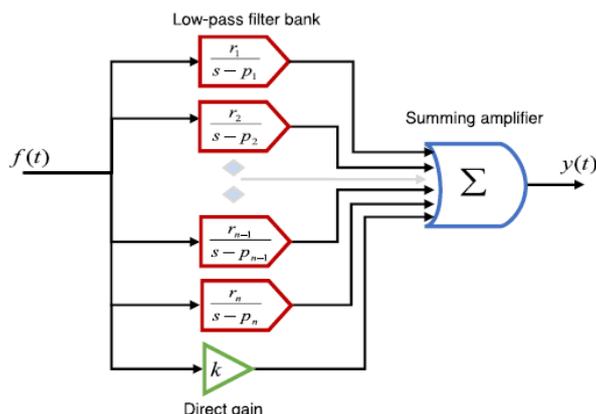


Figura II.6. Diagrama de bloques del circuito que aproxima el modelo de aproximación de Matsuda. An experimental analog circuit realization of Matsuda's approximate fractional-order integral operators for industrial electronics.

El modelo de función de transferencia de cuarto orden aproximada de $s^{-0.5}$, para trabajar en un ancho de banda de 16 mHz a 1.6 Hz, se calcula de acuerdo con el método de Matsuda, según la Ec.17 [1]:

$$T_m(s) = \frac{0.1132s^4 + 3.439s^3 + 5.853s^2 + 1.068s + 0.01778}{s^4 + 6.007s^3 + 3.291s^2 + 0.1934s + 0.0006366} \quad [\text{Ec. 17}]$$

Descomponiéndola a través de la expansión fraccionaria, se obtiene la Ec.18 [1]:

$$T_m(s) = \frac{2.0010}{s - 5.4049} + \frac{0.4943}{s - 0.5360} + \frac{0.1806}{s - 0.0628} + \frac{0.0828}{s - 0.0035} + 0.1132 \quad [\text{Ec. 18}]$$

Seguidamente, podemos observar cómo cada término de fracción parcial de primer orden se puede realizar mediante un filtro pasa bajas, ya que su función de transferencia se escribe según la Ec.19 [1]:

$$G_{f,i}(s) = \frac{V_{of,i}}{V_f} = \frac{1}{s + \frac{1}{R_{2,i} \cdot C_{1,i}}} \quad [\text{Ec. 19}]$$

Iguamos, por tanto, la Ec.19 al término de la fracción parcial de primer orden y obtenemos así la Ec.20 [1]:

$$\frac{1}{R_{1,i} \cdot C_{1,i}} = \frac{r_i}{s - p_i} \quad [\text{Ec. 20}]$$

Los valores de las resistencias se pueden calcular según las Ecs. 21 y 22, fijando valores de condensadores comerciales [1]:

$$R_{1,i} = \frac{1}{C_s \cdot r_i} \quad [\text{Ec. 21}]$$

$$R_{2,i} = \frac{1}{C_s \cdot p_i} \quad [\text{Ec. 22}]$$

Para implementar la ganancia k utilizaremos un amplificador inversor, cuya función se puede expresar según la Ec.23 [1]:

$$G_k(s) = \frac{V_{ok}}{V_f} = \frac{R_{k2}}{R_{k1}} \quad [\text{Ec. 23}]$$

El término k se puede definir a través de la Ec.24 como [1]:

$$\frac{R_{k2}}{R_{k1}} = k \quad [\text{Ec. 24}]$$

Fijando un valor para R_{k1} se puede hallar R_{k2} a través de la Ec.25 [1]:

$$R_{k2} = |kR_{k1}| \quad [\text{Ec. 25}]$$

Para invertir el signo menos aportado por los filtros pasa bajas y el amplificador inversor, usaremos un sumador inversor con ganancia -1 (esto se consigue haciendo que todas las resistencias de entrada tengan el mismo valor que el de la resistencia de realimentación) para todas las señales de entrada. Las entradas del sumador inversor serán conectadas a la salida de cada término de $T_m(s)$ [1].

Tras esto, la función de transferencia abreviada del sistema quedaría según la forma de la Ec.26 [1]:

$$T_m(s) = \frac{V_{out}}{V_f} = \sum \frac{1}{R_{1,i} \cdot C_{1,i}} \frac{1}{s + \frac{1}{R_{2,i} \cdot C_{1,i}}} + \frac{R_{k2}}{R_{k1}} \quad [\text{Ec. 26}]$$

El esquema resultante de dicho circuito sería, por tanto, el mostrado la Figura II.7 [1]:

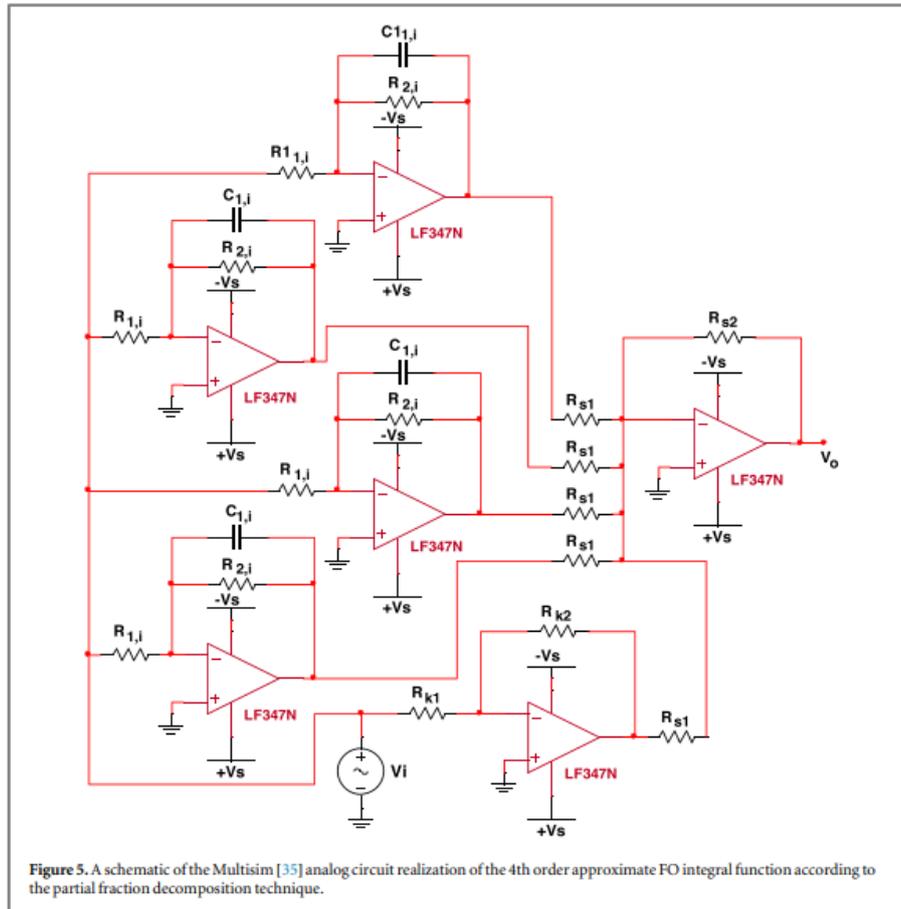


Figura II.7. Circuito electrónico que aproxima el modelo de aproximación de Matsuda de cuarto orden. An experimental analog circuit realization of Matsuda's approximate fractional-order integral operators for industrial electronics.

Si fijamos los valores de [1]:

- $C_{1,i} = 1 \cdot 10^{-6} F$
- $R_{k,1} = 1 \cdot 10^5 \Omega$
- $R_{s1} = R_{s2} = 1 \cdot 10^6 \Omega$

Obtenemos los siguientes valores para los componentes:

Primer filtro pasa baja activo

- $R_{1,1} = 4.99 \cdot 10^5 \Omega$
- $R_{2,1} = 1.85 \cdot 10^5 \Omega$
- $C_{1,1} = 1 \cdot 10^{-6} F$

Este filtro aporta el siguiente término:

$$\frac{2.0010}{s - 5.4049}$$

Segundo filtro pasa baja activo

- $R_{1,2} = 2.02 \cdot 10^6 \Omega$
- $R_{2,2} = 1.87 \cdot 10^6 \Omega$
- $C_{1,2} = 1 \cdot 10^{-6} F$

Este filtro aporta el siguiente término:

$$\frac{0.4943}{s - 0.5360}$$

Tercer filtro pasa baja activo

- $R_{1,3} = 5.54 \cdot 10^6 \Omega$
- $R_{2,3} = 1.59 \cdot 10^7 \Omega$
- $C_{1,3} = 1 \cdot 10^{-6} F$

Este filtro aporta el siguiente término:

$$\frac{0.1806}{s - 0.0628}$$

Cuarto filtro pasa baja activo

- $R_{1,4} = 1.21 \cdot 10^7 \Omega$
- $R_{2,4} = 2.86 \cdot 10^8 \Omega$
- $C_{1,4} = 1 \cdot 10^{-6} F$

Este filtro aporta el siguiente término:

$$\frac{0.0828}{s - 0.0035}$$

Amplificador inversor

- $R_{k,1} = 1 \cdot 10^5 \Omega$
- $R_{k,2} = 1.132 \cdot 10^4 \Omega$

Este filtro aporta el siguiente término:

$$0.1132$$

Sumador inversor

- $R_{s1} = 1 \cdot 10^6 \Omega$
- $R_{s2} = 1 \cdot 10^6 \Omega$

Siendo la salida del circuito la Ec.27 [1]:

$$T_{mr}(s) = \frac{2.0010}{s - 5.4049} + \frac{0.4943}{s - 0.5360} + \frac{0.1806}{s - 0.0628} + \frac{0.0828}{s - 0.0035} + 0.1132 \quad [\text{Ec. 27}]$$

El circuito en *LTspice* se puede observar en la Figura II.8:

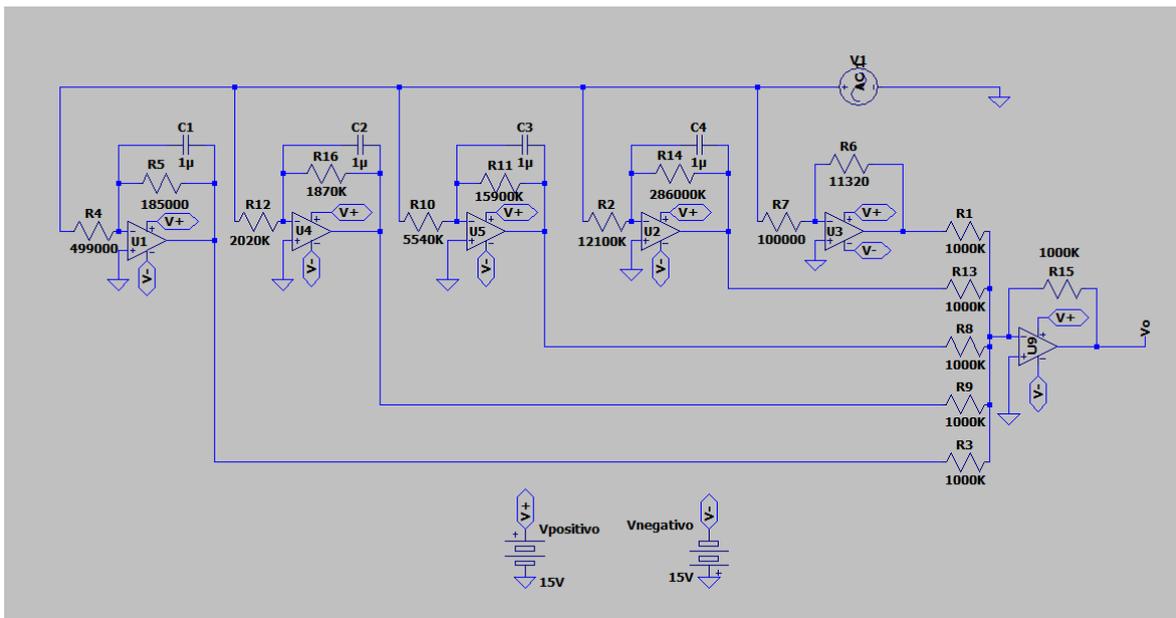


Figura II.8. Circuito electrónico en *LTspice* del circuito propuesto en la literatura para implementar el modelo de aproximación de Matsuda de cuarto orden.

Tras esto queda claro, por tanto, que es posible implementar la serie polinómica de Matsuda usando una combinación de filtros pasa bajas activos de primer orden para modelar cada término polinómico en la serie, un amplificador inversor para la ganancia constante k y, para sumar todos esos términos y eliminar el signo negativo producido por la configuración de los operacionales, se puede usar un sumador inversor. Cabe destacar, que habrá que utilizar “ n ” filtros pasa bajas en función del orden “ n ” de la aproximación de Matsuda que queramos implementar, es decir, una aproximación de sexto orden implicará el uso de 6 filtros pasa bajas. Por tanto, a mayor orden de aproximación tendremos mayor precisión, pero también mayor complejidad en el circuito a implementar, la clave es encontrar el equilibrio óptimo entre esos dos factores.

CAPÍTULO III: METODOLOGÍA

Capítulo III: Metodología

III.1 Programa *MATLAB*

MATLAB es un programa informático desarrollado por *MathWorks* utilizado para realizar cálculos matemáticos, visualización de datos y programación. Tiene una sintaxis fácil de usar y una gran cantidad de funciones predefinidas para realizar cálculos matemáticos y estadísticos, gráficos, procesamiento de señales, control y optimización, entre otros. También es muy útil para la simulación de sistemas y permite a los usuarios escribir sus propios programas y funciones personalizadas. *MATLAB* es una herramienta muy poderosa para el análisis de datos y la programación en el campo de la ciencia y la ingeniería.

III.2 Simulación integrador fraccionario ideal en *MATLAB*

Objetivo: representar el integrador fraccionario ideal $s^{-0.5}$ en función de la frecuencia y extraer sus datos de magnitud y fase.

III.3 Simulación aproximación de Matsuda teórica en *MATLAB*

Objetivo: representar la aproximación de Matsuda de cuarto orden entre 16 mHz y 1.6 Hz para el integrador fraccionario ideal $s^{-0.5}$ en función de la frecuencia y extraer sus datos de magnitud y fase.

III.4 Comparación del integrador fraccionario ideal en *MATLAB* con aproximación de Matsuda teórica

Objetivo: representar el integrador fraccionario ideal $s^{-0.5}$ y la aproximación de Matsuda de cuarto orden entre 16 mHz y 1.6 Hz para el integrador fraccionario ideal $s^{-0.5}$ en función de la frecuencia, para poder observarlos en una gráfica común.

III.5 Programa *LTspice*

LTspice es un software de simulación de circuitos electrónicos de alta precisión y potencia desarrollado por *Linear Technology*. *LTspice* permite a los usuarios crear y simular circuitos analógicos, digitales y mixtos, así como circuitos de conmutación y de potencia, utilizando una amplia variedad de componentes electrónicos, incluyendo resistencias, condensadores, inductores, diodos, transistores, amplificadores operacionales y otros componentes electrónicos especializados.

Además, este programa utiliza un motor de simulación de alta precisión que proporciona una amplia gama de análisis de circuitos, como análisis de corriente continua (DC), de respuesta en frecuencia (AC), de transitorios y de ruido. Los resultados de la simulación pueden ser visualizados y analizados mediante gráficos de formas de onda, Diagramas de Bode, diagramas de Nyquist y otros tipos de gráficos.

III.6 Simulación circuito aproximación de Matsuda con componentes ideales en *LTspice*

Una vez construido el circuito adecuado para que produzca una salida conforme a la Ec.27, y sustituido los valores de resistencia y capacitancia de los componentes, procederemos a simular y obtener la respuesta en frecuencia del mismo. (Diagrama de Bode)

Para obtener el Diagrama de Bode del circuito de la aproximación de Matsuda, será necesario utilizar el siguiente comando:

.ac dec

El comando ".ac dec" es una instrucción de análisis de frecuencia en *LTspice* que se utiliza para realizar un análisis de magnitud y fase en función de la frecuencia. La opción "dec" se refiere a que la frecuencia de análisis varía de manera logarítmica, es decir, se realiza un análisis de frecuencia en décadas.

La sintaxis básica del comando ".ac dec" es la siguiente:

```
.ac dec <npts> <fstart> <fstop>
```

Donde:

- <npts> es el número de puntos por década que se van a simular.
- <fstart> es la frecuencia inicial de la simulación en Hz.
- <fstop> es la frecuencia final de la simulación en Hz.

En nuestro caso, queremos realizar un análisis en frecuencia desde 2 uHz hasta 200 Hz con 100 puntos por cada década (8 décadas, por tanto, 800 puntos en total), para lo que se utiliza el comando ".ac dec" de la siguiente manera:

```
.ac dec 100 2u 200
```

Usaremos como amplitud de entrada, para obtener la respuesta en frecuencia, con un valor máximo de 1V, es decir, 2Vpp.

III.7 Simulación del circuito aproximación de Matsuda con componentes reales *LTspice*

Una vez obtenida la respuesta en frecuencia para el caso ideal (0% tolerancia), ahora nos interesa ver cómo responde este circuito y cómo se desvía su respuesta en función de la tolerancia de sus componentes. Para ello, hemos dividido el circuito en 6 bloques, AO1, AO2, AO3, AO4, AO5 y AO6. Cada uno de ellos comprende un amplificador

operacional y la configuración del mismo. Siendo AO1, AO2, AO3 y AO4 los correspondientes a cada uno de los 4 filtros pasa bajo activos, AO5 al amplificador inversor y AO6 al sumador inversor. Se puede observar los distintos bloques AO del circuito en la Figura III.1.

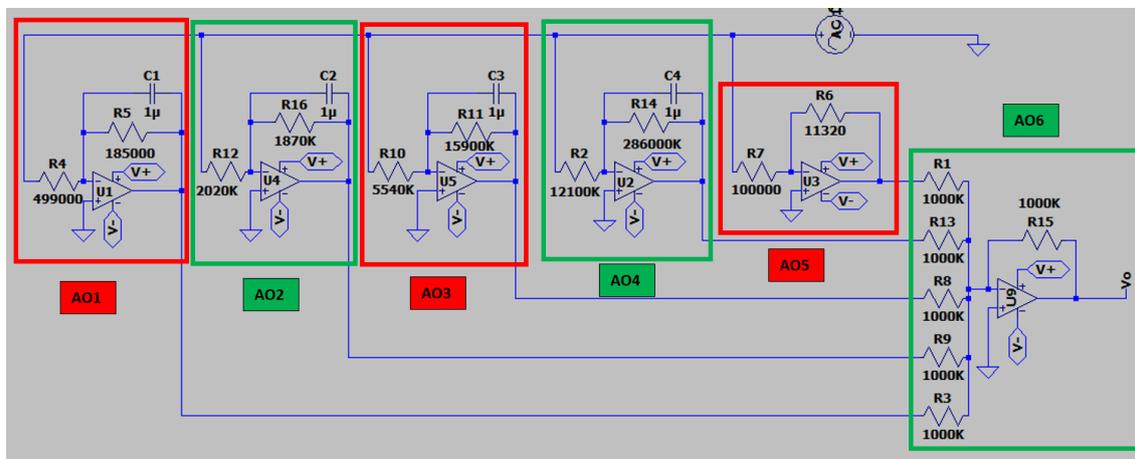


Figura III.1. División en bloques del circuito electrónico en LTspice del circuito propuesto en la literatura para implementar el modelo de aproximación de Matsuda de cuarto orden.

Seguidamente, se muestran los componentes que forman parte de cada bloque:

AO1 (Primer filtro paso bajo)

- $R_{1,1} = 4.99 \cdot 10^5 \Omega$
- $R_{2,1} = 1.85 \cdot 10^5 \Omega$
- $C_{1,1} = 1 \cdot 10^{-6} F$

AO2 (Segundo filtro paso bajo)

- $R_{1,2} = 2.02 \cdot 10^6 \Omega$
- $R_{2,2} = 1.87 \cdot 10^6 \Omega$
- $C_{1,2} = 1 \cdot 10^{-6} F$

AO3 (Tercer filtro paso bajo)

- $R_{1,3} = 5.54 \cdot 10^6 \Omega$
- $R_{2,3} = 1.59 \cdot 10^7 \Omega$
- $C_{1,3} = 1 \cdot 10^{-6} F$

AO4 (Cuarto filtro paso bajo)

- $R_{1,4} = 1.21 \cdot 10^7 \Omega$
- $R_{2,4} = 2.86 \cdot 10^8 \Omega$
- $C_{1,4} = 1 \cdot 10^{-6} F$

AO5 (Amplificador inversor)

- $R_{k,1} = 1 \cdot 10^5 \Omega$
- $R_{k,2} = 1.132 \cdot 10^4 \Omega$

AO6 (Sumador inversor)

- $R_{s1} = 1 \cdot 10^6 \Omega$
- $R_{s2} = 1 \cdot 10^6 \Omega$

Una vez definidos los distintos bloques y quedado claro los componentes que forman cada uno, se abordarán los 4 casos de tolerancia positiva y sus correspondientes de tolerancia negativa de los componentes de AO1, y extraeremos los datos de la respuesta en frecuencia para cada caso (ver Tablas III.1 y III.2). Es decir, en un primer caso los componentes de ese bloque AO tendrán tolerancia 0% (ideal), luego $\pm 1\%$, $\pm 5\%$, $\pm 10\%$ y, por último, $\pm 20\%$. Esta es una buena forma de ver cómo afecta el caso límite de cada tolerancia, en los respectivos AO, a la salida total del circuito. Lo anterior se hará de manera análoga para el resto de bloques AO, excepto para AO5 y AO6, donde ambos constarán de dos partes (dos para la tolerancia positiva y otras dos para la negativa):

- Para AO5, primero se fijará R_{k1} y se modificarán los valores de R_{k2} (resistencia realimentación) sucesivamente, acorde con las tolerancias estandarizadas especificadas en Tabla III.1. A este primer paso lo denominaremos “parte 1”. Seguidamente se fijará R_{k2} y se modificará análogamente R_{k1} , nombrando como “parte 2” este segundo paso.
- Para AO6, primero se dejarán fijas todas las R_{s1} y se modificarán sucesivamente los valores de R_{s2} (resistencia realimentación) acorde con las tolerancias estandarizadas especificadas anteriormente en la Tabla III.1. A este primer paso lo denominaremos “parte 1”. Posteriormente se fijará R_{s2} y se modificarán análogamente todas las R_{s1} , este segundo paso se nombrará como “parte 2”.

III.8 Valores de los componentes del circuito para tolerancias normalizadas

En la Tabla III.1 se muestran los valores de resistencia del circuito de la aproximación de Matsuda de cuarto orden, propuestos en la literatura, para tolerancias normalizadas del 1%, 5%, 10% y 20%.

		Resistencias (Ω)											
Tolerancia (%)	\pm	$R_{1,1}$	$R_{2,1}$	$R_{1,2}$	$R_{2,2}$	$R_{1,3}$	$R_{2,3}$	$R_{1,4}$	$R_{2,4}$	$R_{K,1}$	$R_{K,2}$	R_{s1}	R_{s2}
0	=	499000	185000	2020000	1870000	5540000	15900000	12100000	286000000	100000	11320	1000000	1000000
1	-	494010	183150	1999800	1851300	5484600	15741000	11979000	283140000	99000	11206,8	990000	990000
	+	503990	186850	2040200	1888700	5595400	16059000	12221000	288860000	101000	11433,2	1010000	1010000
5	-	474050	175750	1919000	1776500	5263000	15105000	11495000	271700000	95000	10754	950000	950000
	+	523950	194250	2121000	1963500	5817000	16695000	12705000	300300000	105000	11886	1050000	1050000
10	-	449100	166500	1818000	1683000	4986000	14310000	10890000	257400000	90000	10188	900000	900000
	+	548900	203500	2222000	2057000	6094000	17490000	13310000	314600000	110000	12452	1100000	1100000
20	-	399200	148000	1616000	1496000	4432000	12720000	9680000	228800000	80000	9056	800000	800000
	+	598800	222000	2424000	2244000	6648000	19080000	14520000	343200000	120000	13584	1200000	1200000

Tabla III.1. Valores de las resistencias del circuito de aproximación de Matsuda de cuarto orden propuesto en la literatura para resistencias normalizadas

En la Tabla III.2 se muestran los valores de capacitancia de los condensadores del circuito de la aproximación de Matsuda de cuarto orden, propuesto en la literatura, para valores de tolerancia normalizados del 1%, 5%, 10% y 20%.

		Capacidades (μF)			
Tolerancia (%)	\pm	$C_{1,1}$	$C_{1,2}$	$C_{1,3}$	$C_{1,4}$
0	=	1	1	1	1
1	-	0,99	0,99	0,99	0,99
	+	1,01	1,01	1,01	1,01
5	-	0,95	0,95	0,95	0,95
	+	1,05	1,05	1,05	1,05
10	-	0,9	0,9	0,9	0,9
	+	1,1	1,1	1,1	1,1
20	-	0,8	0,8	0,8	0,8
	+	1,2	1,2	1,2	1,2

Figura III.2. Valores de los condensadores del circuito de aproximación de Matsuda de cuarto orden propuesto en la literatura para resistencias normalizadas

Para realizar el procedimiento de simulación de las distintas tolerancias usaremos el siguiente comando:

.step param list

El comando ".step param" en *LTspice* es una instrucción que permite al usuario variar el valor de un componente o parámetro en una simulación y analizar cómo cambia la respuesta del circuito en función de ellos.

Si se utiliza el comando ".step param" junto con la opción "list" en *LTspice*, se puede realizar una simulación para una lista discreta de valores de un componente o parámetro específico del circuito en lugar de un rango continuo de estos. La sintaxis básica del comando ".step param" con la opción "list" es la siguiente:

```
.step param <variable> list <valor1> <valor2> ... <valorn>
```

Donde:

- <variable> es el nombre del componente o parámetro que se va a variar.
- "list" indica que se desea utilizar una lista de valores discretos.
- <valor1>, <valor2>, ..., <valorn> son los valores discretos que se utilizarán en la simulación.

En nuestro caso se desea simular, por ejemplo, la casuística del bloque AO1 aplicando los valores de las resistencias y condensadores para las tolerancias positivas normalizadas, definidas anteriormente en las Tablas III.1 y III.2. Para éste, el esquemático en *LTspice* y los comandos a utilizar serían los indicados en Figura III.2:

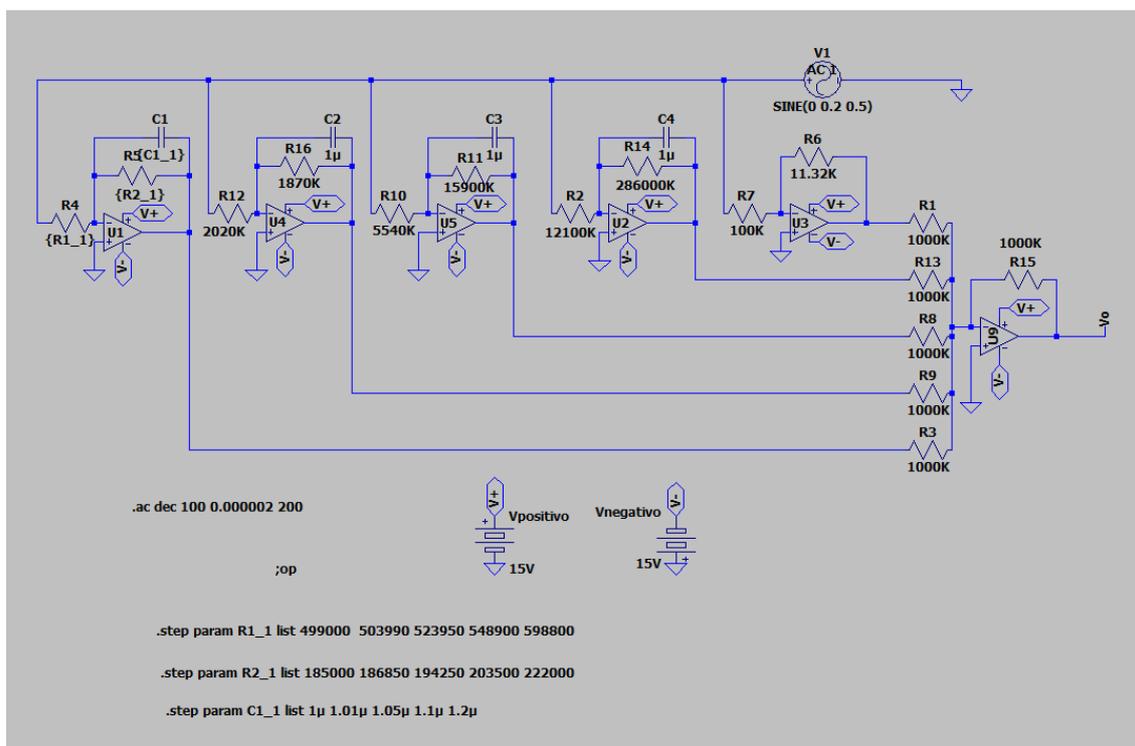


Figura III.2. Circuito electrónico en *LTspice* del circuito propuesto en la literatura que aproxima el modelo de aproximación de Matsuda aplicando tolerancias positivas a los componentes del bloque AO1.

Al ejecutarlo, se generarán 125 simulaciones (*steps* o *runs*) para AO1. Estos *steps* son todas las combinaciones posibles, entre los valores específicos seleccionados, para los componentes que forman parte de AO1 (de manera análoga sucederá con el resto de bloques AO, excepto AO5 y AO6, que generarán solo 25 *steps* en cada simulación).

Se muestran seguidamente, en las Figuras III.3, III.4, III.5, III.6, III.7, III.8, III.9, III.10, III.11, III.12, III.13, las modificaciones realizadas al circuito y los comandos utilizados en las simulaciones, tanto de tolerancias negativas como positivas, de los bloques AO definidos anteriormente:

Aplicando tolerancias negativas en AO1

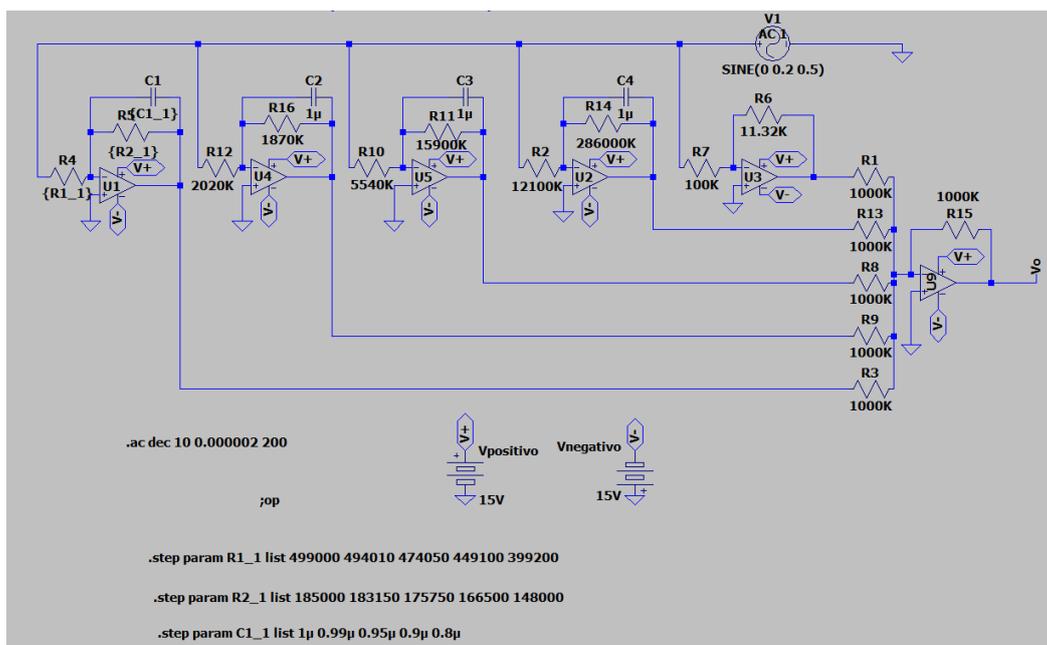


Figura III.3. Circuito electrónico en LTspice del circuito propuesto en la literatura que aproxima el modelo de aproximación de Matsuda aplicando tolerancias negativas a los componentes del bloque AO1.

Aplicando tolerancias positivas en AO2

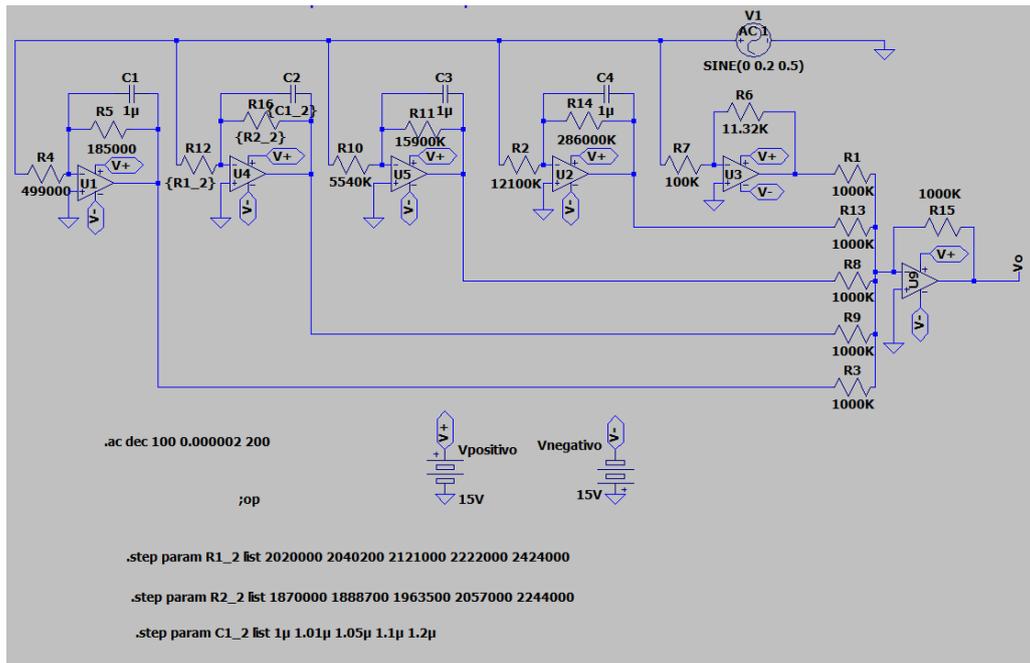


Figura III.4. Circuito electrónico en LTspice del circuito propuesto en la literatura que aproxima el modelo de aproximación de Matsuda aplicando tolerancias positivas a los componentes del bloque AO2.

Aplicando tolerancias negativas en AO2

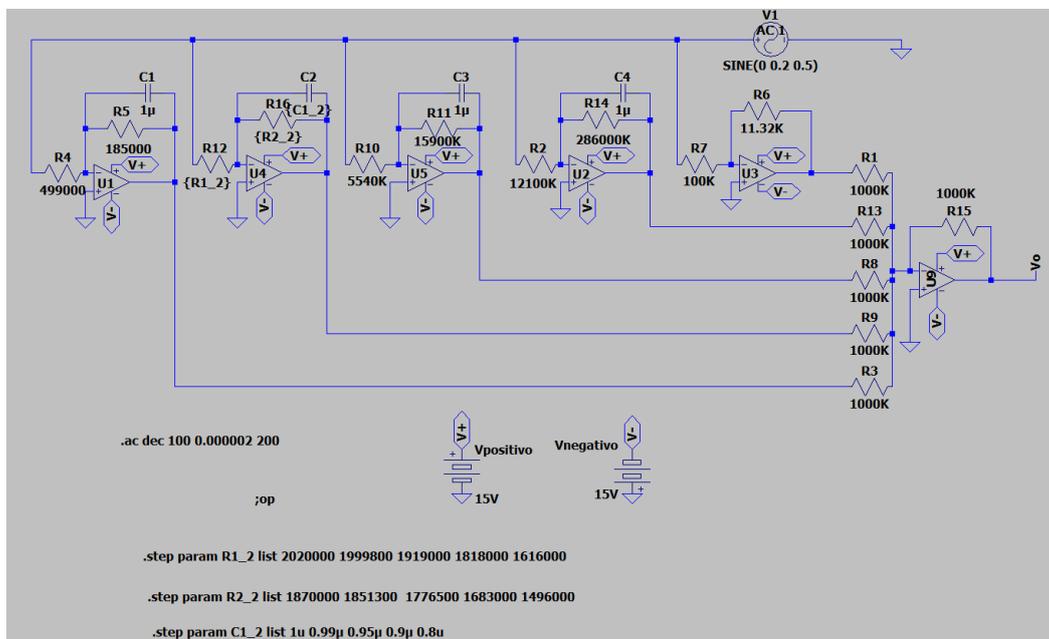


Figura III.5. Circuito electrónico en LTspice del circuito propuesto en la literatura que aproxima el modelo de aproximación de Matsuda aplicando tolerancias negativas a los componentes del bloque AO2.

Aplicando tolerancias positivas en AO3

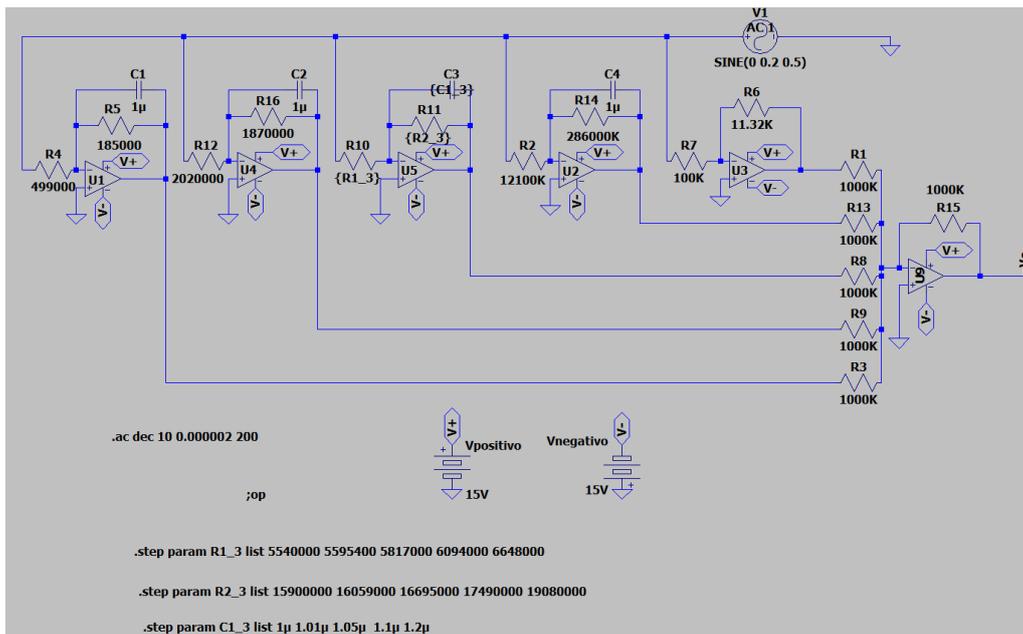


Figura III.6. Circuito electrónico en LTspice del circuito propuesto en la literatura que aproxima el modelo de aproximación de Matsuda aplicando tolerancias positivas a los componentes del bloque AO3.

Aplicando tolerancias negativas en AO3

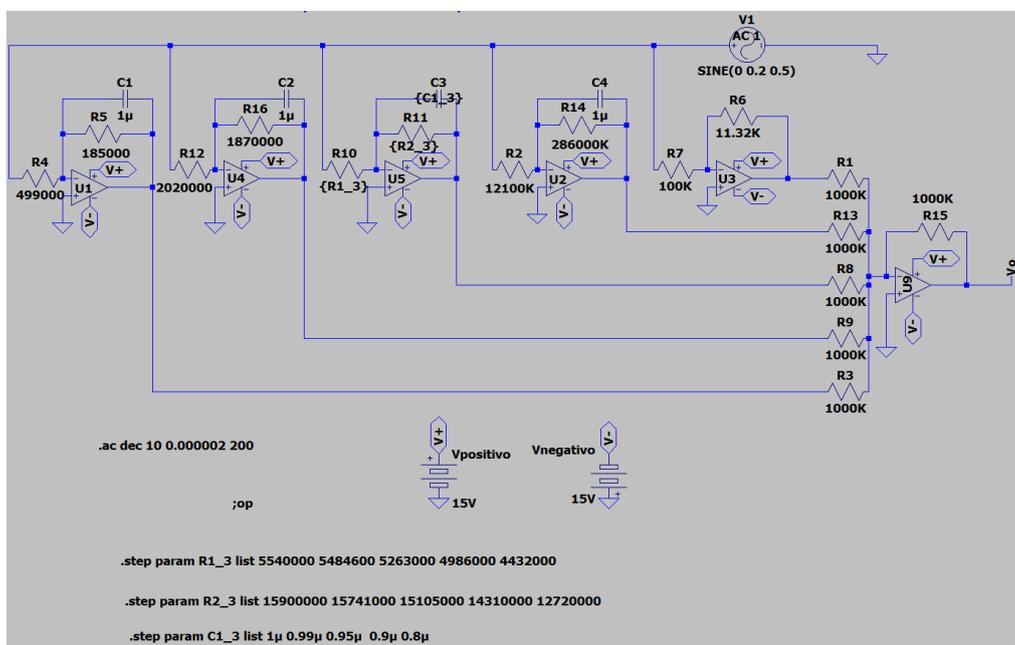


Figura III.8. Circuito electrónico en LTspice del circuito propuesto en la literatura que aproxima el modelo de aproximación de Matsuda aplicando tolerancias negativas a los componentes del bloque AO3.

Aplicando tolerancias positivas en AO4

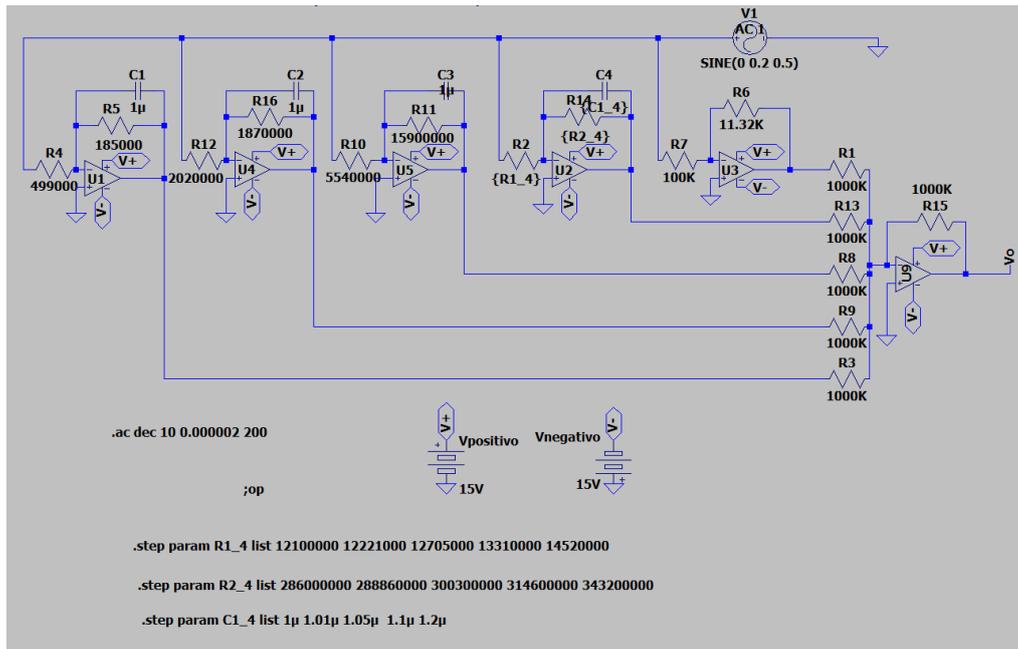


Figura III.7. Circuito electrónico en LTspice del circuito propuesto en la literatura que aproxima el modelo de aproximación de Matsuda aplicando tolerancias positivas a los componentes del bloque AO4.

Aplicando tolerancias negativas en AO4

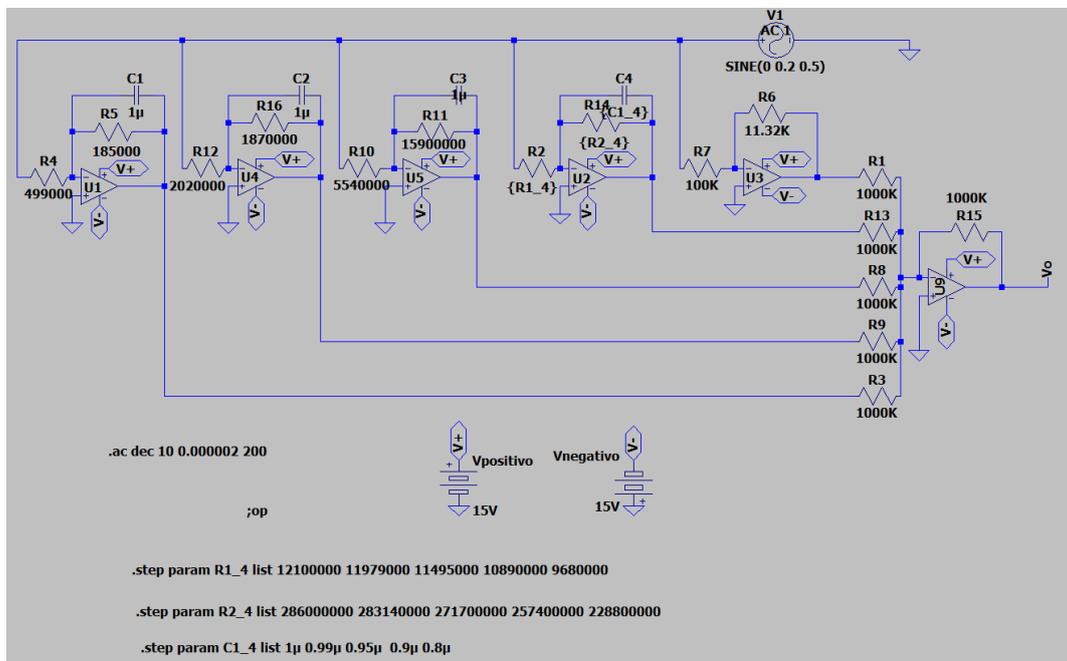


Figura III.9. Circuito electrónico en LTspice del circuito propuesto en la literatura que aproxima el modelo de aproximación de Matsuda aplicando tolerancias negativas a los componentes del bloque AO4.

Aplicando tolerancias positivas en AO5 (parte 1 y 2)

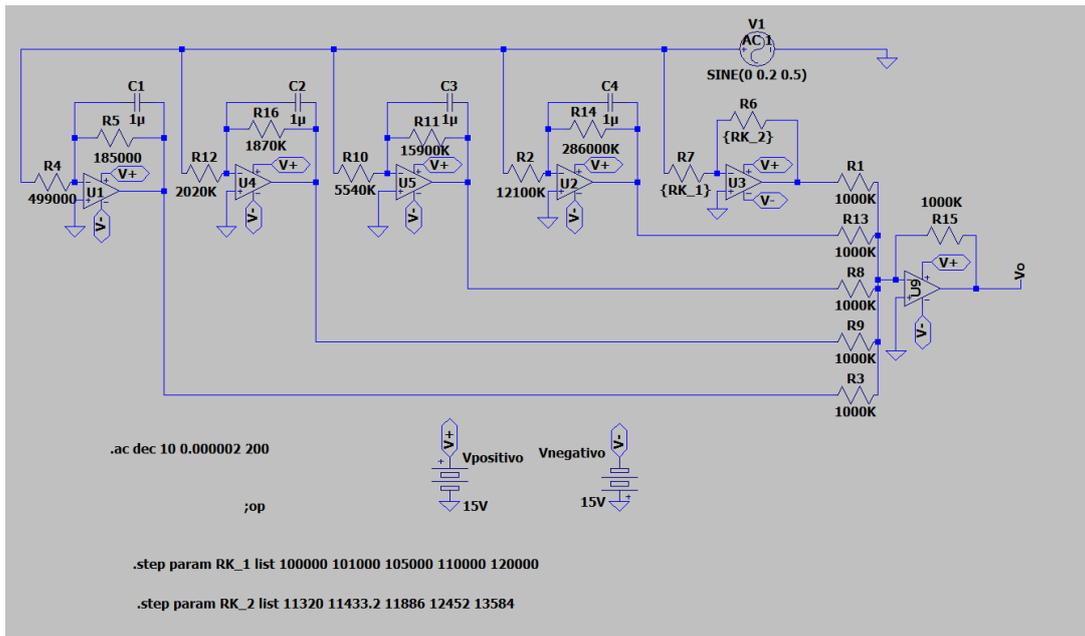


Figura III.10. Circuito electrónico en LTspice del circuito propuesto en la literatura que aproxima el modelo de aproximación de Matsuda aplicando tolerancias positivas a los componentes del bloque AO5.

Aplicando tolerancias negativas en AO5 (parte 1 y 2)

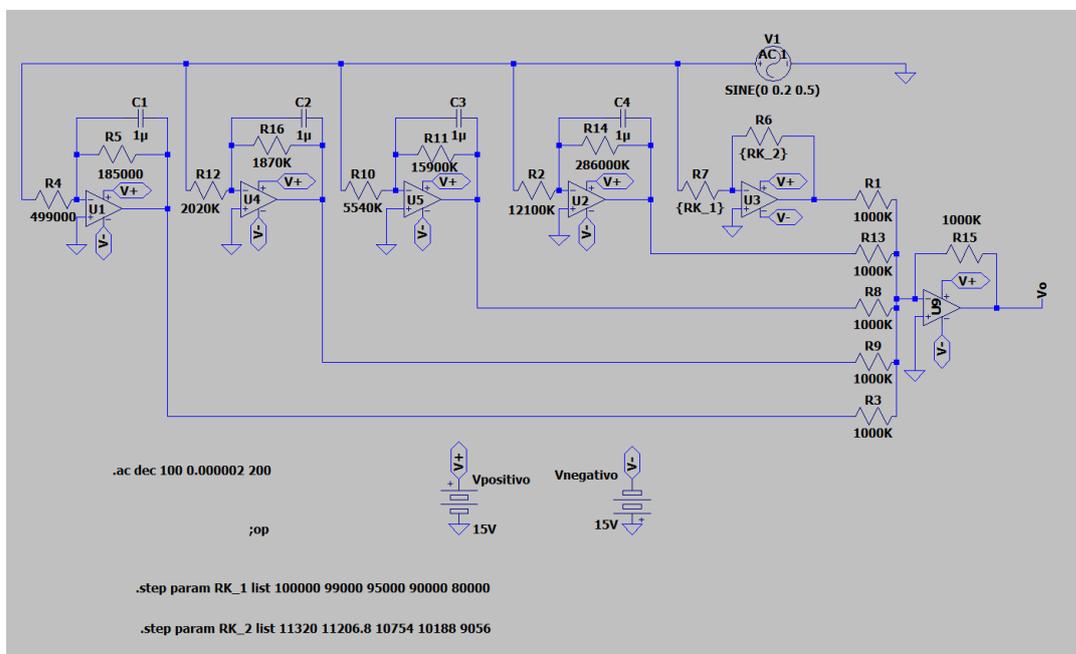


Figura III.11. Circuito electrónico en LTspice del circuito propuesto en la literatura que aproxima el modelo de aproximación de Matsuda aplicando tolerancias negativas a los componentes del bloque AO5.

Aplicando tolerancias positivas en AO6 (parte 1 y 2)

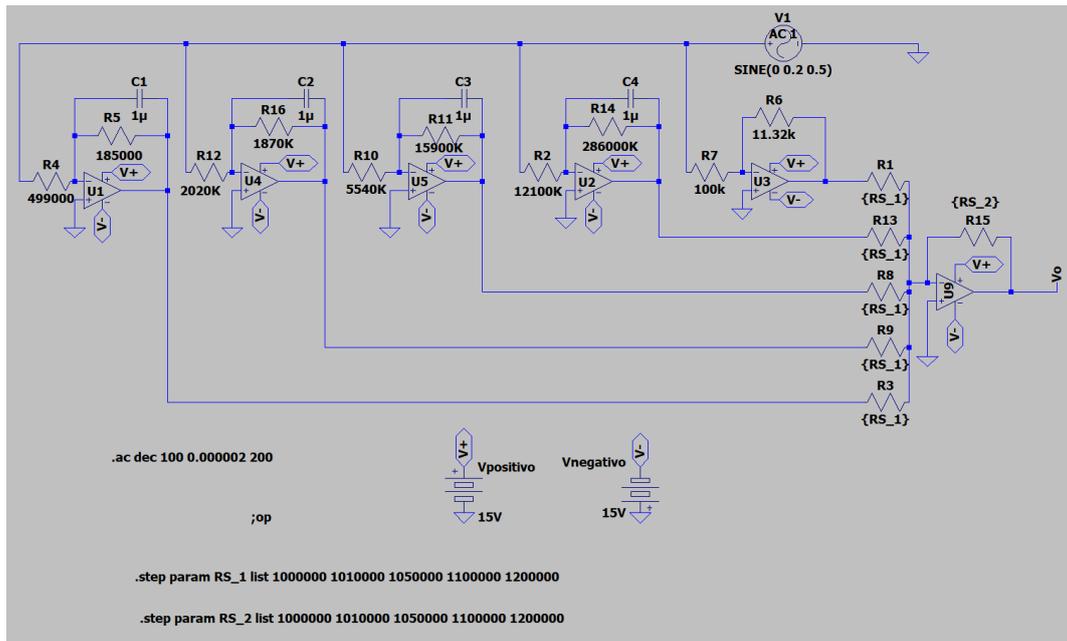


Figura III.12. Circuito electrónico en LTspice del circuito propuesto en la literatura que aproxima el modelo de aproximación de Matsuda aplicando tolerancias positivas a los componentes del bloque AO6.

Aplicando tolerancias positivas en AO6 (parte 1 y 2)

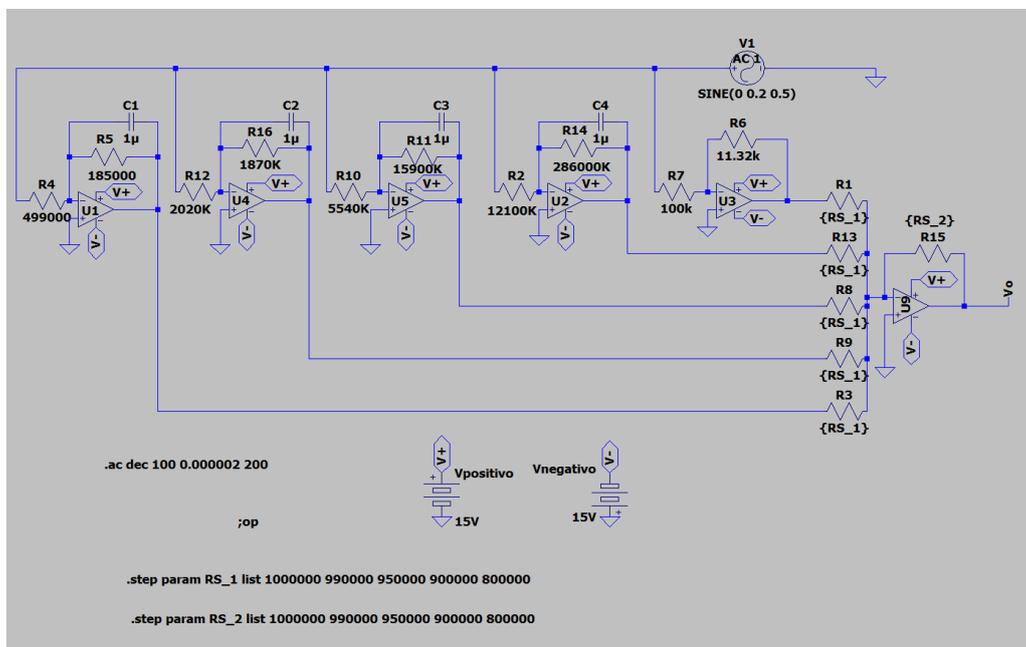


Figura III.13. Circuito electrónico en LTspice del circuito propuesto en la literatura que aproxima el modelo de aproximación de Matsuda aplicando tolerancias negativas a los componentes del bloque AO6.

III.9 Estudio de sensibilidad

Durante el estudio de sensibilidad se realizarán las siguientes experiencias:

III.9.1 Integrador fraccionario ideal en *MATLAB* frente a aproximación de Matsuda teórica en *MATLAB*

Se extraerán los valores de fase y magnitud respecto a la frecuencia del integrador fraccionario ideal sin aproximar y del modelo de aproximación de Matsuda de cuarto orden propuesto en la literatura. Con ellos, hallaremos el error relativo del modelo de aproximación de Matsuda de cuarto orden frente al integrador fraccionario ideal sin aproximar, además se calculará el error cuadrático medio en el ancho de banda de trabajo del modelo de aproximación de Matsuda que, como se indica en la literatura, es desde 16 mHz a 1.6 Hz.

III.8.2 Integrador fraccionario ideal en *MATLAB* frente a circuito aproximación de Matsuda con componentes ideales en *LTspice*

Extraeremos los valores de fase y magnitud respecto a la frecuencia del integrador fraccionario ideal sin aproximar y del circuito analógico (con 0% de tolerancia en sus componentes) que implementa el modelo de aproximación de Matsuda de cuarto orden propuesto en la literatura. Con ellos, se determinará el error relativo del circuito analógico que implementa el modelo de aproximación de Matsuda de cuarto orden (con 0% de tolerancia en sus componentes) frente al integrador fraccionario ideal sin aproximar, además se calculará el error cuadrático medio del ancho de banda de trabajo del circuito analógico que implementa el modelo de aproximación de Matsuda que, como se indica en la literatura, es de 16 mHz a 1.6 Hz.

III.8.3 Integrador fraccionario ideal en *MATLAB* frente a circuito aproximación de Matsuda con componentes reales en *LTspice*

Se extraerán los valores de fase y magnitud respecto a la frecuencia del integrador fraccionario ideal sin aproximar y del circuito analógico (con valores de tolerancia normalizados - 1%, 5%, 10%, 20% - en sus componentes) que implementa el modelo de aproximación de Matsuda de cuarto orden propuesto en la literatura. Con ellos, se obtendrá el error relativo del circuito analógico que implementa el modelo de aproximación de Matsuda de cuarto orden (con valores de tolerancia normalizados - 1%, 5%, 10%, 20% - en sus componentes) frente al integrador fraccionario ideal sin aproximar, además se calculará el error cuadrático medio en el ancho de banda de trabajo del circuito analógico que implementa el modelo de aproximación de Matsuda que, como se indica en la literatura, es de 16 mHz a 1.6 Hz.

III.10 Aumento de orden y del ancho de banda de la aproximación de Matsuda

Consideramos el ancho de banda del modelo de aproximación de Matsuda de cuarto orden propuesto en la literatura, de 16 mHz a 1.6 Hz, algo corto, lo que puede ser un problema a la hora de implementar este circuito físicamente. Por ello, se plantearon 5 propuestas de modelo de aproximación de Matsuda de distintos órdenes con un ancho de banda superior, manteniendo el valor de $\alpha = -0.5$:

- Modelo de aproximación de Matsuda de cuarto orden, cuyo ancho de banda de trabajo es igual al propuesto en la literatura, es decir, de 16 mHz a 1.6 Hz. Se compararán ambos para ver cuál de los dos es más eficiente en el rango de frecuencias para el cual está diseñado.
- Modelo de aproximación de Matsuda de cuarto orden, cuyo ancho de banda de trabajo aumenta 100 veces hacia la derecha al propuesto en la literatura, es decir, de 16 mHz a 160 Hz.
- Modelo de aproximación de Matsuda de cuarto orden, cuyo ancho de banda de trabajo aumenta 1000 veces hacia la derecha al propuesto en la literatura, es decir, de 16 mHz a 1600 Hz.
- Modelo de aproximación de Matsuda de quinto orden, cuyo ancho de banda de trabajo aumenta 10000 veces hacia la derecha al propuesto en la literatura, es decir, de 16 mHz a 16 kHz.
- Modelo de aproximación de Matsuda de sexto orden, cuyo ancho de banda de trabajo aumenta 10000 veces hacia la derecha al propuesto en la literatura, es decir, de 16 mHz a 16 kHz.

Dichas propuestas fueron realizadas a través de un algoritmo computacional, el cual nos permite obtener una aproximación de Matsuda de un integrador fraccionario $s^{-\alpha}$. El flujograma de dicho algoritmo se puede observar en la Figura III.14.

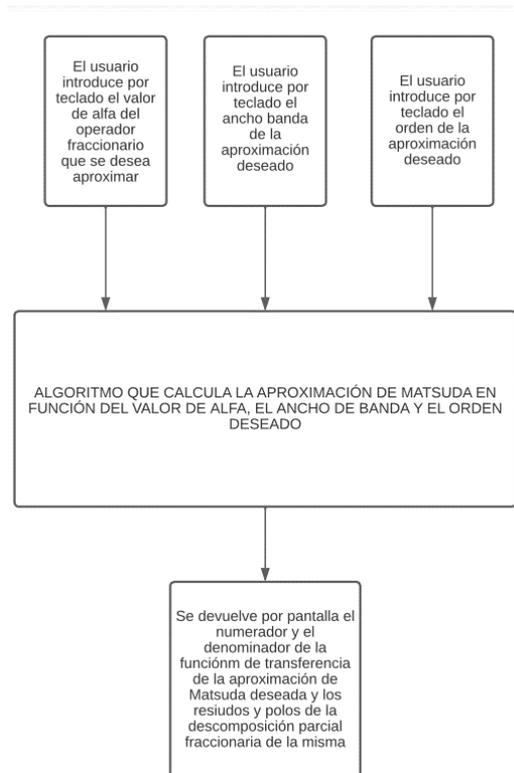


Figura III.14. Flujograma del algoritmo computacional que calcula la aproximación de Matsuda personalizada de un integrador fraccionario $s^{-\alpha}$.

III.10.1 Cuarto orden, ancho de banda: 16 mHz - 1.6 Hz

La función de transferencia que hemos obtenido para este modelo se puede observar en la Ec.28:

$$T_m(s) = \frac{s^4 + 57.0335s^3 + 243.7070s^2 + 151.9906s + 11.6956}{11.6956s^4 + 151.9906s^3 + 243.7070s^2 + 57.0335s + 1} \quad [\text{Ec. 28}]$$

Y su comportamiento en frecuencia, comparado con el integrador fraccionario ideal sin aproximar, se muestra en la Figura III.15:

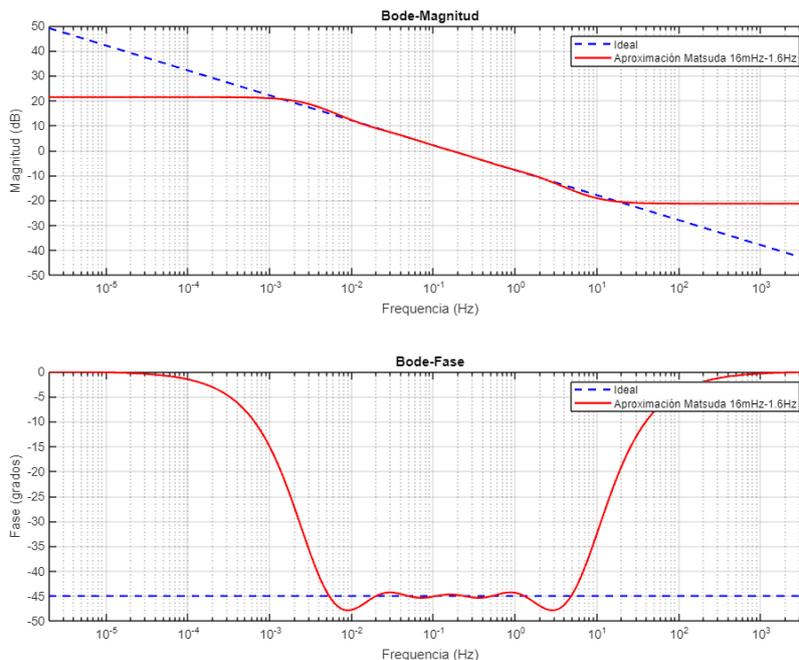


Figura III.15. Diagrama de Bode de la aproximación de Matsuda de cuarto orden con ancho de banda 16 mHz-1.6 Hz propuesta por nosotros.

Como vemos en la Figura III.15, esta aproximación replica bastante bien la respuesta ideal en las frecuencias para la cuales ha sido diseñado, es decir, de 16mHz a 1.6 Hz.

Si descomponemos en fracciones parciales esa función de transferencia, se obtiene la Ec.29:

$$T_m(s) = \frac{2.5708}{s - 11.1689} + \frac{0.6973}{s - 1.5483} + \frac{0.3118}{s - 0.2593} + \frac{0.1855}{s - 0.0191} + 0.0855 \quad [\text{Ec. 29}]$$

En la Tabla III.3 se identifica cada parte de la Ec.29:

RESIDUOS	2,5708	0,6973	0,3118	0,1855
[POLOS]	11,1689	1,5483	0,2593	0,0191
GANANCIA K	0,0855			

Table III.3. Identificación de residuos, polos y ganancia (k) de la descomposición fraccionaria de la función de transferencia producida por la aproximación de Matsuda.

Con esto, aplicando el método anteriormente explicado y haciendo uso de las Ecs. 19, 20, 21, 22, 23, 24, 25 y 26, podemos implementar esa descomposición fraccionaria

mediante filtros pasa baja activos (AO1, AO2, AO3, AO4), un amplificador inversor (AO5) y un sumador inversor (AO6).

Si fijamos los valores comerciales de los siguientes componentes:

- $C_{1,1} = 1 \cdot 10^{-6} F$
- $C_{1,2} = 1 \cdot 10^{-6} F$
- $C_{1,3} = 1 \cdot 10^{-6} F$
- $C_{1,4} = 10 \cdot 10^{-6} F$
- $R_{k1} = 1 \cdot 10^6 \Omega$

Y manteniendo R_{s1} y R_{s2} con valor de 1 M Ω .

Los valores de los componentes del circuito serían los que se muestran en la Tabla III.4:

COMPONENTES AO1				
F	C1,1	0,000001	RESIDUO	2,5708
Ω	R1,1	388984	POLO	11,1689
Ω	R1,2	89534		

COMPONENTES AO2				
F	C1,2	0,000001	RESIDUO	0,6973
Ω	R1,2	1434102	POLO	1,5483
Ω	R2,2	645870		

COMPONENTES AO3				
F	C1,3	0,000001	RESIDUO	0,3118
Ω	R1,3	3207184	POLO	0,2593
Ω	R2,3	3856537		

COMPONENTES AO4				
F	C1,4	0,00001	RESIDUO	0,1855
Ω	R1,4	539084	POLO	0,0191
Ω	R2,4	5235602		

COMPONENTES AO5				
Ω	RK1	100000	GANANCIA K	0,0855
Ω	RK2	8550		

Tabla III.4. Propuesta de valores resistivos y capacitivos para el modelo del circuito de la aproximación de Matsuda de cuarto orden.

Por tanto, el modelo de circuito analógico para implementarlo sería el que se observa en la Figura III.16.

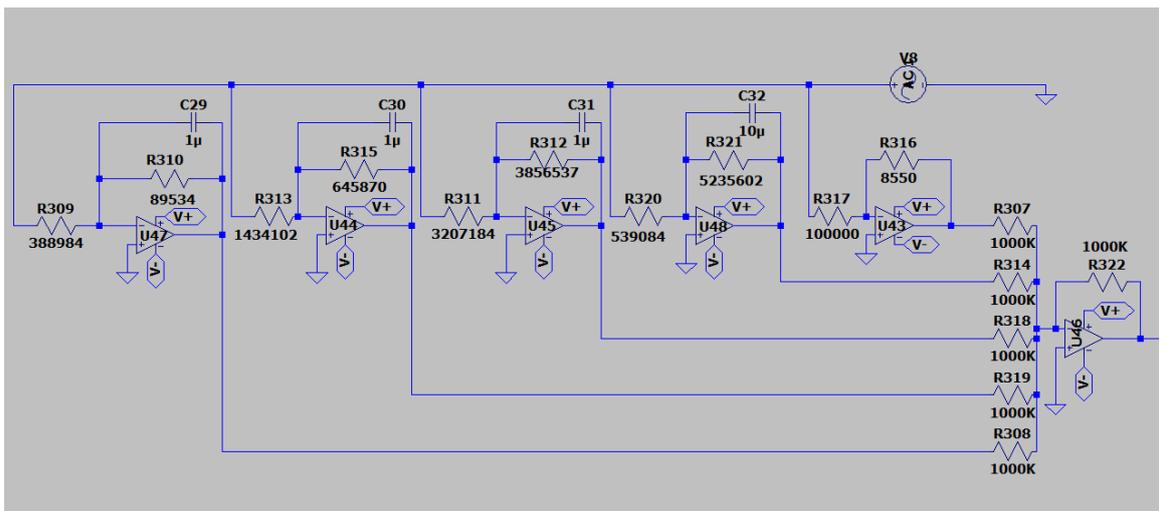


Figura III.16. Circuito de la aproximación de Matsuda de cuarto orden en LTspice con los valores propuestos.

En el “Capítulo IV: Resultados”, se mostrará la salida en función de la frecuencia de ese circuito y se extraerán sus datos de fase y magnitud para, mediante herramientas como el error relativo y el error cuadrático medio, compararlo con el integrador fraccionario ideal sin aproximar.

Comparación con el modelo propuesto en la literatura

Para esta propuesta de modelo de aproximación de Matsuda, con un ancho de banda igual al propuesto en la literatura [1], compararemos ambos para ver cuál de los dos posee un mejor rendimiento en dicho rango de frecuencias.

III.10.2 Cuarto orden, ancho de banda: 16 mHz - 160 Hz

La función de transferencia obtenida para este modelo se puede observar en la Ec.30:

$$T_m(s) = \frac{1 \cdot 10^5 \cdot [0.00001s^4 + 0.018498609395543s^3 + \dots]}{1 \cdot 10^5 \cdot [0.000718481101154s^4 + 0.220995742128531s^3 + \dots]} \dots$$

$$\frac{\dots + 1.337167963451648s^2 + 6.988498983253872s + 2.272036735432190]}{\dots + 4.228496378716001s^2 + 5.849773923570728s + 0.316227766016838]} \quad [\text{Ec. 30}]$$

Y su comportamiento en frecuencia, comparado con el integrador fraccionario ideal sin aproximar, se muestra en la Figura III.17:

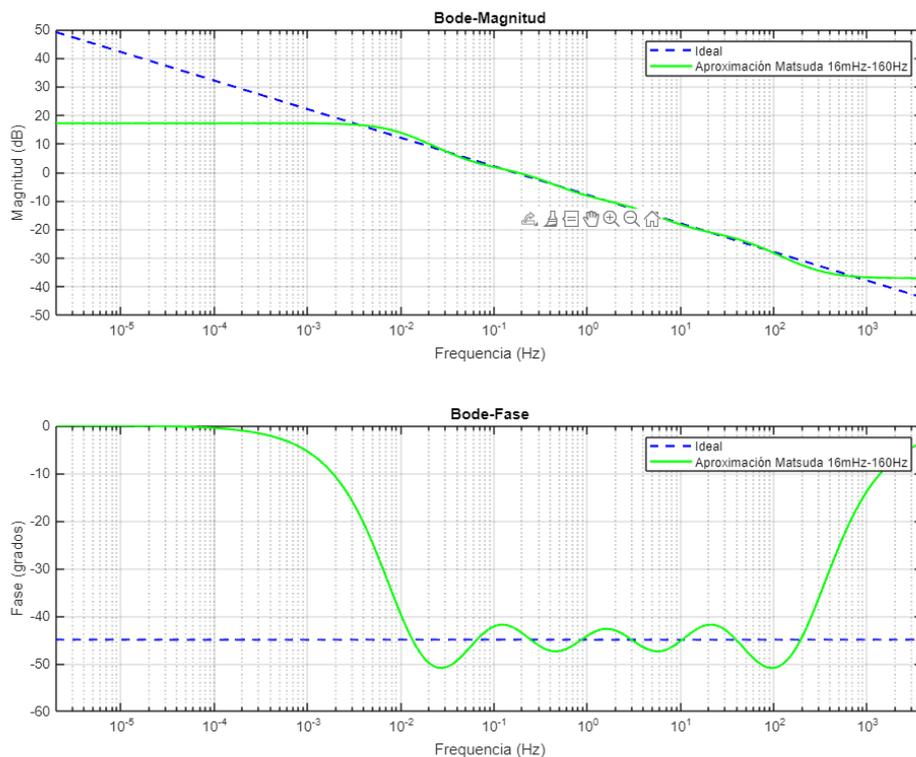


Figura III.17. Diagrama de Bode de la aproximación de Matsuda de cuarto orden con ancho de banda 16 mHz-160 Hz propuesta por nosotros.

Como vemos en la Figura III.17, el modelo propuesto aproxima la respuesta en magnitud y fase del integrador fraccionario ideal entre las frecuencias de 16 mHz a 160 Hz, pero se observan más oscilaciones que en el rango de 16 mHz a 1.6 Hz.

Si descomponemos en fracciones parciales esa función de transferencia y realizamos una aproximación de 4 decimales, obtenemos la Ec.31:

$$T_m(s) = \frac{16.5571}{s - 287.1936} + \frac{3.5353}{s - 18.8983} + \frac{1.0231}{s - 1.4392} + \frac{0.3502}{s - 0.0563} + 0.0139 \quad [\text{Ec. 31}]$$

En la Tabla III.5 se identifica cada parte de la Ec.31:

RESIDUOS	16,5571	3,5353	1,0231	0,3502
POLOS	287,1936	18,8983	1,4392	0,0563
GANANCIA K	0,0139			

Tabla III.5 Identificación de residuos, polos y ganancia (k) de la descomposición fraccionaria de la función de transferencia producida por la aproximación de Matsuda.

Con esto, aplicando el método anteriormente explicado y haciendo uso de las Ecs. 19, 20, 21, 22, 23, 24, 25 y 26, podemos implementar esa descomposición fraccionaria mediante filtros pasa baja activos (AO1, AO2, AO3, AO4), un amplificador inversor (AO5) y un sumador inversor (AO6).

Si fijamos los valores comerciales de los siguientes componentes:

- $C_{1,1} = 1 \cdot 10^{-6} F$
- $C_{1,2} = 1 \cdot 10^{-6} F$
- $C_{1,3} = 1 \cdot 10^{-6} F$
- $C_{1,4} = 10 \cdot 10^{-6} F$
- $R_{k1} = 1 \cdot 10^5 \Omega$

Y manteniendo R_{s1} y R_{s2} con valor de 1 M Ω .

En la Tabla III.6 se muestran los valores de los componentes del circuito para este caso:

COMPONENTES AO1				
F	C1,1	0,000001	RESIDUO	16,5572
Ω	R1,1	60397	POLO	287,1913
Ω	R1,2	3482		

COMPONENTES AO2				
F	C1,2	0,000001	RESIDUO	3,5353
Ω	R1,2	282858	POLO	18,8982
Ω	R2,2	52915		

COMPONENTES AO3				
F	C1,3	0,000001	RESIDUO	1,0231
Ω	R1,3	977444	POLO	1,4392
Ω	R2,3	694830		

COMPONENTES AO4				
F	C1,4	0,00001	RESIDUO	0,3502
Ω	R1,4	285543	POLO	0,0056
Ω	R2,4	17747382		

COMPONENTES AO5				
Ω	RK1	100000	GANANCIA K	0,0139
Ω	RK2	1391		

Tabla III.6. Propuesta de valores resistivos y capacitivos para el modelo del circuito de la aproximación de Matsuda de cuarto orden.

El modelo de circuito analógico para implementarlo se puede observar en la Figura III.18:

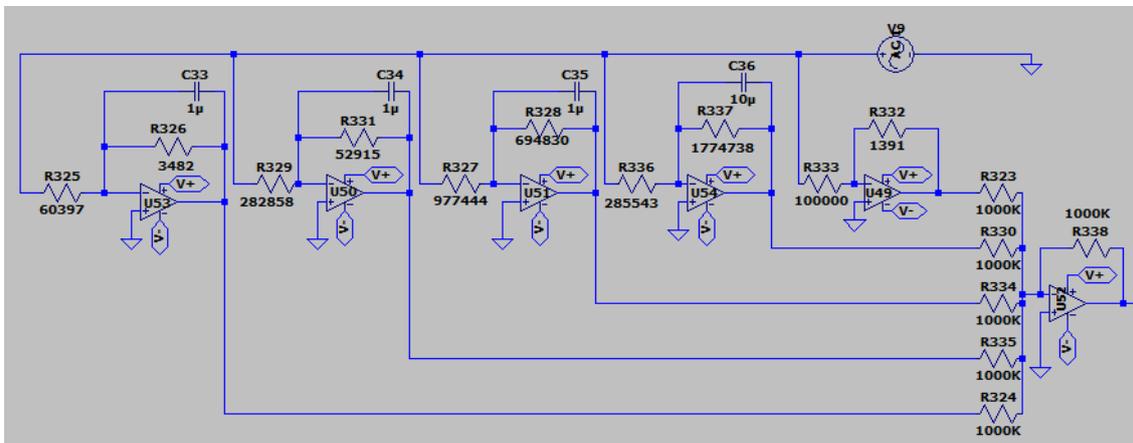


Figura III.18. Circuito de la aproximación de Matsuda de cuarto orden en LTspice con los valores propuestos.

En el “Capítulo IV: Resultados”, se mostrará la salida en función de la frecuencia de ese circuito y se extraerán sus datos de fase y magnitud para, mediante herramientas como el error relativo y el error cuadrático medio, compararlo con el integrador fraccionario ideal sin aproximar.

III.10.3 Cuarto orden, ancho de banda 16 mHz - 1600 Hz

La función de transferencia obtenida para este modelo se puede observar en la Ec.32:

$$T_m(s) = \frac{1 \cdot 10^7 \cdot [0.0000001s^4 + 0.001238408630366s^3 + \dots]}{1 \cdot 10^7 \cdot [0.000019461927314s^4 + 0.032985722622819s^3 + \dots]} \dots$$

$$\frac{\dots + 0.398227607495798s^2 + 5.865783136541496s + 3.460874462145307}{\dots + 2.239398405265697s^2 + 6.964083503270897s + 0.562341325190353} \quad [\text{Ec. 32}]$$

Y su comportamiento en frecuencia, comparado con el integrador fraccionario ideal sin aproximar, se muestra en la Figura III.19:

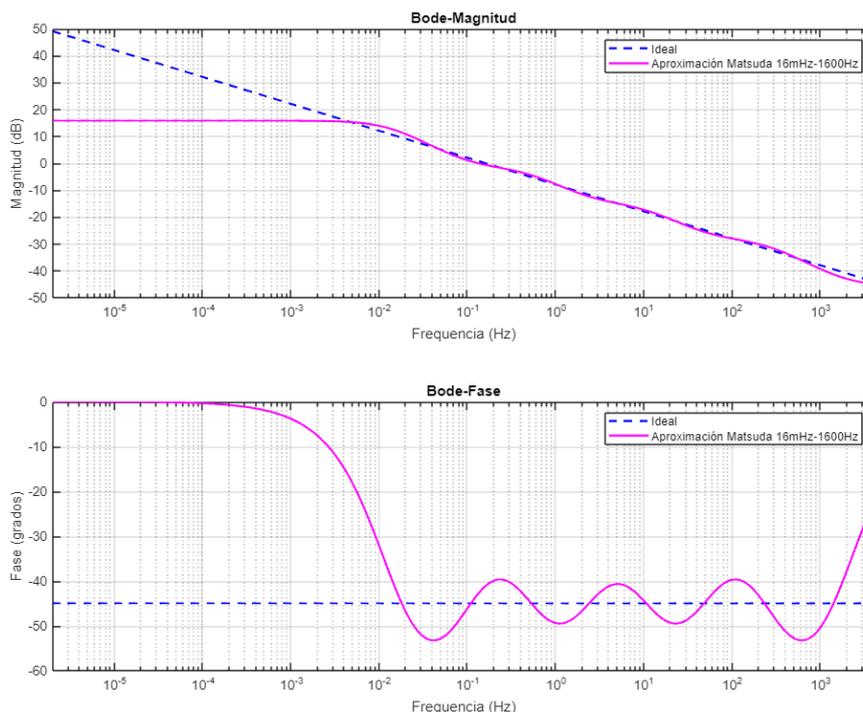


Figura III.19. Diagrama de Bode de la aproximación de Matsuda de cuarto orden con ancho de banda 16 mHz-1600 Hz propuesta por nosotros.

Como vemos en la Figura III.19, el modelo propuesto aproxima la respuesta en magnitud y fase del integrador fraccionario ideal entre las frecuencias de 16 mHz a 1600 Hz, pero se observan oscilaciones aún mayores que en el caso de 16 mHz a 160 Hz.

Si descomponemos en fracciones parciales esa función de transferencia y realizamos una aproximación de 4 decimales, obtenemos la Ec.33:

$$T_m(s) = \frac{44.7472}{s - 1624.1747} + \frac{7.9404}{s - 67.4475} + \frac{1.7845}{s - 3.1794} + \frac{0.4515}{s - 0.0830} + 0.0051 \text{ [Ec. 33]}$$

En la Tabla III.7 se identifica cada parte de la Ec.33:

RESIDUO	44,7472	7,9404	1,7845	0,4515	0,4515
POLO	1.624,1747	67,4475	3,1794	0,0830	0,0830
GANANCIA K	0,0051				

Figura III.7. Identificación de residuos, polos y ganancia (k) de la descomposición fraccionaria de la función de transferencia producida por la aproximación de Matsuda.

Con esto, aplicando el método anteriormente explicado y haciendo uso de las Ecs. 19, 20, 21, 22, 23, 24, 25 y 26, podemos implementar esa descomposición fraccionaria

mediante filtros pasa baja activos (AO1, AO2, AO3, AO4), un amplificador inversor (AO5) y un sumador inversor (AO6).

Si fijamos los valores comerciales de los siguientes componentes:

- $C_{1,1} = 1 \cdot 10^{-6} F$
- $C_{1,2} = 1 \cdot 10^{-6} F$
- $C_{1,3} = 1 \cdot 10^{-6} F$
- $C_{1,4} = 1 \cdot 10^{-6} F$
- $R_{k1} = 1 \cdot 10^5 \Omega$

Y manteniendo R_{s1} y R_{s2} con valor de 1 M Ω .

En la Tabla III.8 se muestran los valores de los componentes del circuito para este caso:

COMPONENTES AO1				
F	C1,1	0,000001	RESIDUO	44,7473
Ω	R1,1	22348	POLO	1624,4314
Ω	R1,2	616		

COMPONENTES AO2				
F	C1,2	0,000001	RESIDUO	7,9404
Ω	R1,2	125938	POLO	67,4463
Ω	R2,2	14827		

COMPONENTES AO3				
F	C1,3	0,000001	RESIDUO	1,7845
Ω	R1,3	560390	POLO	3,1794
Ω	R2,3	314522		

COMPONENTES AO4				
F	C1,4	0,000001	RESIDUO	0,4515
Ω	R1,4	2214800	POLO	0,0828
Ω	R2,4	12071000		

COMPONENTES AO5				
Ω	RK1	100000	GANANCIA K	0,0051
Ω	RK2	514		

Table III.8. Propuesta de valores resistivos y capacitivos para el modelo del circuito de la aproximación de Matsuda de cuarto orden.

El modelo de circuito analógico para implementarlo se puede observar en la Figura III.20:

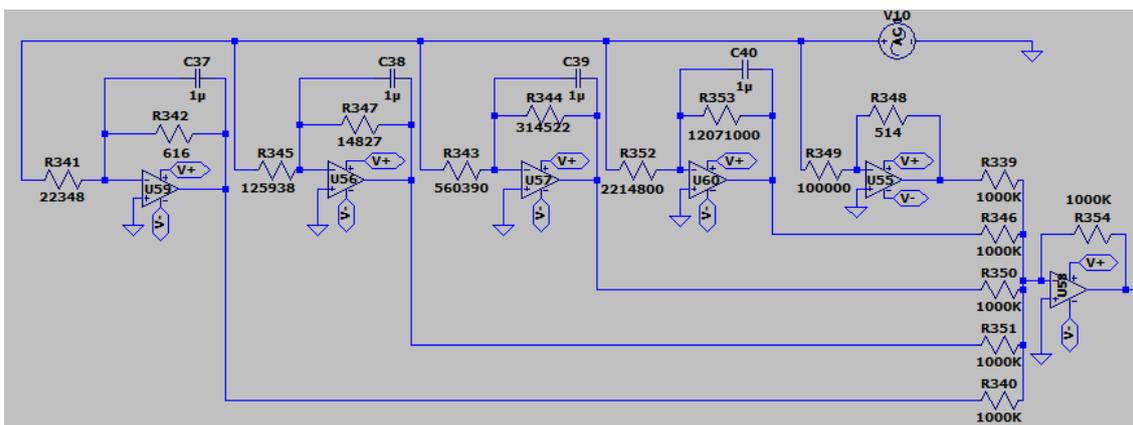


Figura III.20. Circuito de la aproximación de Matsuda de cuarto orden en LTspice con los valores propuestos.

En el “Capítulo IV: Resultados”, se mostrará la salida en función de la frecuencia de ese circuito y se extraerán sus datos de fase y magnitud para, mediante herramientas como el error relativo y el error cuadrático medio, compararlo con el integrador fraccionario ideal sin aproximar.

III.10.4 Quinto orden, ancho de banda: 16 mHz - 16 kHz

Proponemos ahora un nuevo modelo de aproximación de Matsuda para el ancho de banda de trabajo de 16 mHz a 16 kHz, pero con un orden mayor en la aproximación, en concreto quinto orden, lo cual hará más parecida la respuesta del mismo frente al integrador fraccionario ideal, pero añadirá más términos a la descomposición fraccionaria de la función de transferencia y, por tanto, la necesidad de implementar más filtros paso bajos en el circuito analógico.

La función de transferencia obtenida para este modelo se puede observar en la Ec.34:

$$T_m(s) = \frac{1 \cdot 10^{12} \cdot [0.000000000001s^5 + 0.000000133979326s^4 + \dots]}{1 \cdot 10^{12} \cdot [0.000000000633643s^5 + 0.000012150819377s^4 + \dots]} \dots$$

$$\dots \frac{\dots 0.000514254310515s^3 + 0.105116254278369s^2 + \dots}{\dots + 0.010511625427837s^3 + 0.514254310514794s^2 + \dots} \dots$$

$$\dots \frac{\dots + 1.215081937656468s + 0.633643118230499}{\dots + 1.339793258599135s + 0.100000000000002} \text{ [Ec. 34]}$$

Y su comportamiento en frecuencia, comparado con el integrador fraccionario ideal sin aproximar, se muestra en la Figura III.21:

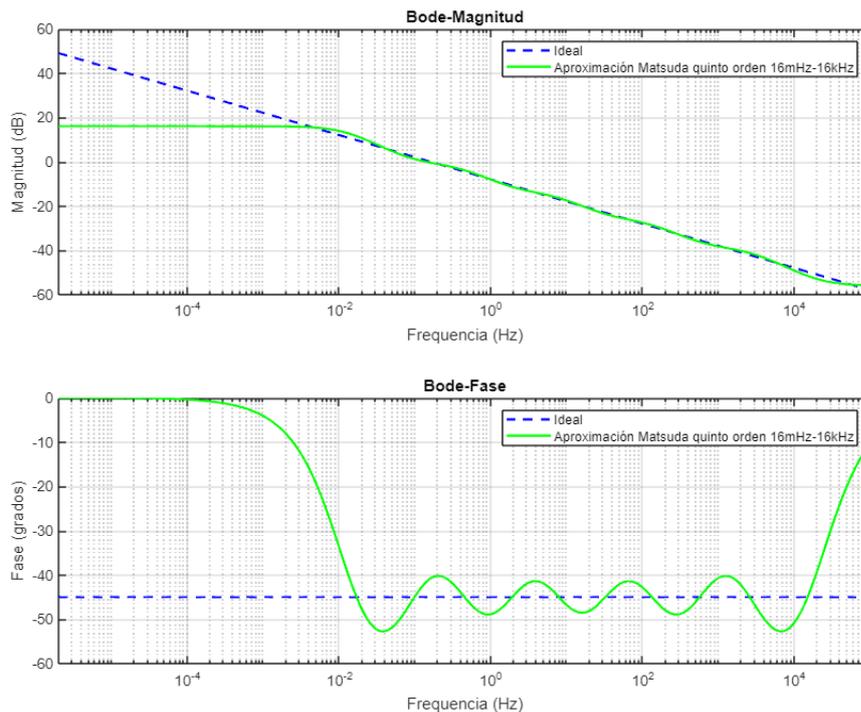


Figura III.21. Diagrama de Bode de la aproximación de Matsuda de quinto orden con ancho de banda 16 mHz-16 kHz propuesta por nosotros.

Como vemos en la Figura III.21, el modelo propuesto aproxima la respuesta en magnitud y fase del integrador fraccionario ideal entre las frecuencias de 16mHz a 16kHz.

Si descomponemos en fracciones parciales esa función de transferencia y realizamos una aproximación de 4 decimales obtenemos la Ec.35:

$$T_m(s) = \frac{145.8968}{s - 18279.5829} + \frac{26.9243}{s - 853.6737} + \frac{6.3525}{s - 49.1121} + \frac{1.5771}{s - 2.6790} + \frac{0.4289}{s - 0.0769} + \dots + 0.0016 \quad [\text{Ec. 35}]$$

En la Tabla III.9 se identifica cada parte de la Ec.35:

RESIDUO	145,8968	26,9243	6,3525	1,5771	0,4289
[POLO]	18.270,5829	853,6737	49,1121	2,6790	0,0769
GANANCIA K	0,0016				

Tabla III.9. Identificación de residuos, polos y ganancia (k) de la descomposición fraccionaria de la función de transferencia producida por la aproximación de Matsuda.

Con esto. aplicando el método anteriormente explicado y haciendo uso de las Ecs.19, 20, 21, 22, 23, 24, 25 y 26, podemos implementar esa descomposición fraccionaria mediante filtros pasa baja activos (AO1, AO2, AO3, AO4, AO5), un amplificador inversor (AO6) y un sumador inversor (AO7).

Si fijamos los valores comerciales de los siguientes componentes:

- $C_{1,1} = 1 \cdot 10^{-6} F$
- $C_{1,2} = 1 \cdot 10^{-6} F$
- $C_{1,3} = 1 \cdot 10^{-6} F$
- $C_{1,4} = 1 \cdot 10^{-6} F$
- $R_{k1} = 1 \cdot 10^6 \Omega$

Y manteniendo R_{s1} y R_{s2} con valor de 1 M Ω .

En la Tabla III.10 se muestran los valores de los componentes del circuito para este caso:

COMPONENTES AO1				
F	C1,1	0,000001	RESIDUO	145,9002
Ω	R1,1	6854	POLO	18181,8182
Ω	R1,2	55		

COMPONENTES AO2				
F	C1,2	0,000001	RESIDUO	26,9244
Ω	R1,2	37141	POLO	853,9710
Ω	R2,2	1171		

COMPONENTES AO3				
F	C1,3	0,000001	RESIDUO	6,3526
Ω	R1,3	157417	POLO	49,1111
Ω	R2,3	20362		

COMPONENTES AO4				
F	C1,4	0,000001	RESIDUO	1,5771
Ω	R1,4	634078	POLO	2,6790
Ω	R2,4	373278		

COMPONENTES AO5				
F	C1,5	0,000001	RESIDUO	0,4289
Ω	R1,5	2331432	POLO	0,0769
Ω	R2,5	13003067		

COMPONENTES AO6				
Ω	RK1	100000	GANANCIA K	0,0051
Ω	RK2	514		

Tabla III.10. Propuesta de valores resistivos y capacitivos para el modelo del circuito de la aproximación de Matsuda de quinto orden.

El modelo de circuito analógico para implementarlo se puede observar en la Figura III.22:

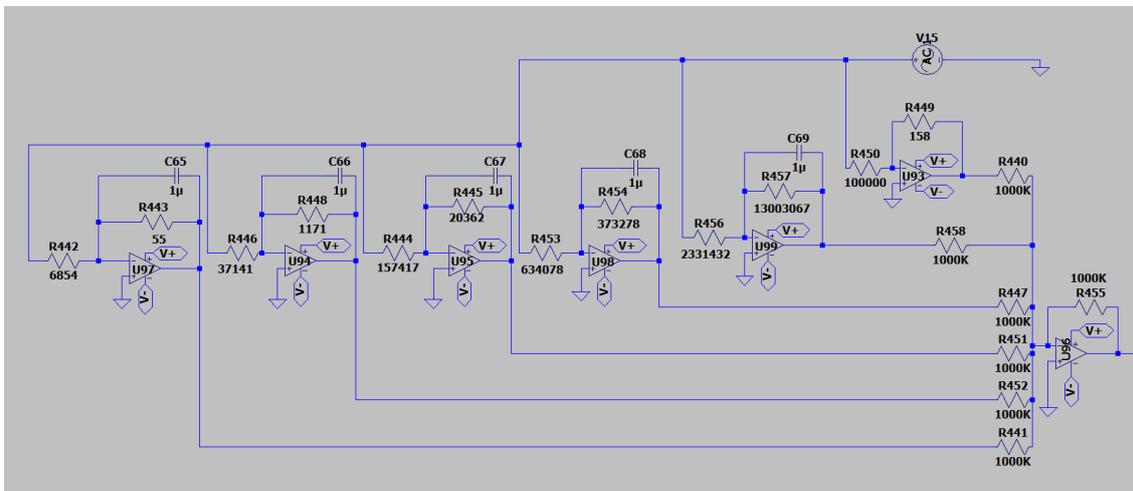


Figura III.22. Circuito de la aproximación de Matsuda de quinto orden en LTspice con los valores propuestos.

En el “Capítulo IV: Resultados”, se mostrará la salida en función de la frecuencia de ese circuito y se extraerán sus datos de fase y magnitud para, mediante herramientas como el error relativo y el error cuadrático medio, compararlo con el integrador fraccionario ideal sin aproximar.

III.10.5 Sexto orden, ancho de banda: 16 mHz - 16 kHz

La función de transferencia obtenida para este modelo se puede observar en la Ec.36:

$$T_m(s) = \frac{1 \cdot 10^{14} \cdot [0.000000000000001s^6 + 0.000000001876179s^5 + \dots]}{1 \cdot 10^7 \cdot [0.0000000000007221s^6 + 0.000000227792016s^5 + \dots]} \dots$$

$$\dots \frac{\dots 0.000014187976232s^4 + 0.008594046600656s^3 + 0.472723373027441s^2 + \dots}{1 \cdot 10^7 \cdot [0.000472723373027s^4 + 0.085940466006556s^3 + 1.418797623230473s^2 + \dots]} \dots$$

$$\dots \frac{\dots + 2.277920156384798s + 0.722137949655096]}{\dots + 1.876178675111126s + 0.099999999999992]} \quad [\text{Ec. 36}]$$

Y su comportamiento en frecuencia, comparado con el integrador fraccionario ideal sin aproximar, se muestra en la Figura III.23:

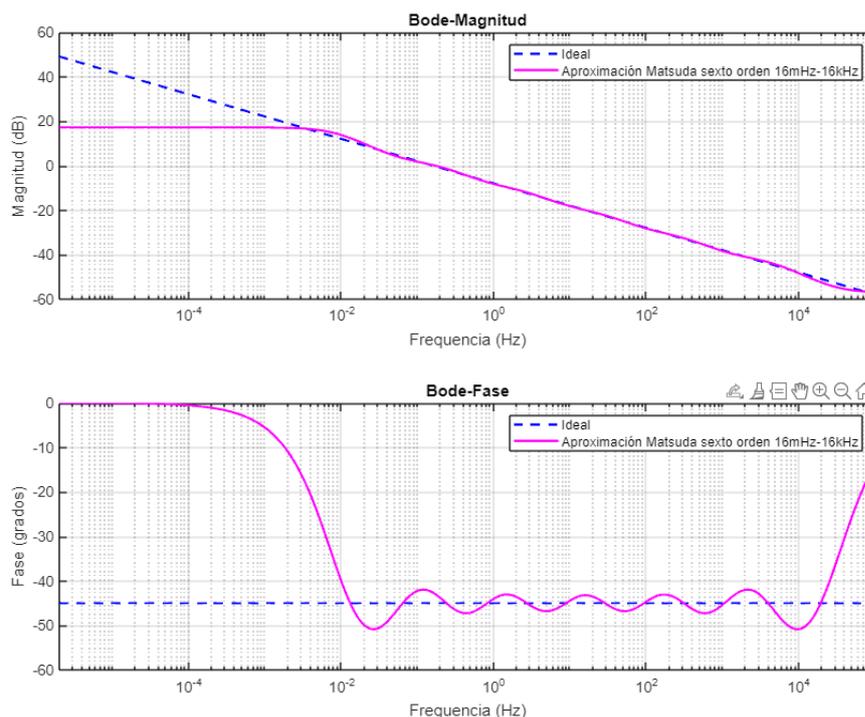


Figura III.23. Diagrama de Bode de la aproximación de Matsuda de sexto orden con ancho de banda 16 mHz-16 kHz propuesta por nosotros.

Como vemos en la Figura III.23, el modelo propuesto aproxima la respuesta en magnitud y fase del integrador fraccionario ideal entre las frecuencias de 16 mHz a 16 kHz, pero se observan oscilaciones menores que en el caso de 16 mHz a 16 kHz y, por tanto, un comportamiento más aproximado al integrador fraccionario ideal que en el modelo de aproximación de quinto orden.

Si descomponemos en fracciones parciales esa función de transferencia y realizamos una aproximación de 4 decimales, obtenemos la Ec.37:

$$T_m(s) = \frac{166.0684}{s - 29325.7176} + \frac{35.4134}{s - 2019.1698} + \frac{10.1784}{s - 181.0450} + \frac{3.1315}{s - 16.7374} + \frac{0.9885}{s - 1.3872} + \dots$$

$$\dots + \frac{0.3472}{s - 0.0556} + 0.0014 \quad [\text{Ec. 37}]$$

En la Tabla III.11 se identifica cada parte de la Ec.37:

RESIDUO	166,0684	35,4134	10,1784	3,1315	0,9885	0,3472
POLO	29.325,7176	2.019,1698	181,0459	16,7374	1,3872	0,0556
GANANCIA K	0,0014					

Tabla III.11. Identificación de residuos, polos y ganancia (k) de la descomposición fraccionaria de la función de transferencia producida por la aproximación de Matsuda.

Con esto, aplicando el método anteriormente explicado y haciendo uso de las Ecs. 19, 20, 21, 22, 23, 24, 25 y 26, podemos implementar esa descomposición fraccionaria mediante filtros pasa baja activos (AO1, AO2, AO3, AO4, AO5, AO6), un amplificador inversor (AO7) y un sumador inversor (AO8).

Si fijamos los valores comerciales de los siguientes componentes:

- $C_{1,1} = 1 \cdot 10^{-6} F$
- $C_{1,2} = 1 \cdot 10^{-6} F$
- $C_{1,3} = 1 \cdot 10^{-6} F$
- $C_{1,4} = 2.2 \cdot 10^{-6} F$
- $R_{k1} = 1 \cdot 10^6 \Omega$

Y manteniendo R_{s1} y R_{s2} con valor de 1 M Ω .

En la Tabla III.12 se muestran los valores de los componentes del circuito para este caso:

COMPONENTES AO1				
F	C1,1	0,000001	RESIDUO	166,0578
Ω	R1,1	6022	POLO	29411,7647
Ω	R1,2	34		

COMPONENTES AO2				
F	C1,2	0,000001	RESIDUO	35,4133
Ω	R1,2	28238	POLO	2020,2020
Ω	R2,2	495		

COMPONENTES AO3				
F	C1,3	0,000001	RESIDUO	10,1784
Ω	R1,3	98247	POLO	181,0610
Ω	R2,3	5523		

COMPONENTES AO4				
F	C1,4	0,000001	RESIDUO	3,1315
Ω	R1,4	319338	POLO	16,7375
Ω	R2,4	59746		

COMPONENTES AO5				
F	C1,5	0,000001	RESIDUO	0,9885
Ω	R1,5	1011661	POLO	1,3872
Ω	R2,5	720853		

COMPONENTES AO6				
F	C1,6	0,0000022	RESIDUO	0,3472
Ω	R1,6	1309181	POLO	0,0556
Ω	R2,6	8170516		

COMPONENTES AO7				
Ω	RK1	100000	GANANCIA K	0,0014
Ω	RK2	138		

Tabla III.12. Propuesta de valores resistivos y capacitivos para el modelo del circuito de la aproximación de Matsuda de sexto orden.

El modelo de circuito analógico para implementarlo se puede observar en la Figura III.24:

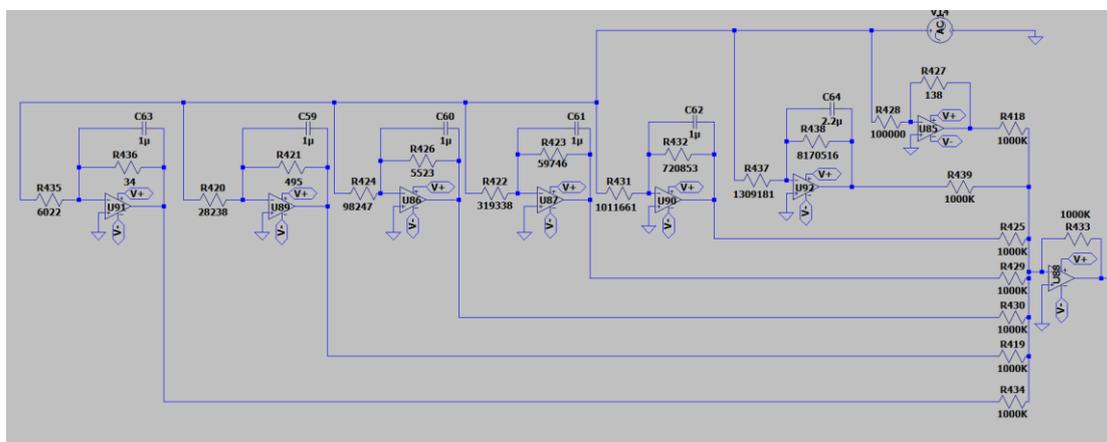


Figura III.24. Circuito de la aproximación de Matsuda de sexto orden en LTSpice con los valores propuestos.

En el “Capítulo IV: Resultados”, se mostrará la salida en función de la frecuencia de ese circuito y se extraerán sus datos de fase y magnitud para, mediante herramientas como el error relativo y el error cuadrático medio, compararlo con el integrador fraccionario ideal sin aproximar.

Comparación con la aproximación de Matsuda de quinto y sexto orden con el mismo ancho de banda de 16 mHz a 16 kHz.

Compararemos, en el “Capítulo IV: Resultados”, el rendimiento de esta propuesta de modelo de aproximación de Matsuda de sexto orden con el integrador fraccionario ideal y así veremos si este aumento del orden produce una respuesta que sea significativamente mejor que la de quinto orden para este ancho de banda. Con ello, comprobaremos si realmente vale la pena aumentar el orden de la aproximación y añadir más elementos al circuito analógico o, si la mejora es tan poco significativa que podemos conformarnos con implementar una de quinto orden.

III.11 Implementación de circuitos en PCB

Se implementará en una PCB el circuito para una aproximación de Matsuda de cuarto orden con un ancho de banda de 16 mHz a 1600 Hz y, en otra PCB, el correspondiente para una aproximación de Matsuda de sexto orden con un ancho de banda de 16 mHz a 16 kHz. Para ambos casos, se obtendrá su Diagrama de Bode para compararlo con el del integrador fraccionario ideal y con la aproximación de Matsuda teórica de cuarto y de sexto orden, respectivamente, para ver como de fiel es la implementación física respecto a las respuestas teóricas.

III.11.1 Aproximación de Matsuda de cuarto orden, ancho de banda 16 mHz a 1600 Hz

Para hacer más sencilla la implementación en la PCB, se ha optado por el siguiente circuito debido a la disponibilidad de componentes, siendo equivalente al de la Figura III.20.

Seguidamente, se muestra el esquemático del mismo en las Figuras III.25 y III.26:

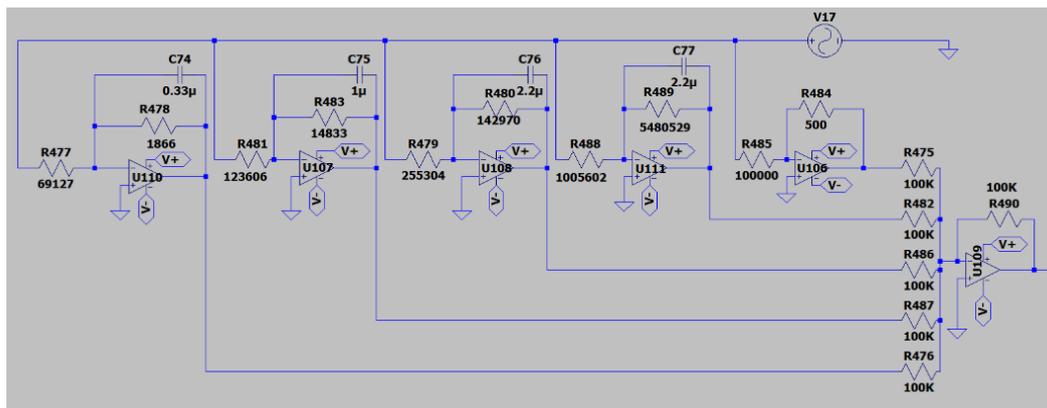


Figura III.25. Circuito en LTspice equivalente al propuesto anteriormente para el modelo de aproximación de Matsuda de cuarto orden con ancho de banda 16 mHz-1600 Hz.

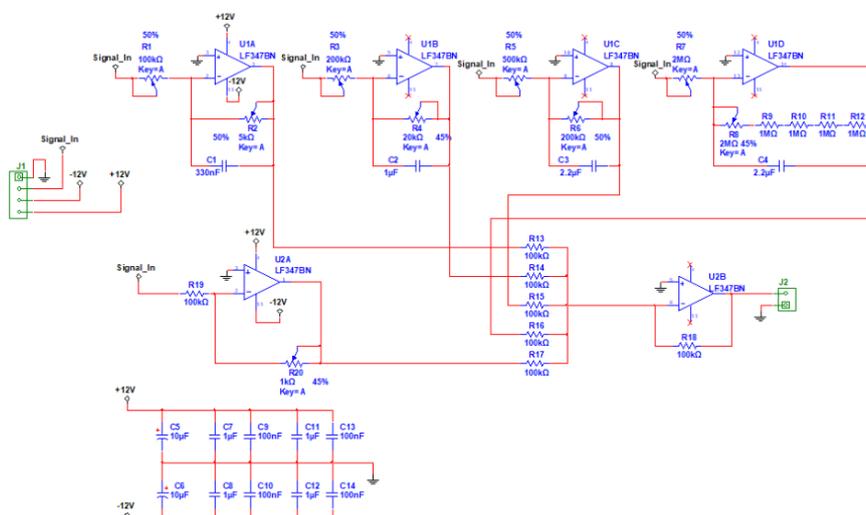


Figura III.26. Circuito en Multisim equivalente al propuesto anteriormente para el modelo de aproximación de Matsuda de cuarto orden con ancho de banda 16 mHz-1600 Hz. (Añadiendo condensadores de desacoplo en las alimentaciones de los operacionales).

La Figura III.27 muestra las huellas de los distintos componentes que conforman la PCB:

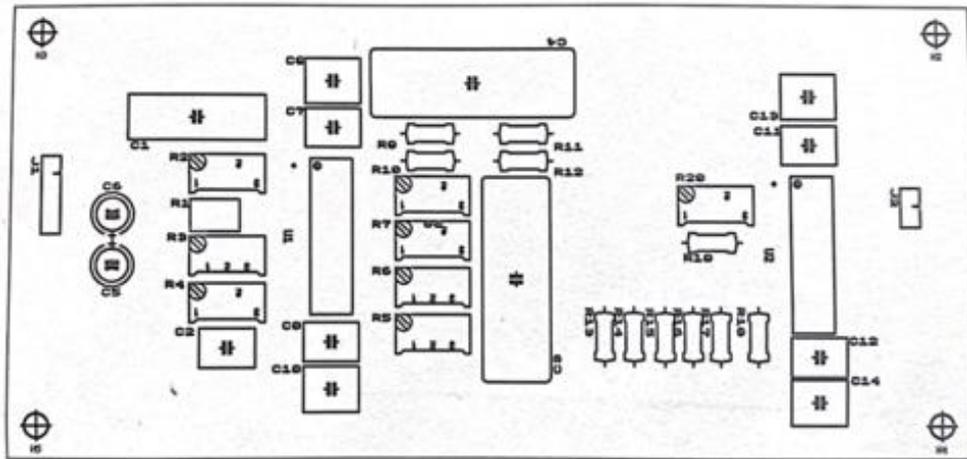


Figura III.27. Huella de los componentes en PCB del circuito del modelo de aproximación de Matsuda de cuarto orden con ancho de banda 16 mHz-1600 Hz.

III.11.2 Aproximación de Matsuda de sexto orden, ancho de banda 16 mHz a 16 kHz

Para hacer más sencilla la implementación en la PCB se ha optado por el siguiente circuito debido a la disponibilidad de componentes, siendo equivalente al de la Figura III.24.

Seguidamente, se muestra el esquemático del mismo en las Figuras III.28 y III.29:

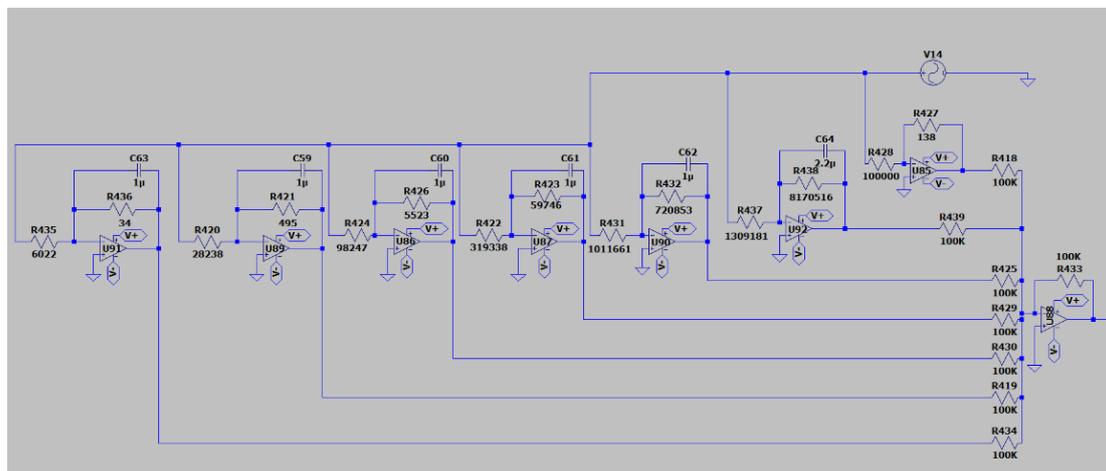


Figura III.28. Circuito en LTspice equivalente al propuesto anteriormente para el modelo de aproximación de Matsuda de sexto orden con ancho de banda 16 mHz-16 kHz.

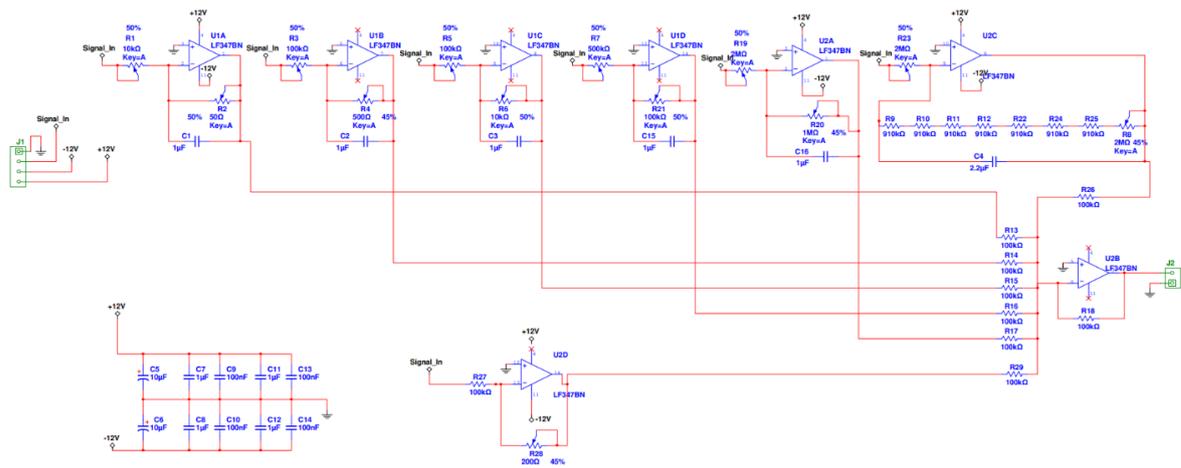


Figura III.29. Circuito en Multisim equivalente al propuesto anteriormente para el modelo de aproximación de Matsuda de sexto orden con ancho de banda 16 mHz-16 kHz. (Añadiendo condensadores de desacoplo en las alimentaciones de los operacionales).

La Figura III.30 muestra las huellas de los distintos componentes que conforman la PCB:

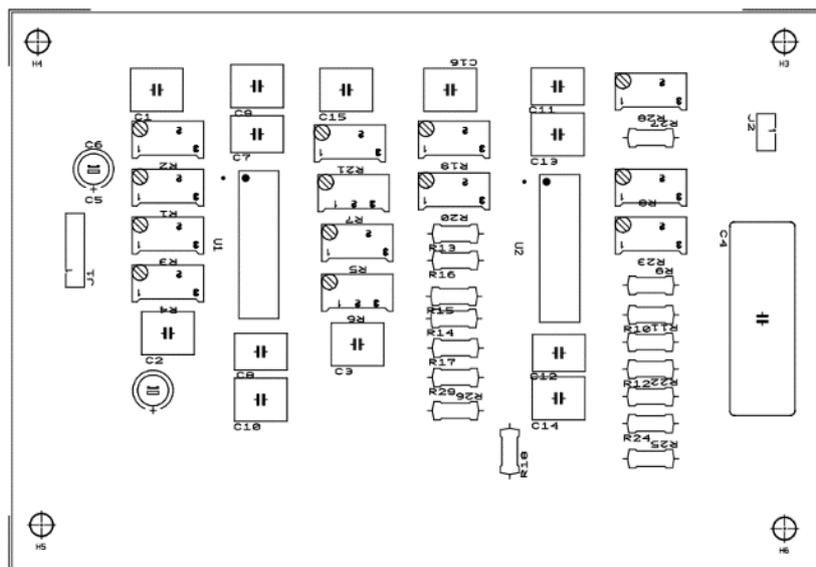


Figura III.30. Huella de los componentes en PCB del circuito del modelo de aproximación de Matsuda de sexto orden con ancho de banda 16 mHz-16 kHz.

CAPÍTULO IV: RESULTADOS

Capítulo IV: Resultados

IV.1 Simulación del integrador fraccionario ideal en *MATLAB*

La respuesta en magnitud del integrador fraccionario ideal sin aproximar $s^{-0.5}$ es:

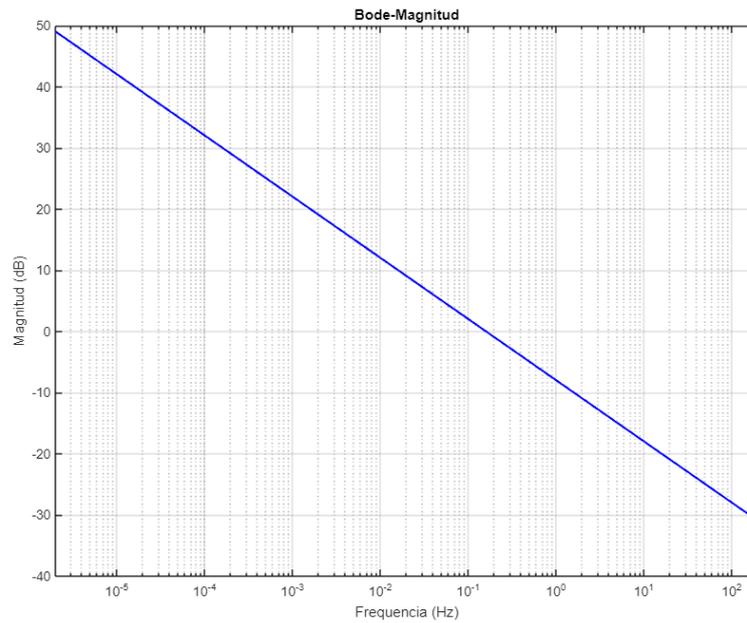


Figura IV.1. Respuesta en magnitud ideal del operador fraccionario $s^{-0.5}$

Como vemos en la Figura IV.1, la pendiente de la magnitud de un integrador de orden fraccionario es de $-20 \cdot |\alpha|$ dB por década, es decir, para $|\alpha| = 0.5$ es -10 dB/dec.

La respuesta en fase del integrador fraccionario ideal sin aproximar $s^{-0.5}$, es:

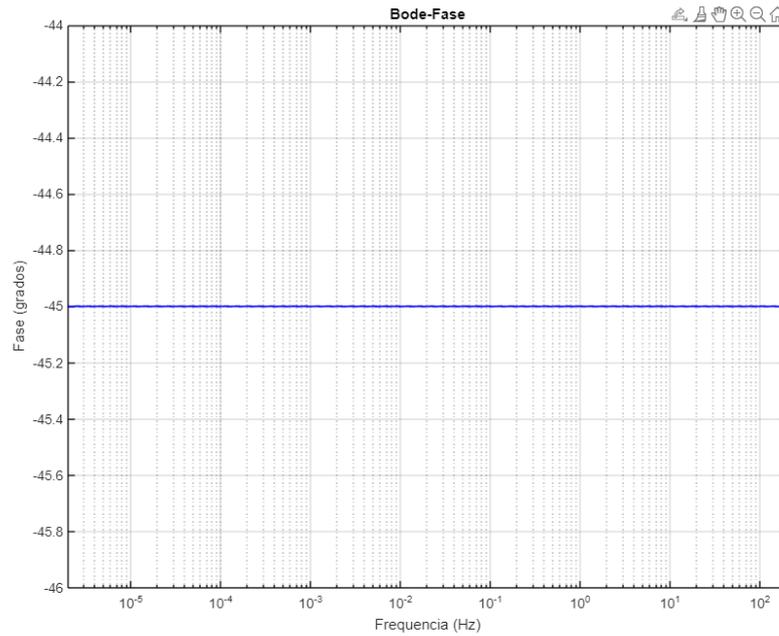


Figura IV.2. Respuesta en fase ideal del operador fraccionario $s^{-0.5}$

Como se puede observar en la Figura IV.2, la fase se mantiene fija en $-90 \cdot |\alpha|$ °, es decir, para $|\alpha| = 0.5$ se mantiene la fase en -45 °.

De manera conjunta:

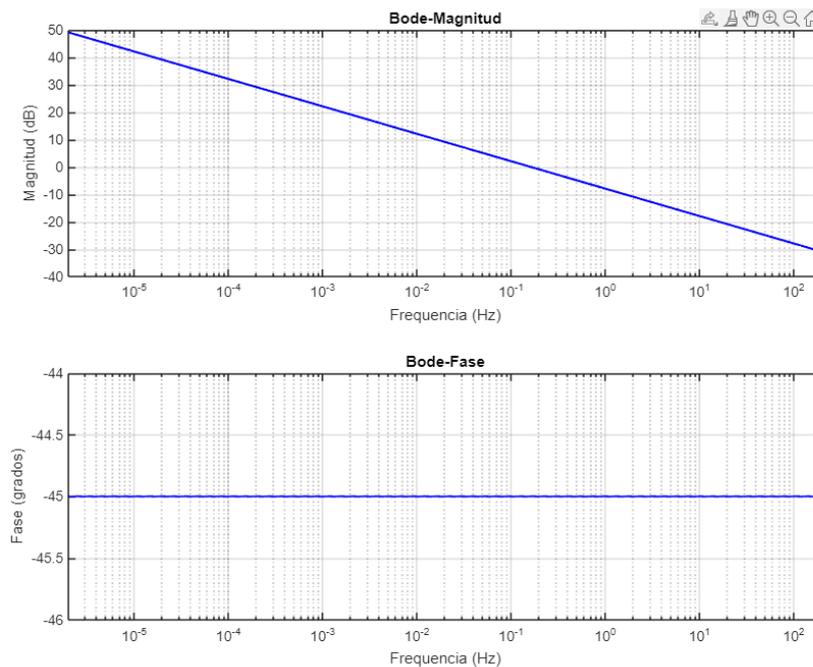


Figura 57. Diagrama de Bode del operador fraccionario $s^{-0.5}$

IV.2 Simulación de la aproximación de Matsuda de cuarto orden teórica en MATLAB

La respuesta en magnitud del modelo de aproximación de Matsuda de cuarto orden teórico con ancho de banda 16 mHz a 1.6 Hz, propuesto en la literatura, es:

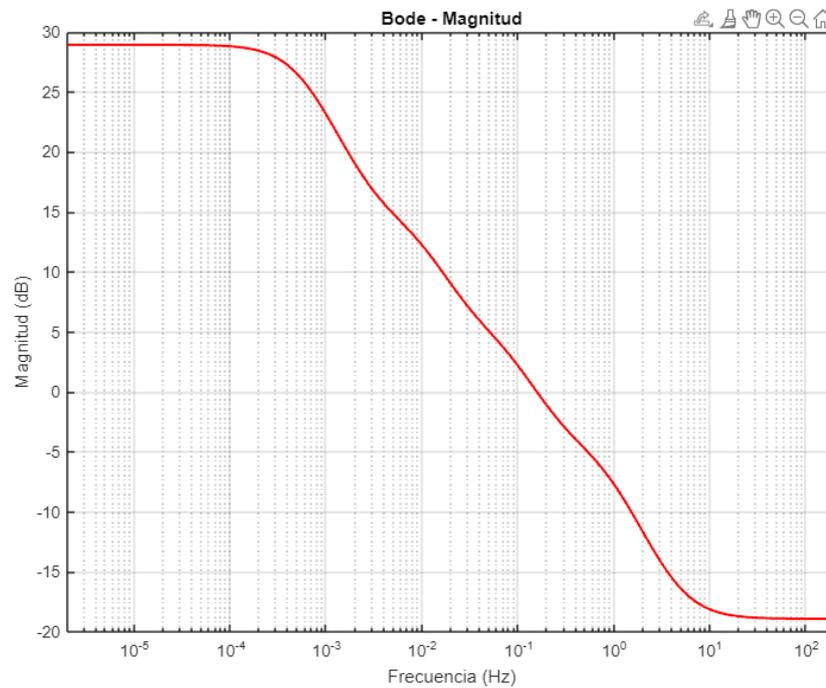


Figura IV.3. Respuesta en magnitud del modelo de aproximación de Matsuda de cuarto orden teórico con ancho de banda 16 mHz a 1.6 Hz propuesto en la literatura.

Como se puede observar en la Figura IV.3, la caída en magnitud en cierto rango de frecuencias (desde, aproximadamente, 1 mHz hasta 1.5 Hz) es de -10 dB/dec, como en integrador fraccionario ideal.

La respuesta en fase del modelo de aproximación de Matsuda de cuarto orden teórico, con ancho de banda de 16 mHz a 1.6 Hz, propuesto en la literatura, es:

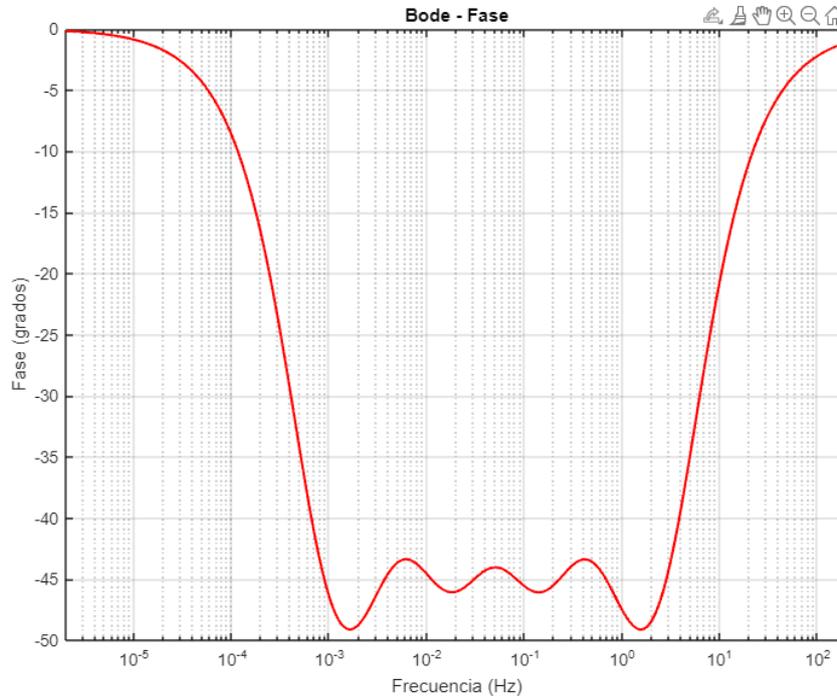


Figura IV.4. Respuesta en fase del modelo de aproximación de Matsuda de cuarto orden teórico con ancho de banda 16 mHz a 1.6 Hz propuesto en la literatura.

Se observa a simple vista (Figura IV.4), que la caída en magnitud en cierto rango de frecuencias (desde, aproximadamente, 1 mHz hasta 1.5 Hz) es de -45° , como en el integrador fraccionario ideal.

De manera conjunta:

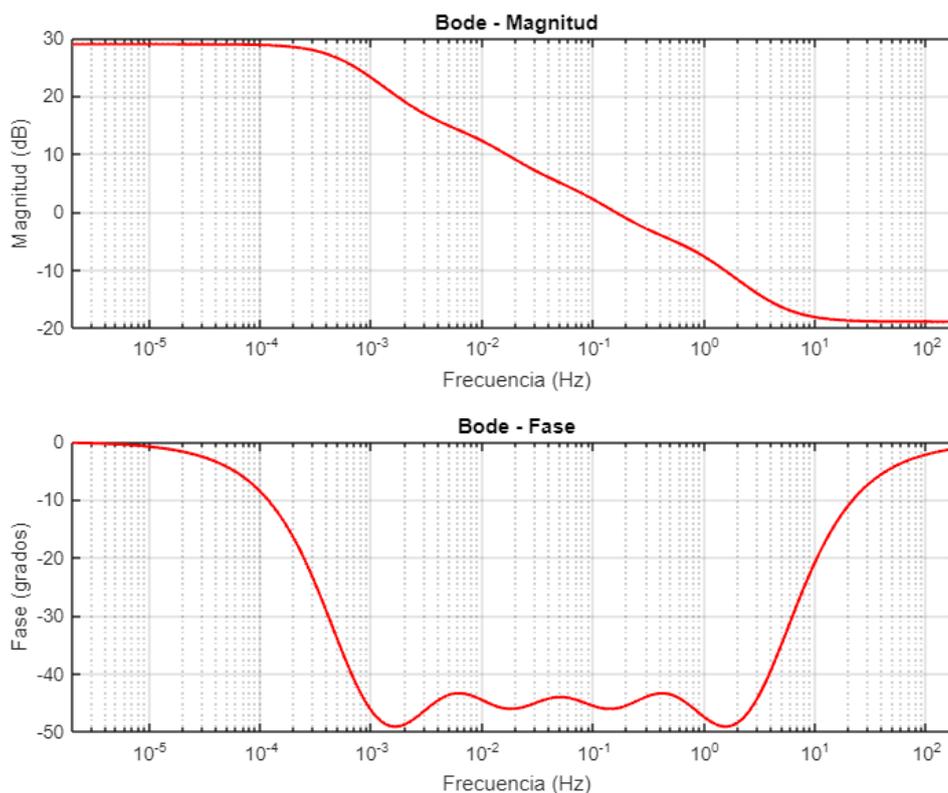


Figura IV.5. Diagrama del Bode del modelo de aproximación de Matsuda de cuarto orden teórico con ancho de banda 16 mHz a 1.6 Hz propuesto en la literatura.

Vemos en la Figura IV.5, que la fase y la magnitud replican en el mismo rango de frecuencias (desde aproximadamente 1 mHz hasta 1.5 Hz), características propias del integrador fraccionario ideal (integrador) que pretende aproximar.

IV.3 Comparación del integrador fraccionario ideal en *MATLAB* con la aproximación Matsuda de cuarto orden teórica

La respuesta en magnitud del modelo de aproximación de Matsuda de cuarto orden teórico, con ancho de banda de 16 mHz a 1.6 Hz propuesto en la literatura, comparada con la respuesta en magnitud del integrador fraccionario ideal sin aproximar $s^{-0.5}$, es:

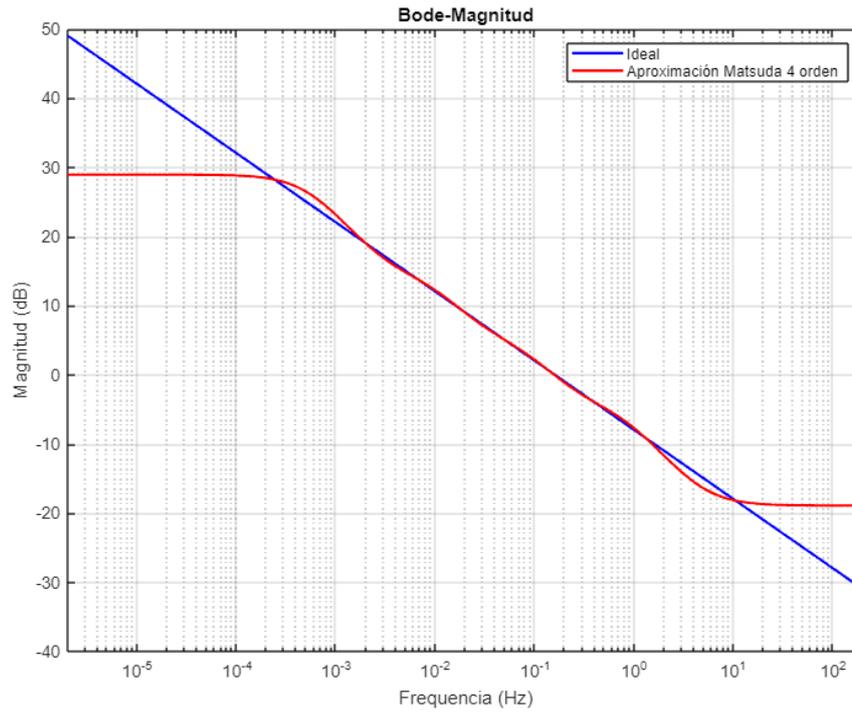


Figura IV.6. Respuesta en magnitud del modelo de aproximación de Matsuda de cuarto orden teórico con ancho de banda 16 mHz a 1.6 Hz propuesto en la literatura comparada con la del operador fraccionario $s^{-0.5}$

Como vemos en la Figura IV.6, esta aproximación de Matsuda de cuarto orden aproxima el comportamiento en magnitud del integrador fraccionario ideal entre, aproximadamente, 2 mHz y 1.5 Hz, a pesar de que en la literatura aparece diseñado para un rango de frecuencias entre 16 mHz y 1.6Hz.

La respuesta en fase del modelo de aproximación de Matsuda de cuarto orden teórico, con ancho de banda de 16 mHz a 1.6 Hz propuesto en la literatura, comparada con la respuesta en fase del integrador fraccionario ideal sin aproximar $s^{-0.5}$, es:

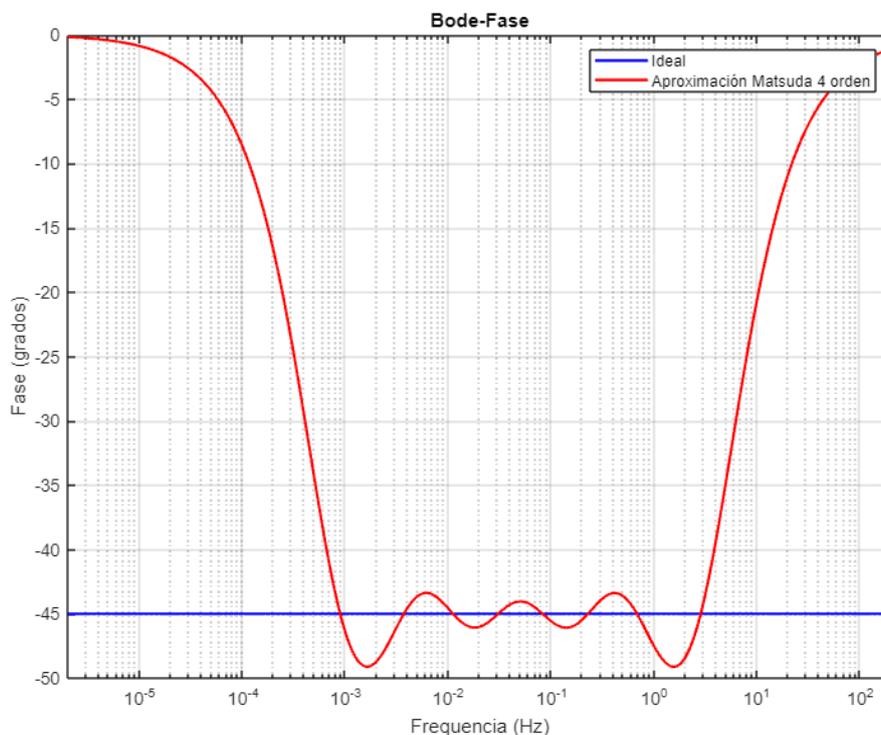


Figura IV.7. Respuesta en fase del modelo de aproximación de Matsuda de cuarto orden teórico con ancho de banda 16 mHz a 1.6 Hz propuesto en la literatura comparada con la del operador fraccionario $s^{-0.5}$

Como vemos en la Figura IV.7, esta aproximación de Matsuda de cuarto orden aproxima el comportamiento en fase del integrador fraccionario ideal entre, aproximadamente, 2 mHz y 1.5 Hz, a pesar de que en la literatura aparece diseñado para un rango de frecuencias entre 16 mHz y 1.6 Hz.

De manera conjunta:

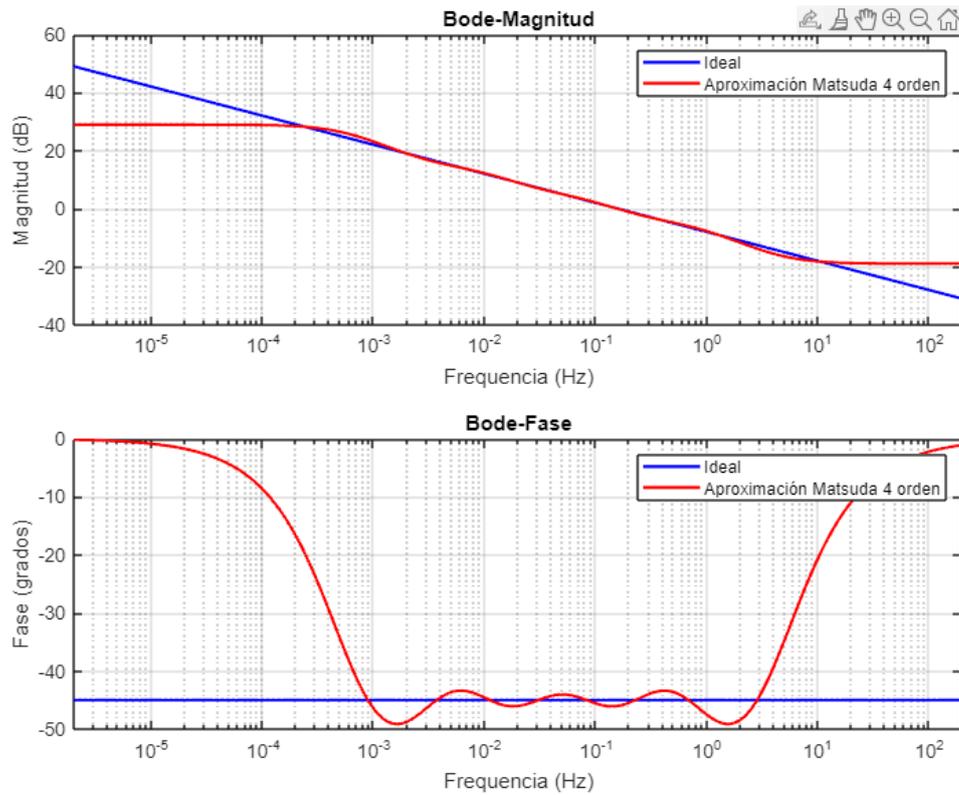


Figura IV.8. Diagrama de Bode del modelo de aproximación de Matsuda de cuarto orden teórico con ancho de banda 16 mHz a 1.6 Hz propuesto en la literatura comparada con la del operador fraccionario $s^{-0.5}$.

Como vemos en la Figura IV.8, el modelo de aproximación de Matsuda de la literatura, a pesar de estar diseñado para trabajar entre 16 mHz y 1.6 Hz, observamos que opera de manera correcta aproximando el integrador fraccionario ideal entre, aproximadamente, 2 mHz y 1.6 Hz.

IV.4 Simulación del circuito de la aproximación de Matsuda con componentes ideales en *LTspice*

La respuesta en magnitud y fase (simulada en *LTspice*) del circuito analógico propuesto en la literatura para implementar el modelo de aproximación de Matsuda de cuarto orden teórico, con ancho de banda de 16 mHz a 1.6 Hz, es:

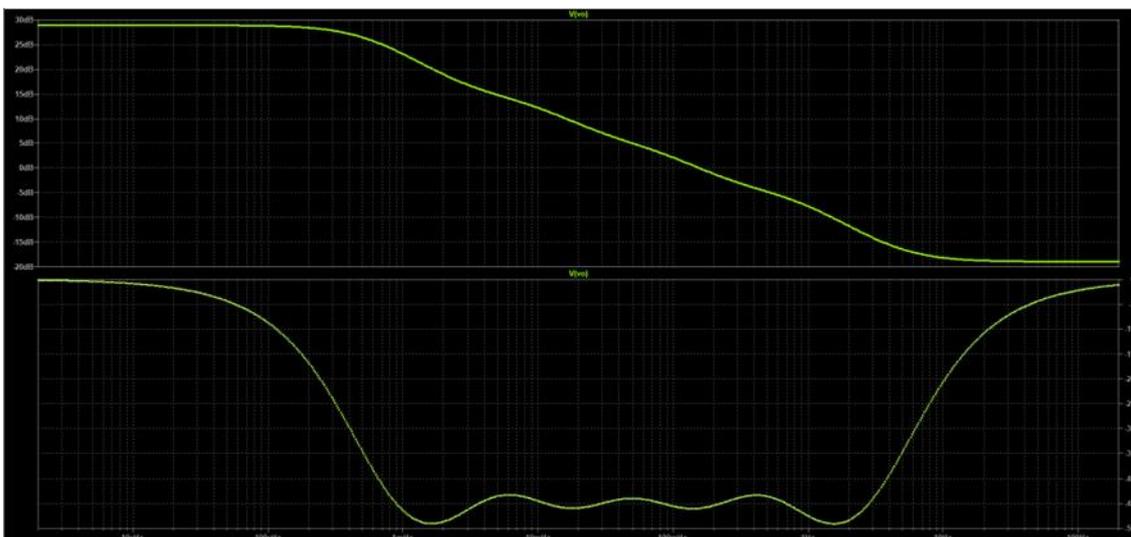


Figura IV.9. Diagrama de Bode del modelo de aproximación de Matsuda de cuarto orden propuesto en la literatura con ancho de banda 16 mHz a 1.6 Hz.

Se observa a simple vista (Figura IV.9) que la caída en magnitud, en cierto de rango de frecuencias (desde, aproximadamente, 1 mHz hasta 1.5 Hz), es de -10 dB/dec como en el integrador fraccionario ideal. Además de que la fase, en ese mismo rango de frecuencias, su valor es de -45° como en integrador fraccionario ideal, por no decir idéntica a la obtenida vía *MATLAB*.

IV.5 Simulación circuito aproximación de Matsuda de cuarto orden con componentes reales en *LTspice*

Aplicando tolerancias positivas en AO1

La respuesta en magnitud y fase (simulada en *LTspice*) del circuito analógico propuesto en la literatura para implementar el modelo de aproximación de Matsuda de cuarto orden teórico, con ancho de banda de 16 mHz a 1.6 Hz, para valores normalizados de tolerancias positivas aplicadas en el bloque AO1, es:

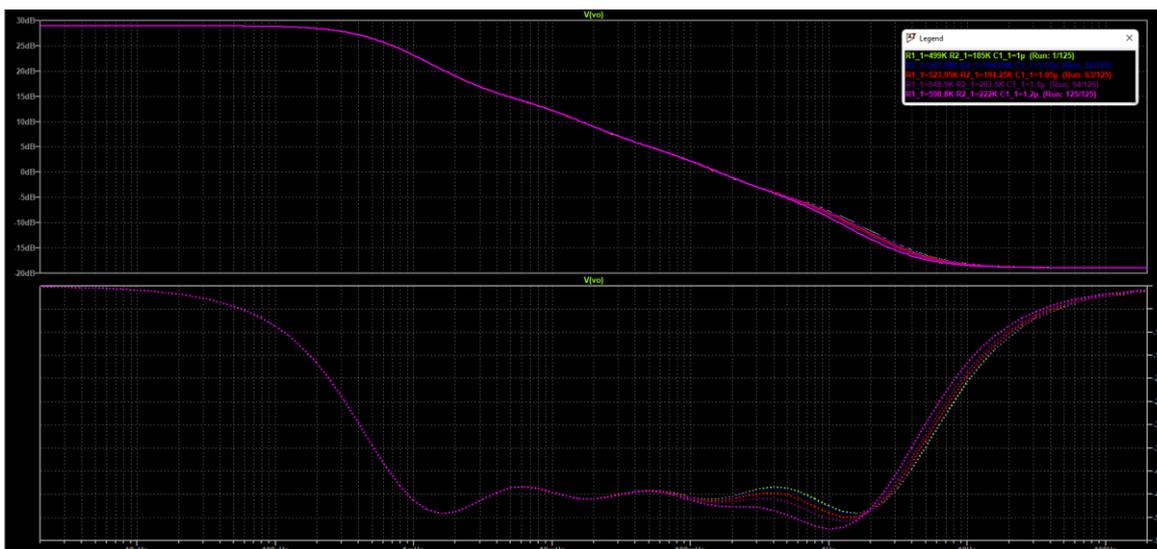


Figura IV.10. Diagrama de Bode del modelo de aproximación de Matsuda de cuarto orden propuesto en la literatura con ancho de banda 16 mHz a 1.6 Hz aplicando tolerancias positivas al bloque AO1.

Siendo:

- (Run: 1/125) 0% tolerancia
- (Run: 32/125) 1% tolerancia
- (Run: 63/125) 5% tolerancia
- (Run: 94/125) 10% tolerancia
- (Run: 125/125) 20% tolerancia

En la Figura IV.11 se puede observar el detalle de la leyenda:

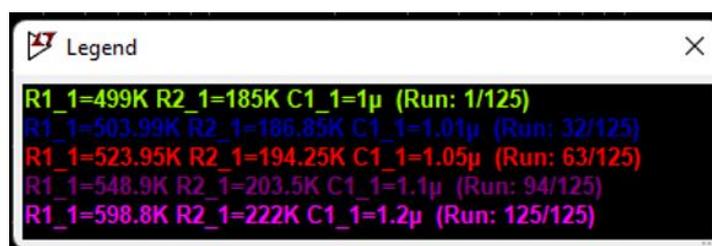


Figura IV.11. Leyenda del Diagrama de Bode para tolerancias positivas aplicadas al bloque AO1.

En este caso, como se puede observar en la Figura IV.10, el efecto de las tolerancias estandarizadas se aprecia, tanto en fase como en magnitud, desde los 100 mHz. Se comprueba cómo se desvía del comportamiento teórico pero, en ningún caso, se altera bruscamente la dinámica del sistema y solo se deforma ligeramente en el rango

indicado. Además, se puede ver que, a mayor tolerancia, mayor desvío respecto de la curva de la respuesta ideal de 0% de tolerancia.

Aplicando tolerancias negativas en AO1

La respuesta en magnitud y fase (simulada en *LTspice*) del circuito analógico propuesto en la literatura para implementar el modelo de aproximación de Matsuda de cuarto orden teórico, con ancho de banda de 16 mHz a 1.6 Hz, para valores normalizados de tolerancias negativas aplicadas en el bloque AO1, es:

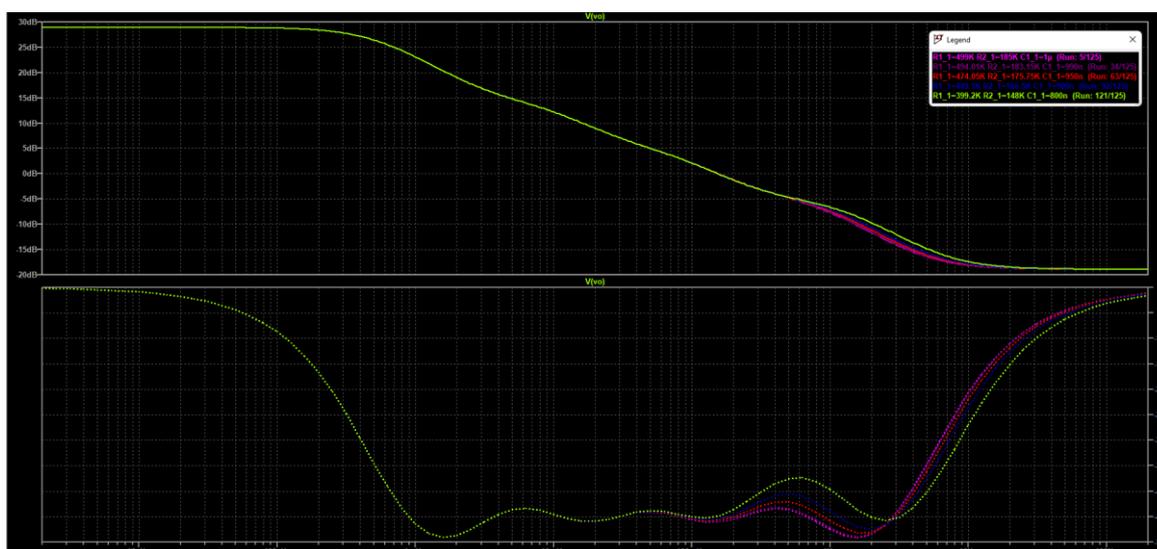


Figura IV.12. Diagrama de Bode del modelo de aproximación de Matsuda de cuarto orden propuesto en la literatura con ancho de banda 16 mHz a 1.6 Hz aplicando tolerancias negativas al bloque AO1.

Siendo:

- (Run: 5/125) 0% tolerancia
- (Run: 34/125) 1% tolerancia
- (Run: 63/125) 5% tolerancia
- (Run: 92/125) 10% tolerancia
- (Run: 121/125) 20% tolerancia

En la Figura IV.13 se puede observar el detalle de la leyenda:

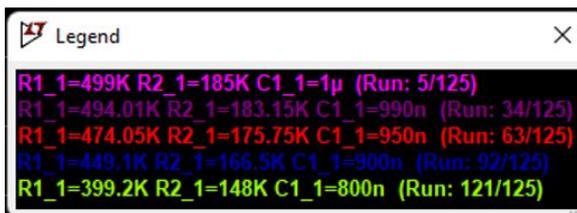


Figura IV.13. Leyenda del Diagrama de Bode para tolerancias negativas aplicadas al bloque AO1.

En este caso, como se puede observar en la Figura IV.12, el efecto de las tolerancias estandarizadas se aprecia, tanto en fase como en magnitud, desde los 100 mHz. Se puede ver que a mayor incertidumbre mayor será el desvío respecto de la curva de respuesta ideal. Ahora, con tolerancias negativas se puede observar además que, tanto la fase como la magnitud, se ven notablemente más afectadas que en el caso de que estas sean positivas.

Aplicando tolerancias positivas en AO2

La respuesta en magnitud y fase (simulada en LTspice) del circuito analógico propuesto en la literatura para implementar el modelo de aproximación de Matsuda de cuarto orden teórico, con ancho de banda de 16 mHz a 1.6 Hz, para valores normalizados de tolerancias positivas aplicadas en el bloque AO2, es:

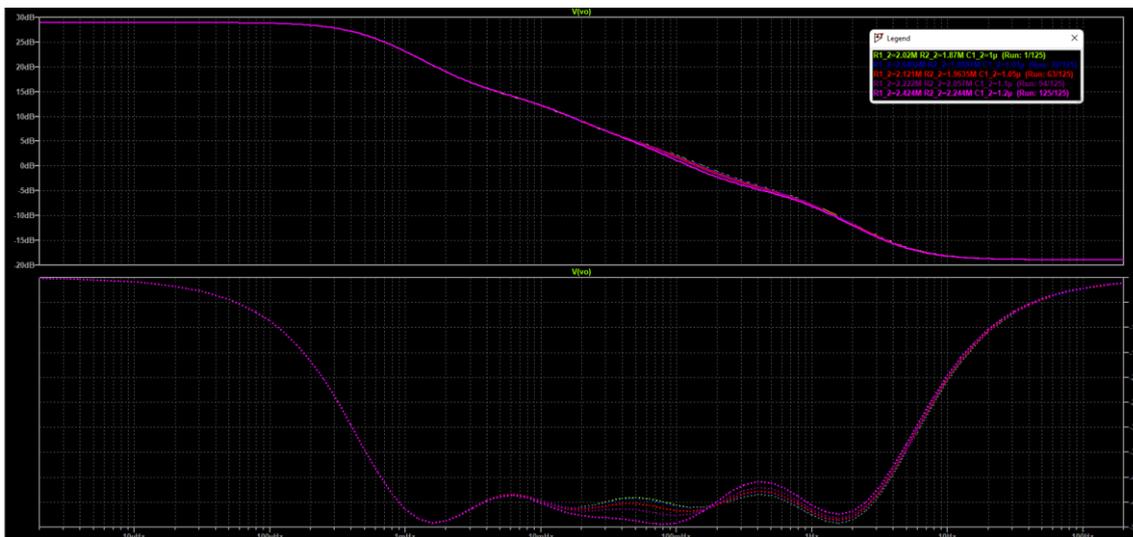


Figura IV.14. Diagrama de Bode del modelo de aproximación de Matsuda de cuarto orden propuesto en la literatura con ancho de banda 16 mHz a 1.6 Hz aplicando tolerancias positivas al bloque AO2.

Siendo:

- (Run: 1/125) 0% tolerancia
- (Run: 32/125) 1% tolerancia
- (Run: 63/125) 5% tolerancia
- (Run: 94/125) 10% tolerancia
- (Run: 125/125) 20% tolerancia

En la Figura IV.15 se puede observar el detalle de la leyenda:

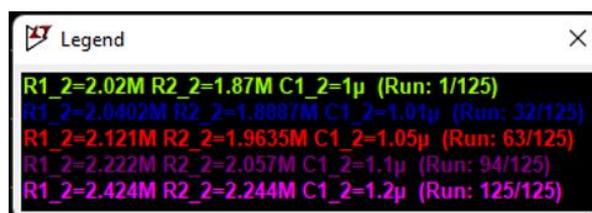


Figura IV.15. Leyenda del Diagrama de Bode para tolerancias positivas aplicadas al bloque AO2.

En este caso, como se puede observar en la Figura IV.14, el efecto de las tolerancias estandarizadas se aprecia, tanto en fase como en magnitud, desde los 10 mHz. Se observa cómo se desvía del comportamiento teórico, pero en ningún caso se altera bruscamente la dinámica del sistema. Sólo se deforma ligeramente en el rango indicado, aunque esa deformación o desvío es más evidente en fase entre los 10 mHz y los 100 mHz. Además, se puede ver que, si aumenta la tolerancia, mayor será el desvío respecto de la curva de respuesta ideal de 0% de incertidumbre.

Aplicando tolerancias negativas en AO2

La respuesta en magnitud y fase (simulada en *LTspice*) del circuito analógico propuesto en la literatura para implementar el modelo de aproximación de Matsuda de cuarto orden teórico, con ancho de banda de 16 mHz a 1.6 Hz, para valores normalizados de tolerancias negativas aplicadas en el bloque AO2, es:

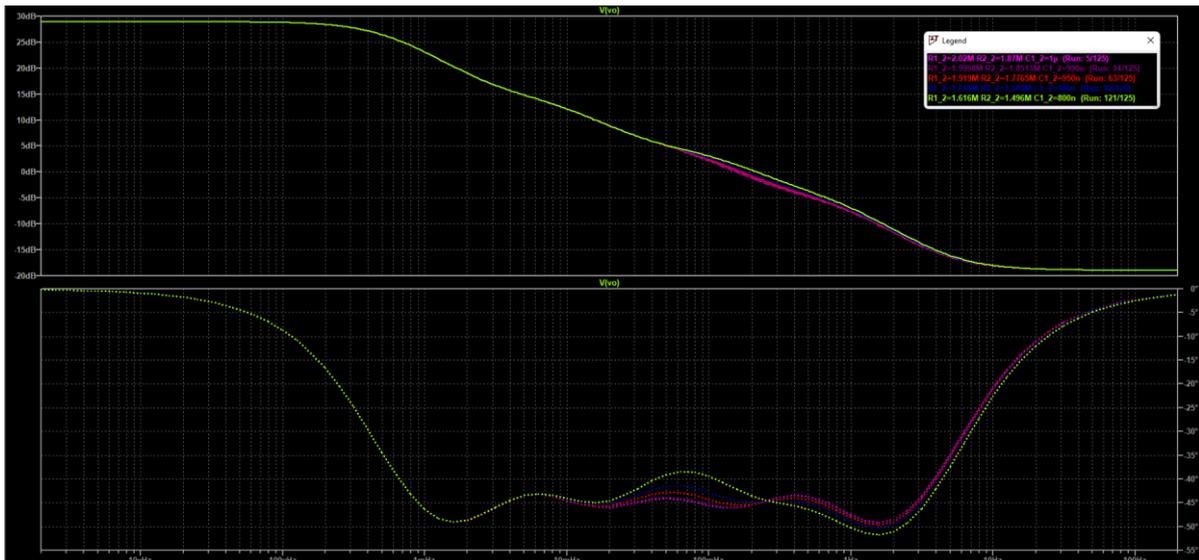


Figura IV.16. Diagrama de Bode del modelo de aproximación de Matsuda de cuarto orden propuesto en la literatura con ancho de banda 16 mHz a 1.6 Hz aplicando tolerancias negativas al bloque AO2.

Siendo:

- (Run: 5/125) 0% tolerancia
- (Run: 34/125) 1% tolerancia
- (Run: 63/125) 5% tolerancia
- (Run: 92/125) 10% tolerancia
- (Run: 121/125) 20% tolerancia

En la Figura IV.17 se puede observar el detalle de la leyenda:

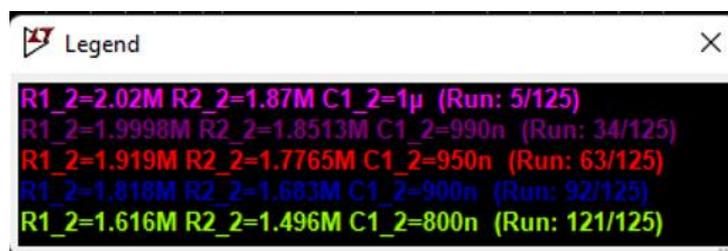


Figura IV.17. Leyenda del Diagrama de Bode para tolerancias negativas aplicadas al bloque AO2.

En este caso, como se puede observar en la Figura IV.16, el efecto de las tolerancias estandarizadas se aprecia, tanto en fase como en magnitud, desde los 10 mHz. Se observa cómo se desvía del comportamiento teórico de manera más notable que en el

caso de incertidumbres positivas, incluso se puede apreciar que una del 20% deforma bastante la respuesta en fase. Además, se puede ver que, a mayor tolerancia, más notable es el desvío respecto de la curva de respuesta ideal.

Aplicando tolerancias positivas en AO3

La respuesta en magnitud y fase (simulada en *LTspice*) del circuito analógico propuesto en la literatura para implementar el modelo de aproximación de Matsuda de cuarto orden teórico, con ancho de banda de 16 mHz a 1.6 Hz, para valores normalizados de tolerancias positivas aplicadas en el bloque AO3, es:

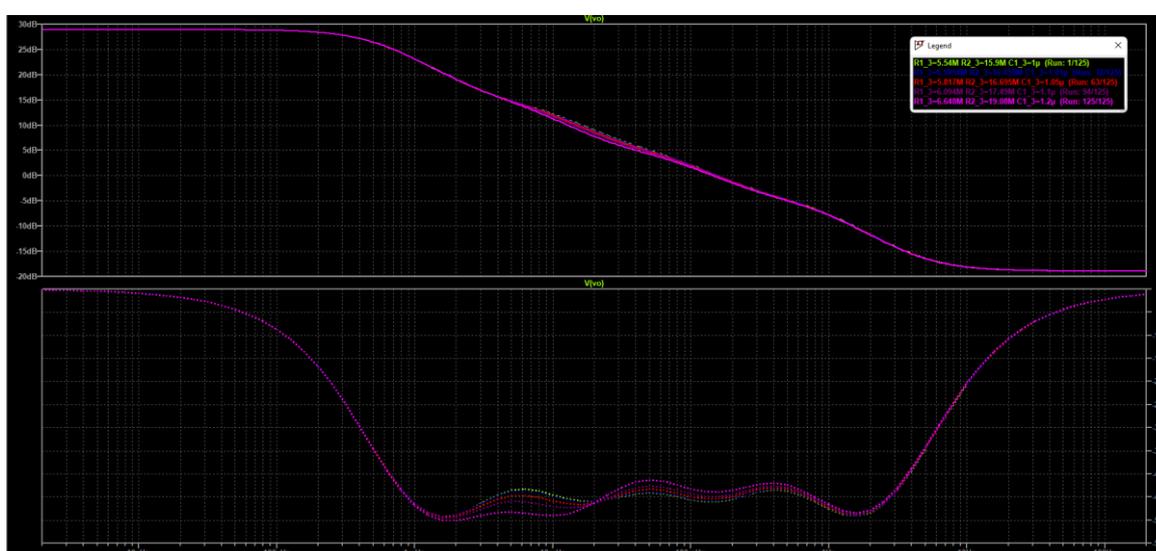


Figura IV.18. Diagrama de Bode del modelo de aproximación de Matsuda de cuarto orden propuesto en la literatura con ancho de banda 16 mHz a 1.6 Hz aplicando tolerancias positivas al bloque AO3.

Siendo:

- (Run: 1/125) 0% tolerancia
- (Run: 32/125) 1% tolerancia
- (Run: 63/125) 5% tolerancia
- (Run: 94/125) 10% tolerancia
- (Run: 125/125) 20% tolerancia

En la Figura IV.19 se puede observar un detalle de la leyenda:

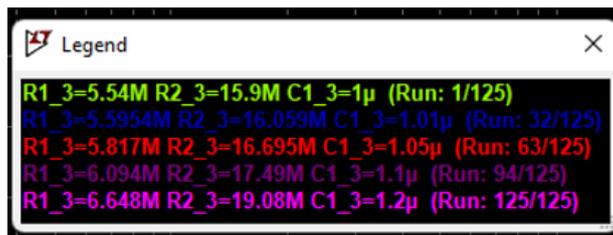


Figura IV.19. Leyenda del Diagrama de Bode para tolerancias positivas aplicadas al bloque AO3.

En este caso, como se puede observar en la Figura IV.18, el efecto de las tolerancias estandarizadas se aprecia, tanto en fase como en magnitud, desde los 2 mHz. Se observa cómo se desvía la respuesta del comportamiento teórico, esa deformación o desvío es más evidente en fase entre 1 mHz y 10 mHz. Además, se puede ver que, a mayor tolerancia, más notable es el desvío respecto de la curva de respuesta ideal.

Aplicando tolerancias negativas en AO3

La respuesta en magnitud y fase (simulada en *LTspice*) del circuito analógico propuesto en la literatura para implementar el modelo de aproximación de Matsuda de cuarto orden teórico, con ancho de banda 16 mHz a 1.6 Hz, para valores normalizados de tolerancias negativas aplicadas en el bloque AO3, es:

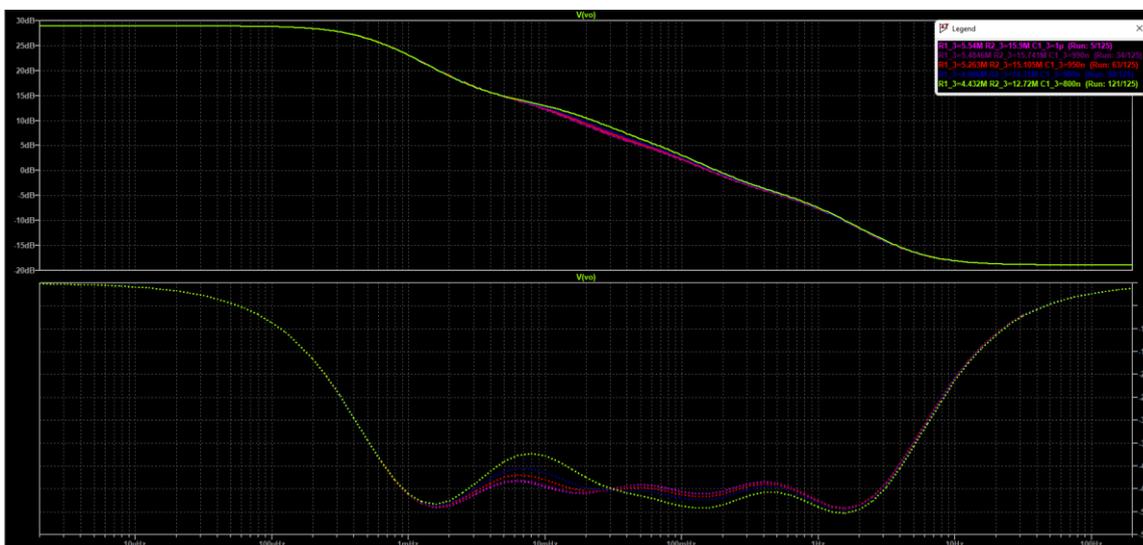


Figura IV.20. Diagrama de Bode del modelo de aproximación de Matsuda de cuarto orden propuesto en la literatura con ancho de banda 16 mHz a 1.6 Hz aplicando tolerancias negativas al bloque AO3.

Siendo:

- (Run: 1/125) 0% tolerancia
- (Run: 32/125) 1% tolerancia
- (Run: 63/125) 5% tolerancia
- (Run: 94/125) 10% tolerancia
- (Run: 125/125) 20% tolerancia

En la Figura IV.21 se puede observar el detalle de la leyenda:

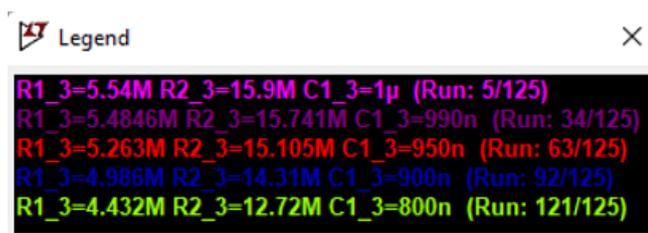


Figura IV.21. Leyenda del Diagrama de Bode para tolerancias negativas aplicadas al bloque AO3.

En este caso, como se puede ver en la Figura IV.20, el efecto de las tolerancias estandarizadas se aprecia, tanto en fase como en magnitud, desde los 2 mHz. Se observa cómo se desvía la respuesta del comportamiento teórico, siendo ese desvío más evidente en fase entre 1 mHz y 10mHz. Si se compara esta respuesta con la de las tolerancias positivas, se observa de nuevo como afectan más a la respuesta del sistema las negativas, ya que producen desvíos mayores, tanto en fase como en magnitud, a los que se dan al aplicar tolerancias positivas. Además, se puede ver que, a mayor incertidumbre, más notable es el desvío respecto de la curva de la respuesta ideal.

Aplicando tolerancias positivas en AO4

La respuesta en magnitud y fase (simulada en *LTspice*) del circuito analógico propuesto en la literatura para implementar el modelo de aproximación de Matsuda de cuarto orden teórico, con ancho de banda de 16 mHz a 1.6 Hz, para valores normalizados de tolerancias positivas aplicadas en el bloque AO4, es:

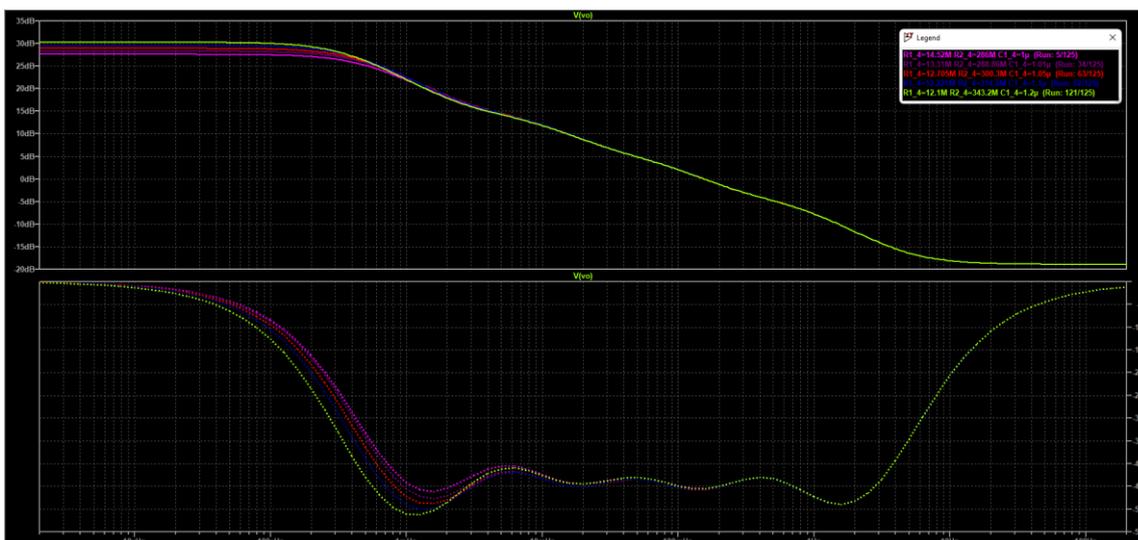


Figura IV.22. Diagrama de Bode del modelo de aproximación de Matsuda de cuarto orden propuesto en la literatura con ancho de banda 16 mHz a 1.6 Hz aplicando tolerancias positivas al bloque AO4.

Siendo:

- (Run: 1/125) 0% tolerancia
- (Run: 32/125) 1% tolerancia
- (Run: 63/125) 5% tolerancia
- (Run: 94/125) 10% tolerancia
- (Run: 125/125) 20% tolerancia

En la Figura IV.23 se puede observar el detalle de la leyenda:

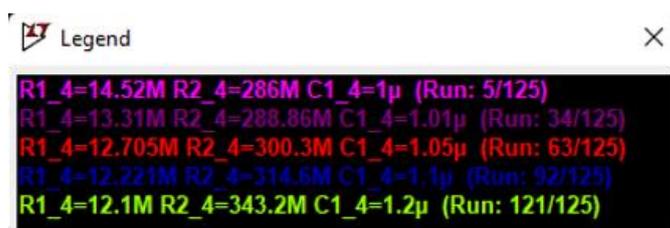


Figura IV.23. Leyenda del Diagrama de Bode para tolerancias positivas aplicadas al bloque AO4.

En este caso, como se puede observar en la Figura IV.22, el efecto de las tolerancias estandarizadas se aprecia, tanto en fase como en magnitud, desde los 2 uHz hasta 10 mHz, siendo inapreciable en el resto de frecuencias superiores. El desvío en magnitud es más notable que en los casos anteriores. Además, se puede ver como a mayor incertidumbre, es más notable el desvío respecto de la curva de la respuesta ideal.

Aplicando tolerancias negativas en AO4

La respuesta en magnitud y fase (simulada en *LTspice*) del circuito analógico propuesto en la literatura para implementar el modelo de aproximación de Matsuda de cuarto orden teórico, con ancho de banda de 16 mHz a 1.6 Hz, para valores normalizados de tolerancias negativas aplicadas en el bloque AO4, es:

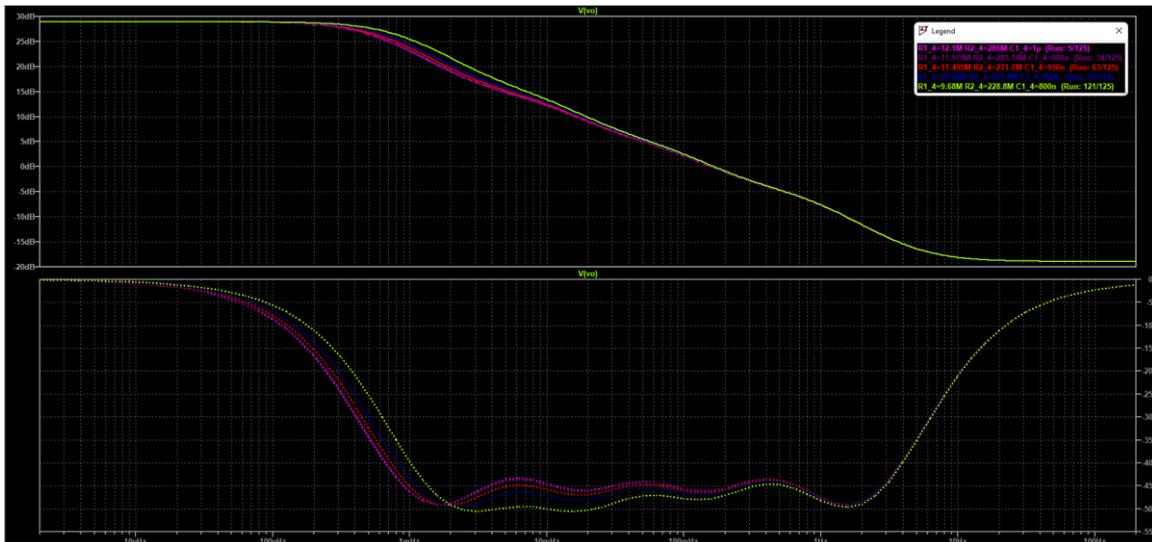


Figura IV.24. Diagrama de Bode del modelo de aproximación de Matsuda de cuarto orden propuesto en la literatura con ancho de banda 16 mHz a 1.6 Hz aplicando tolerancias negativas al bloque AO4.

Siendo:

- (Run: 1/125) 0% tolerancia
- (Run: 32/125) 1% tolerancia
- (Run: 63/125) 5% tolerancia
- (Run: 94/125) 10% tolerancia
- (Run: 125/125) 20% tolerancia

En la Figura IV.25. se puede observar un detalle de la leyenda:

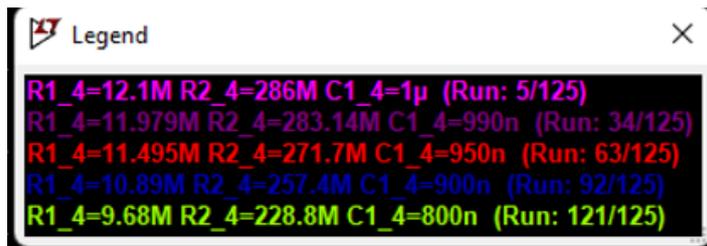


Figura IV.25. Leyenda del Diagrama de Bode para tolerancias negativas aplicadas al bloque AO4.

En este caso, como se puede observar en la Figura IV.24, el efecto de las tolerancias estandarizadas se aprecia, tanto en fase como en magnitud, desde los 10uHz, y continúa siendo notable hasta 1 Hz. Si se compara esta respuesta con la de las tolerancias positivas, no se aprecia tanta diferencia como en los casos anteriores. Además, se puede ver a mayor tolerancia un aumento del desvío respecto de la curva de la respuesta ideal.

Aplicando tolerancias positivas en AO5 (parte 1)

La respuesta en magnitud y fase (simulada en *LTspice*) del circuito analógico propuesto en la literatura para implementar el modelo de aproximación de Matsuda de cuarto orden teórico, con ancho de banda de 16 mHz a 1.6 Hz, para valores normalizados de tolerancias positivas aplicadas en el primer caso del bloque AO5, es:

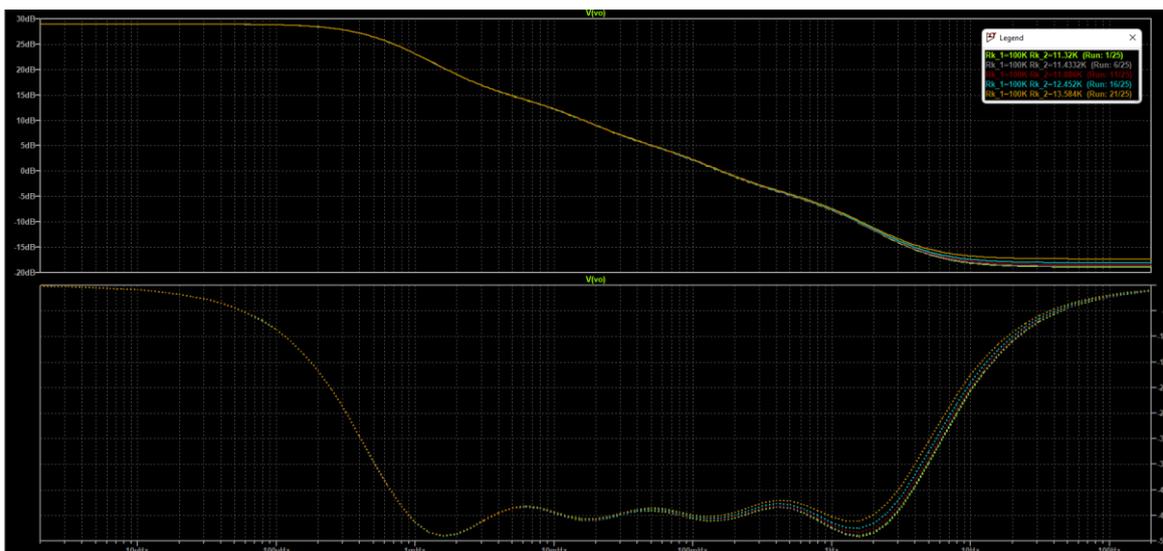


Figura IV.26. Diagrama de Bode del modelo de aproximación de Matsuda de cuarto orden propuesto en la literatura con ancho de banda 16 mHz a 1.6 Hz aplicando tolerancias positivas al bloque AO5 (parte 1).

Siendo:

- (Run: 1/25) 0% tolerancia
- (Run: 6/25) 1% tolerancia
- (Run: 11/125) 5% tolerancia
- (Run: 16/125) 10% tolerancia
- (Run: 21/125) 20% tolerancia

En la Figura IV.27 se puede observar el detalle de la leyenda:

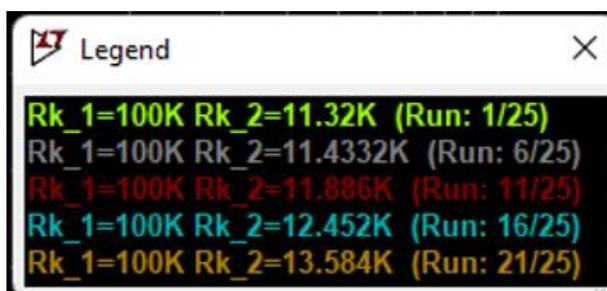


Figura IV.27. Leyenda del Diagrama de Bode para tolerancias positivas aplicadas al bloque AO5 (parte 1).

En este caso, como se puede observar en la Figura IV.26, el efecto de las tolerancias estandarizadas se aprecia, tanto en fase como en magnitud, desde los 10 mHz. El desvío, respecto a la respuesta teórica, no es muy considerable comparado con los bloques AO anteriores, sobre todo en fase. Además, se puede ver como a mayor incertidumbre hay un desvío más notable respecto de la curva de la respuesta ideal.

Aplicando tolerancias negativas en AO5 (parte 1)

La respuesta en magnitud y fase (simulada en *LTspice*) del circuito analógico propuesto en la literatura para implementar el modelo de aproximación de Matsuda de cuarto orden teórico, con ancho de banda de 16 mHz a 1.6 Hz, para valores normalizados de tolerancias negativas aplicadas en el primer caso del bloque AO5, es:

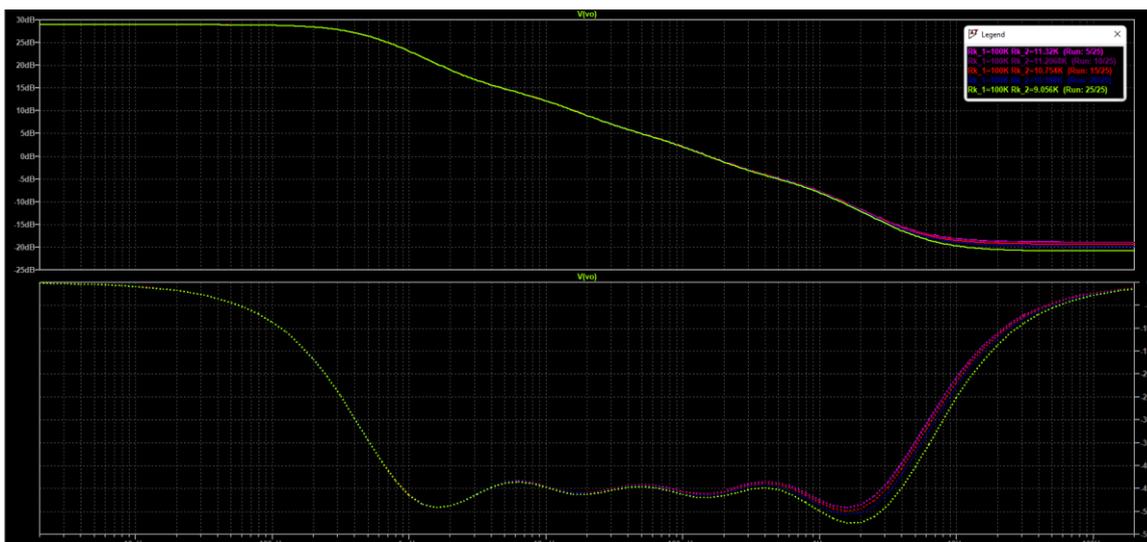


Figura IV.28. Diagrama de Bode del modelo de aproximación de Matsuda de cuarto orden propuesto en la literatura con ancho de banda 16 mHz a 1.6 Hz aplicando tolerancias negativas al bloque AO5 (parte 1).

Siendo:

- (Run: 5/25) 0% tolerancia
- (Run: 10/25) 1% tolerancia
- (Run: 15/25) 5% tolerancia
- (Run: 20/25) 10% tolerancia
- (Run: 25/25) 20% tolerancia

En la Figura IV.29 se puede observar un detalle de la leyenda:

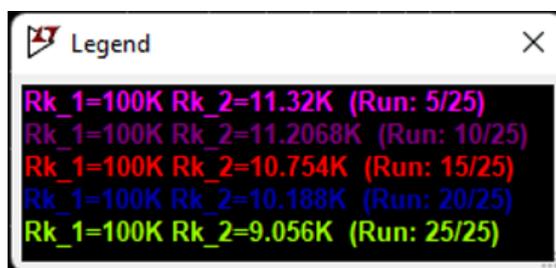


Figura IV.29. Leyenda del Diagrama de Bode para tolerancias negativas aplicadas al bloque AO5 (parte 1).

En este caso, como se puede observar en la Figura IV.28, el efecto de las tolerancias estandarizadas se aprecia, tanto en fase como en magnitud, desde los 10 mHz. Si se

compara esta respuesta con la de las incertidumbres positivas, no se aprecia tanta diferencia como en los casos anteriores. Además, se puede ver como a mayor tolerancia hay un desvío más notable respecto de la curva de la respuesta ideal.

Aplicando tolerancias positivas en AO5 (parte 2)

La respuesta en magnitud y fase (simulada en *LTspice*) del circuito analógico propuesto en la literatura para implementar el modelo de aproximación de Matsuda de cuarto orden teórico, con ancho de banda de 16 mHz a 1.6 Hz, para valores normalizados de tolerancias positivas aplicadas en el segundo caso del bloque AO5, es:

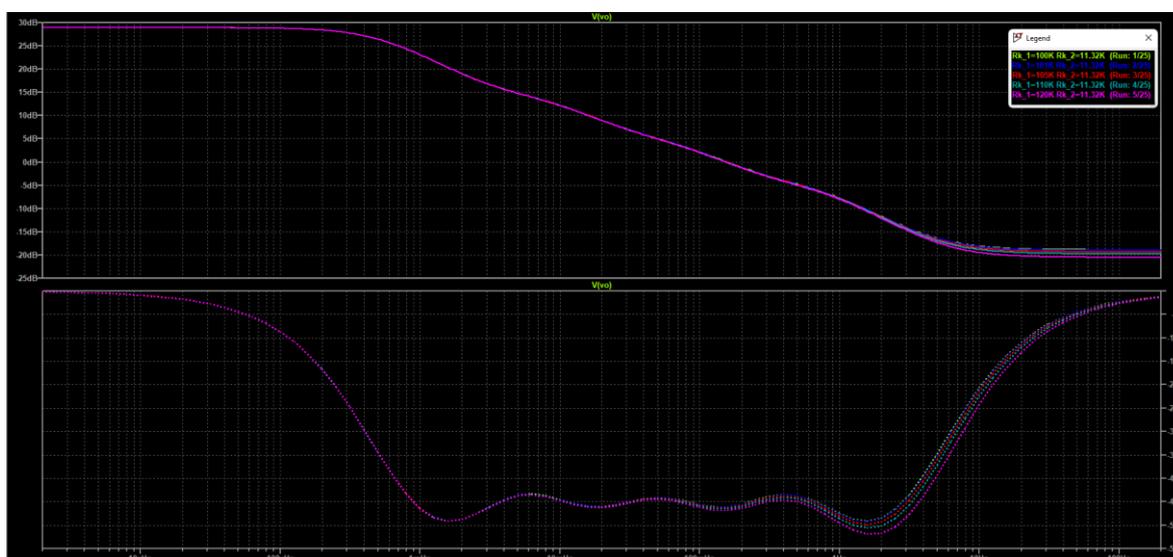


Figura IV.30. Diagrama de Bode del modelo de aproximación de Matsuda de cuarto orden propuesto en la literatura con ancho de banda 16 mHz a 1.6 Hz aplicando tolerancias positivas al bloque AO5 (parte 2).

Siendo:

- (Run: 1/25) 0% tolerancia
- (Run: 2/25) 1% tolerancia
- (Run: 3/25) 5% tolerancia
- (Run: 4/25) 10% tolerancia
- (Run: 5/25) 20% tolerancia

En la Figura IV.31 se puede observar un detalle de la leyenda:



Figura IV.31. Leyenda del Diagrama de Bode para tolerancias positivas aplicadas al bloque AO5 (parte 2).

En este caso, como se puede observar en la Figura IV.30, el efecto de las tolerancias estandarizadas se aprecia, tanto en fase como en magnitud, desde los 10 mHz. El desvío, respecto a la respuesta teórica, no es muy considerable comparado con los bloques AO anteriores, sobre todo en fase. La respuesta en este caso (parte 2) es similar, aunque con un desvío ligeramente menor a la que se produce en la “parte 1”, para incertidumbres positivas en este bloque AO. Además, con mayor tolerancia se puede ver un aumento del desvío respecto de la curva de la respuesta ideal.

Aplicando tolerancias negativas en AO5 (parte 2)

La respuesta en magnitud y fase (simulada en *LTspice*) del circuito analógico propuesto en la literatura para implementar el modelo de aproximación de Matsuda de cuarto orden teórico, con ancho de banda de 16 mHz a 1.6 Hz, para valores normalizados de tolerancias negativas aplicadas en el segundo caso del bloque AO5, es:

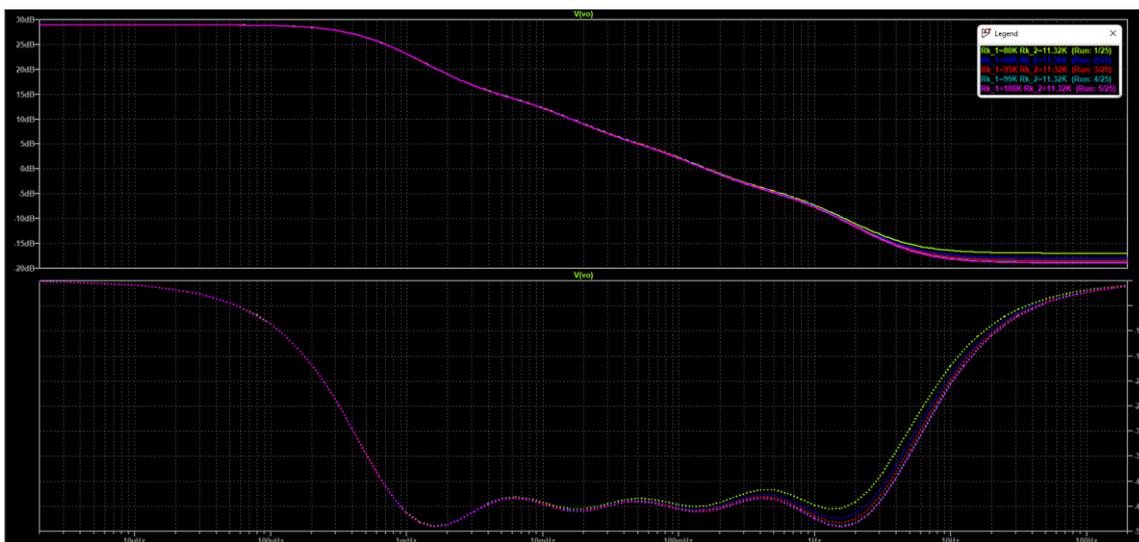


Figura IV.32. Diagrama de Bode del modelo de aproximación de Matsuda de cuarto orden propuesto en la literatura con ancho de banda 16 mHz a 1.6 Hz aplicando tolerancias negativas al bloque AO5 (parte 2).

Siendo:

- (Run: 5/25) 0% tolerancia
- (Run: 4/25) 1% tolerancia
- (Run: 3/25) 5% tolerancia
- (Run: 2/25) 10% tolerancia
- (Run: 1/25) 20% tolerancia

En la Figura IV.33 se puede observar el detalle de la leyenda:

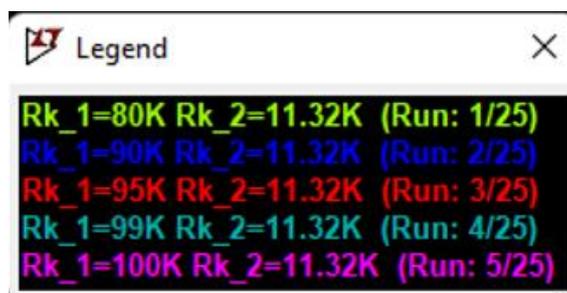


Figura IV.33. Leyenda del Diagrama de Bode para tolerancias negativas aplicadas al bloque AO5 (parte 2).

En este caso, como se puede observar en la Figura IV.32, el efecto de las tolerancias estandarizadas se aprecia, tanto en fase como en magnitud, desde los 10 mHz. El desvío respecto a la respuesta teórica (0% tolerancia) no es muy considerable comparado con los bloques AO anteriores, sobre todo en fase. La respuesta en este caso (parte 2) es similar, aunque con un desvío ligeramente mayor a la que se produce en la “parte 1”, para tolerancias negativas en este bloque AO. Además, se puede ver a mayor tolerancia un desvío más notable respecto de la curva de la respuesta ideal de 0% de tolerancia.

Aplicando tolerancias positivas en AO6 (parte 1)

La respuesta en magnitud y fase (simulada en *LTspice*) del circuito analógico propuesto en la literatura para implementar el modelo de aproximación de Matsuda de cuarto orden teórico, con ancho de banda de 16 mHz a 1.6 Hz, para valores normalizados de tolerancias positivas aplicadas en el primer caso del bloque AO6, es:

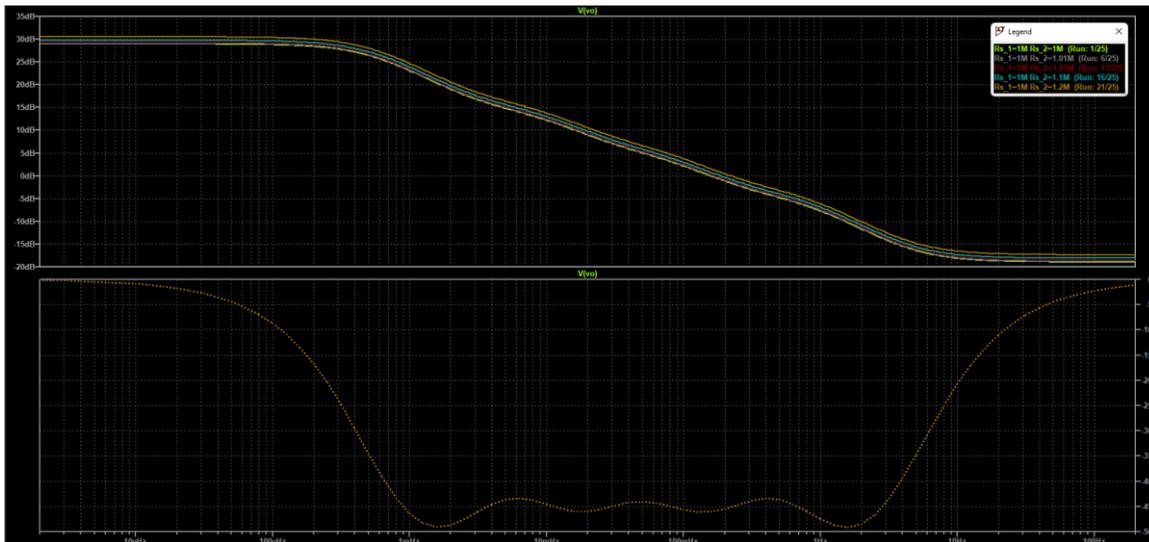


Figura IV.34. Diagrama de Bode del modelo de aproximación de Matsuda de cuarto orden propuesto en la literatura con ancho de banda 16 mHz a 1.6 Hz aplicando tolerancias positivas al bloque AO6 (parte 1).

Siendo:

- (Run: 1/25) 0% tolerancia
- (Run: 6/25) 1% tolerancia
- (Run: 11/25) 5% tolerancia
- (Run: 16/25) 10% tolerancia
- (Run: 21/25) 20% tolerancia

En la Figura IV.35 se puede observar el detalle de la leyenda:



Figura IV.35. Leyenda del Diagrama de Bode para tolerancias positivas aplicadas al bloque AO6 (parte 1).

En este caso, como se puede observar en la Figura IV.34, el efecto de las tolerancias estandarizadas se aprecia, sólo en magnitud para todo el rango de frecuencias. La

respuesta en frecuencia para cada caso, de las distintas incertidumbres, replica el comportamiento en magnitud de manera paralela a la respuesta ideal. Se observa, además, que a mayor tolerancia aumenta la distancia en decibelios respecto a la respuesta con componentes ideales. Mientras que la respuesta en fase, no se ve afectada por la tolerancia de los componentes de este AO.

Aplicando tolerancias negativas en AO6 (parte 1)

La respuesta en magnitud y fase (simulada en *LTspice*) del circuito analógico propuesto en la literatura para implementar el modelo de aproximación de Matsuda de cuarto orden teórico, con ancho de banda de 16 mHz a 1.6 Hz, para valores normalizados de tolerancias negativas aplicadas en el primer caso del bloque AO6, es:

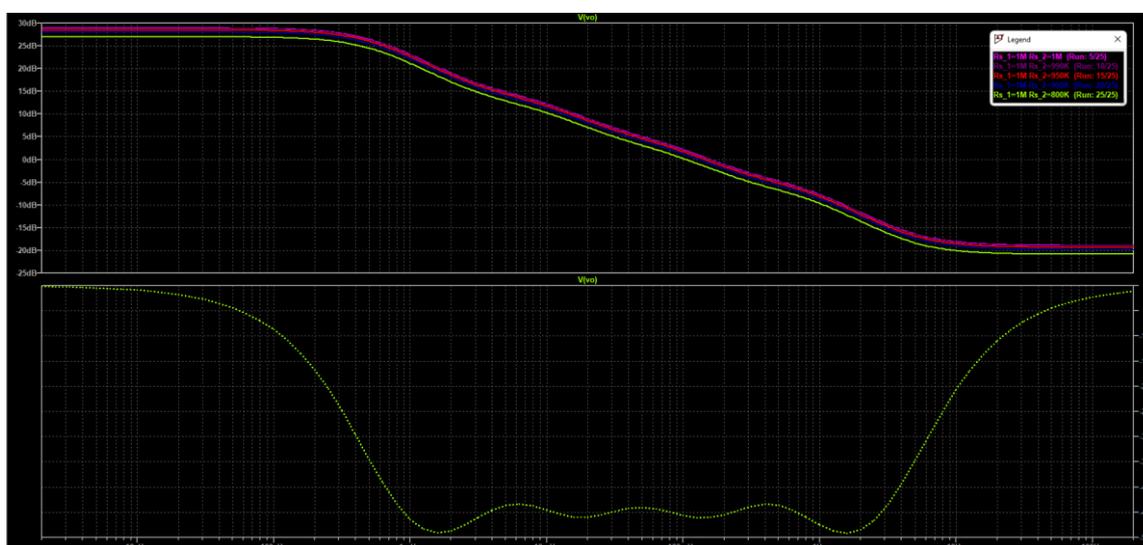


Figura IV.36. Diagrama de Bode del modelo de aproximación de Matsuda de cuarto orden propuesto en la literatura con ancho de banda 16 mHz a 1.6 Hz aplicando tolerancias negativas al bloque AO6 (parte 1).

Siendo:

- (Run: 5/25) 0% tolerancia
- (Run: 10/25) 1% tolerancia
- (Run: 15/25) 5% tolerancia
- (Run: 20/25) 10% tolerancia
- (Run: 25/25) 20% tolerancia

En la Figura IV.37 se puede observar el detalle de la leyenda:



Figura IV.37. Leyenda del Diagrama de Bode para tolerancias negativas aplicadas al bloque AO6 (parte 1).

En este caso, como se puede observar en la Figura IV.37, el efecto de las tolerancias estandarizadas se aprecia, sólo en magnitud, en todo el rango de frecuencias. La respuesta en frecuencia, para cada caso, de las distintas tolerancias replica el comportamiento en magnitud, de manera paralela, a la respuesta ideal. Se puede observar, además, que a mayor tolerancia se produce un aumento del desvío en decibelios respecto a la respuesta con componentes ideales. La respuesta en fase no se ve afectada por la tolerancia de los componentes de este AO, al igual que los casos anteriores estudiados para este bloque AO.

Aplicando tolerancias positivas en AO6 (parte 2)

La respuesta en magnitud y fase (simulada en *LTspice*) del circuito analógico propuesto en la literatura para implementar el modelo de aproximación de Matsuda de cuarto orden teórico, con ancho de banda de 16 mHz a 1.6 Hz, para valores normalizados de tolerancias positivas aplicadas en el segundo caso del bloque AO6, es:

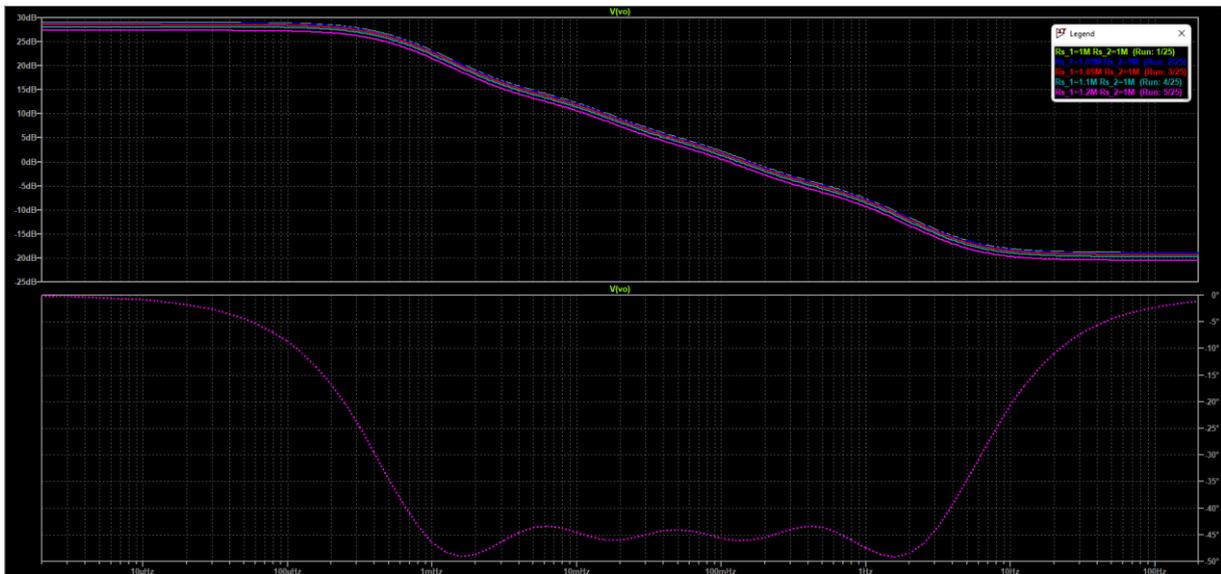


Figura IV.38. Diagrama de Bode del modelo de aproximación de Matsuda de cuarto orden propuesto en la literatura con ancho de banda 16 mHz a 1.6 Hz aplicando tolerancias positivas al bloque AO6 (parte 2).

Siendo:

- (Run: 1/25) 0% tolerancia
- (Run: 2/25) 1% tolerancia
- (Run: 3/25) 5% tolerancia
- (Run: 4/25) 10% tolerancia
- (Run: 5/25) 20% tolerancia

En la Figura IV.39 se puede observar el detalle de la leyenda:



Figura IV.39. Leyenda del Diagrama de Bode para tolerancias positivas aplicadas al bloque AO6 (parte 2).

En este caso, como se puede observar en la Figura IV.39, el efecto de las tolerancias estandarizadas se aprecia, sólo en magnitud, en todo el rango de frecuencias. La respuesta en frecuencia para cada caso de las distintas tolerancias replica el

comportamiento en magnitud de manera paralela a la respuesta ideal. Además, se puede observar que, a mayor tolerancia se produce un mayor desvío en decibelios respecto a la respuesta con componentes ideales. Mientras que, la respuesta en fase no se ve afectada por la tolerancia de los componentes de este AO, al igual que en los casos anteriores estudiados para el mismo AO.

Aplicando tolerancias negativas en AO6 (parte 2)

La respuesta en magnitud y fase (simulada en *LTspice*) del circuito analógico propuesto en la literatura para implementar el modelo de aproximación de Matsuda de cuarto orden teórico, con ancho de banda de 16 mHz a 1.6 Hz, para valores normalizados de tolerancias negativas aplicadas en el segundo caso del bloque AO6, es:

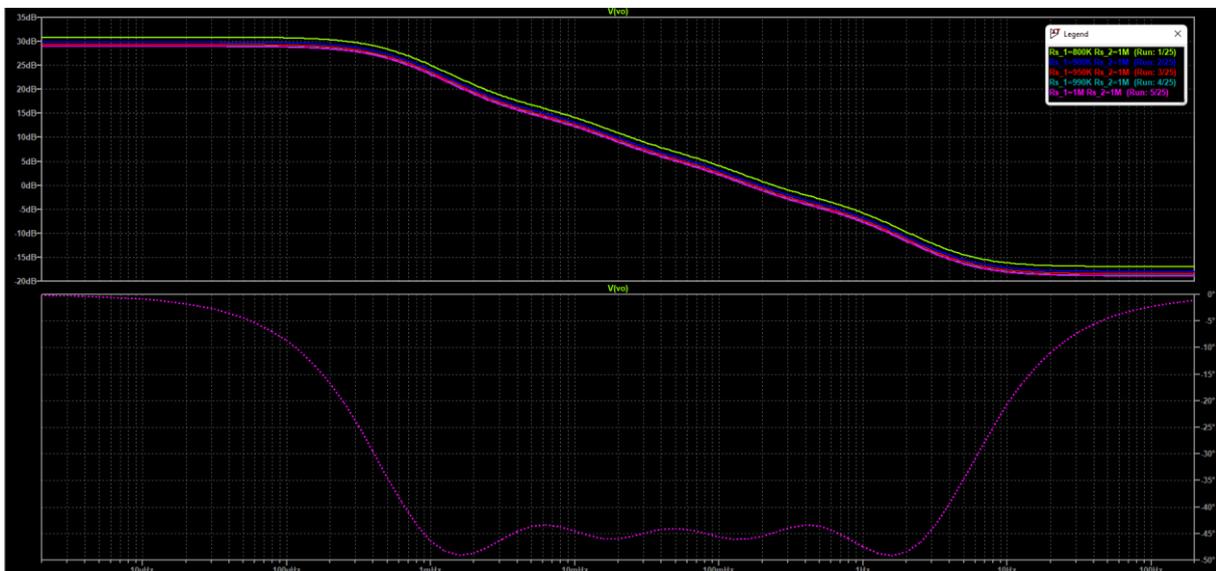


Figura IV.40. Diagrama de Bode del modelo de aproximación de Matsuda de cuarto orden propuesto en la literatura con ancho de banda 16 mHz a 1.6 Hz aplicando tolerancias negativas al bloque AO6 (parte 2).

Siendo:

- (Run: 5/25) 0% tolerancia
- (Run: 4/25) 1% tolerancia
- (Run: 3/25) 5% tolerancia
- (Run: 2/25) 10% tolerancia
- (Run: 1/25) 20% tolerancia

En la Figura IV.41 se observa el detalle de la leyenda:



Figura IV.41. Leyenda del Diagrama de Bode para tolerancias negativas aplicadas al bloque AO6 (parte 2).

En este caso, como se puede observar en la Figura IV.40, el efecto de las tolerancias estandarizadas se aprecia, sólo en magnitud, en todo el rango de frecuencias. La respuesta en frecuencia para las distintas tolerancias replica el comportamiento en magnitud de manera paralela a la respuesta ideal. Se observa, además, que a mayor tolerancia se produce un aumento del desvío en decibelios respecto a la respuesta con componentes ideales. La respuesta en fase no se ve afectada por la tolerancia de los componentes de este AO, al igual que los casos anteriores estudiados para este AO.

IV.6 Estudio de sensibilidad

IV.6.1 Comparación del circuito con componentes ideales, propuesto en la literatura, con el integrador fraccionario ideal sin aproximar y la aproximación de Matsuda de cuarto orden teórica.

Comparación en magnitud

En la siguiente gráfica (Figura IV.42), se ha representado la magnitud frente a la frecuencia del integrador fraccionario ideal (magnitud ideal), la del modelo de aproximación de Matsuda de cuarto orden teórica (magnitud Matsuda teórico) y, por último, la resultante de simular en *LTspice* el circuito analógico para implementar la aproximación de Matsuda de cuarto orden con componentes ideales.

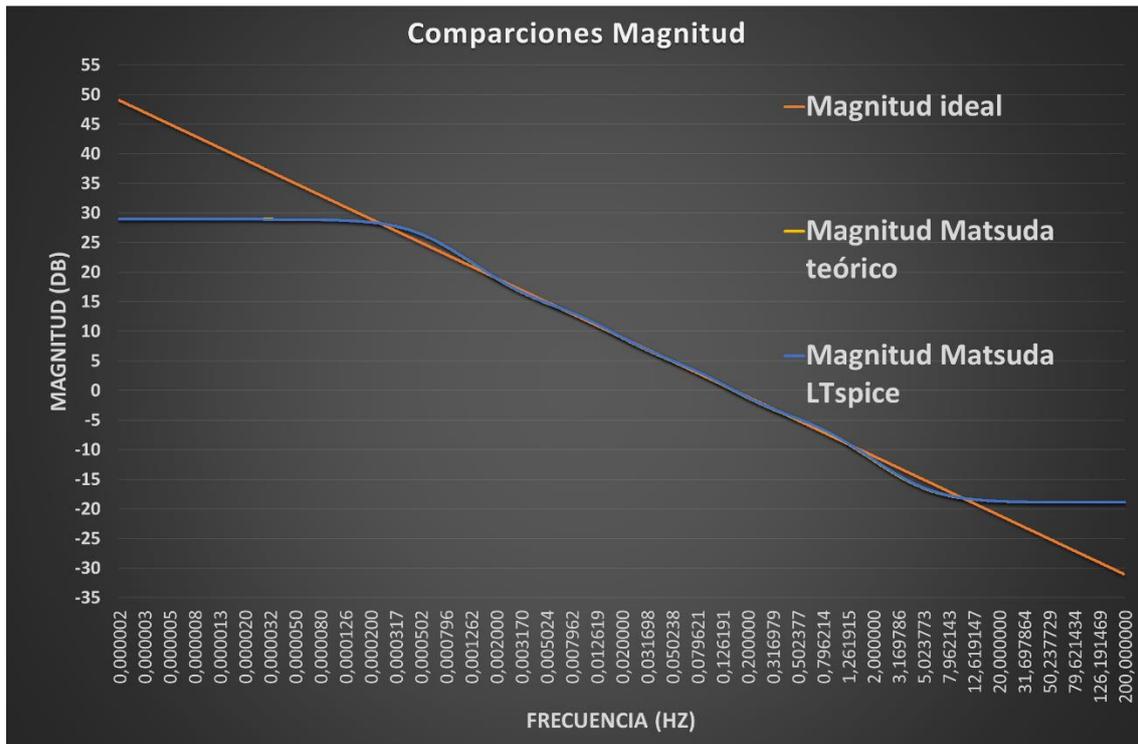


Figura IV.42. Comparaciones en magnitud

Como observamos aproximadamente entre 1 mHz y 1.6 Hz, la respuesta en magnitud del integrador fraccionario ideal y el de la aproximación de Matsuda, tanto teórica como su implementación analógica (ya que ambas se superponen), es muy similar.

Comparación en fase

En la siguiente gráfica (Figura IV.43), se está representando la fase frente a la frecuencia para el integrador fraccionario ideal (magnitud ideal), el modelo de aproximación de Matsuda de cuarto orden teórica (magnitud Matsuda teórico) y, por último, la resultante al simular en *LTspice* el circuito analógico para implementar la aproximación de Matsuda de cuarto orden con componentes ideales.

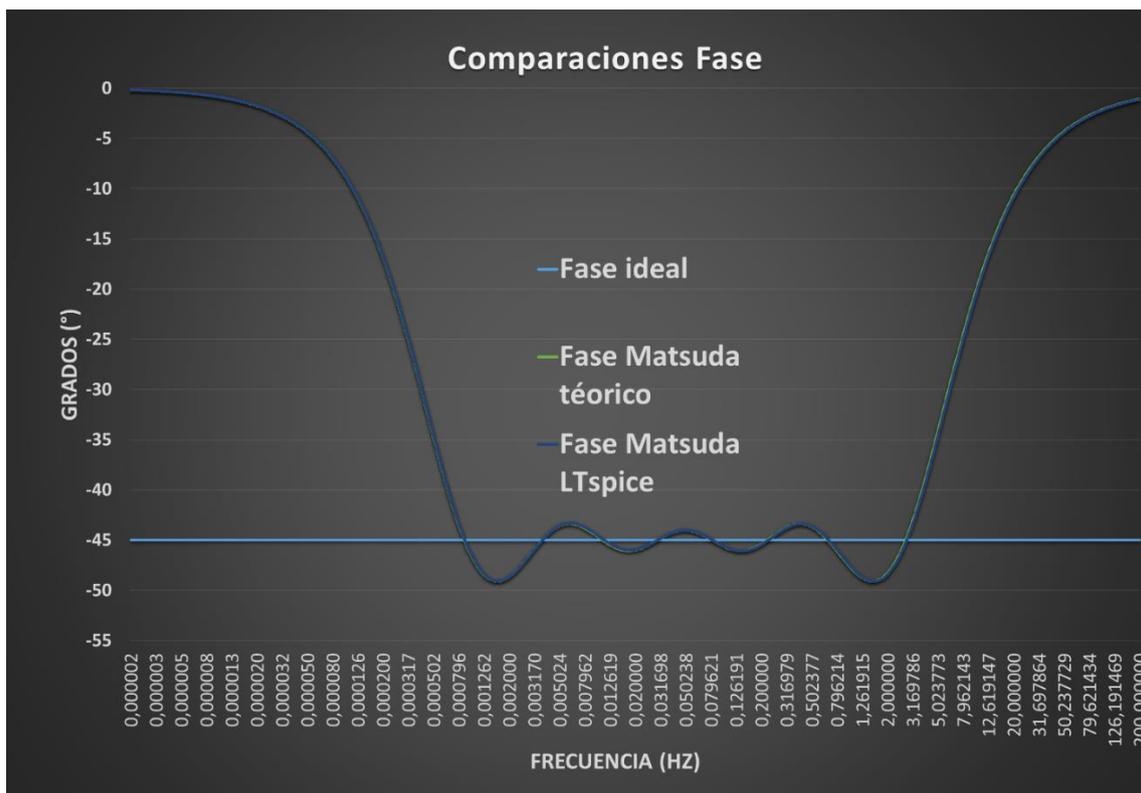


Figura IV.43. Comparaciones en fase

Como observamos en la Figura IV.43, entre aproximadamente 1 mHz y 1.6 Hz la respuesta en magnitud del integrador fraccionario ideal y el de la aproximación de Matsuda tanto teórica como su implementación analógica (ya que ambas se superponen), no es tan similar visualmente como en el caso de la magnitud, pero si se aproxima bastante a la respuesta ideal.

Lo más destacable de ambas gráficas es que se superponen las líneas correspondientes a la aproximación de Matsuda de cuarto orden teórica y las correspondientes a la implementación del circuito analógico del mismo, lo cual nos indica que el rendimiento del circuito es bastante bueno, ya que la respuesta en frecuencia es idéntica a la teórica.

Errores relativos en magnitud

En la siguiente gráfica (Figura IV.44), estamos observando el error relativo (en tanto por ciento) para las dos comparaciones que se indican en la leyenda; el integrador fraccionario ideal frente al modelo aproximado de Matsuda de cuarto orden teórico, y al circuito de la aproximación de Matsuda con componentes ideales simulado en *LTspice*.

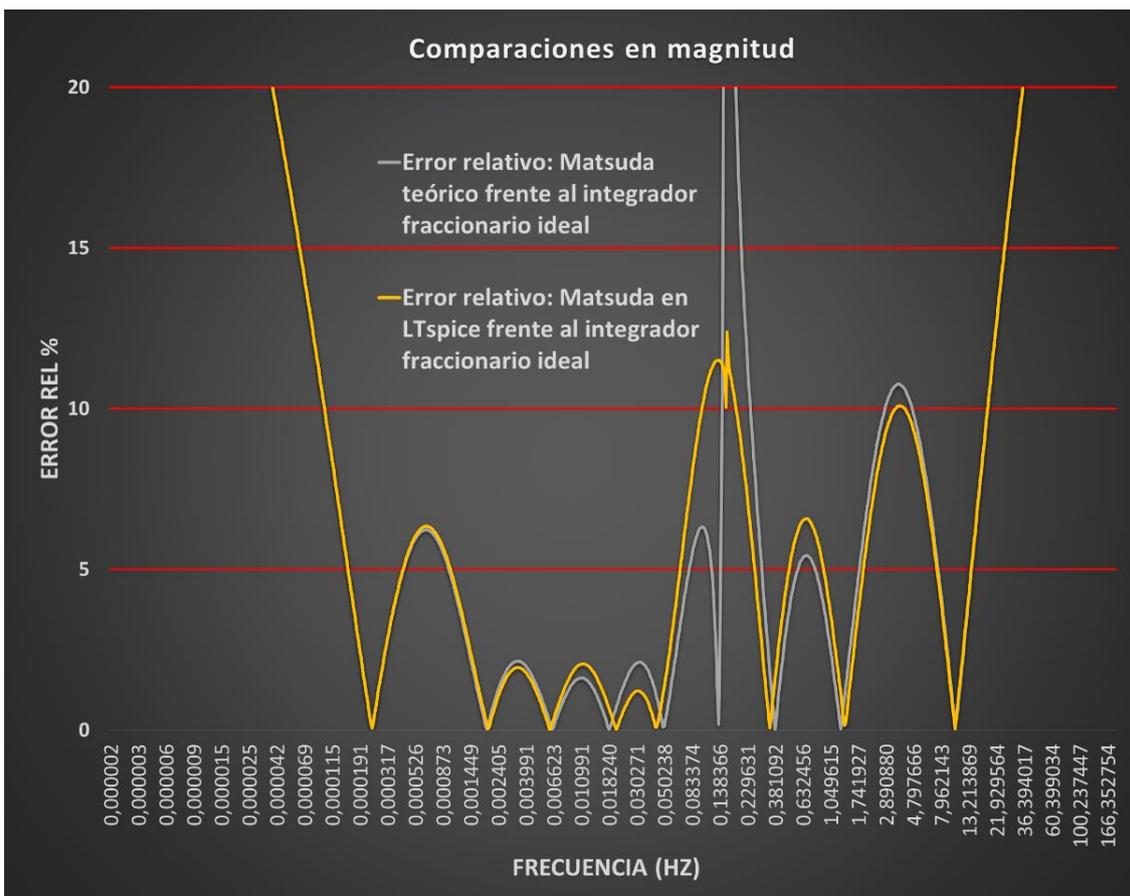


Figura IV.44. Errores relativos en magnitud

Como vemos en la Figura IV.44, los errores relativos de ambos modelos son bastante similares y, en algunos valores de frecuencia, incluso algo inferior el del correspondiente al circuito analógico. Como se observa, las mayores diferencias se encuentran entre los 50 mHz y los 290 mHz, aunque ese aumento tan brusco se puede deber a la fórmula que utiliza el error relativo, ya que, al dividir por un número tan pequeño, si el error absoluto aumenta ligeramente, hace que el error relativo aumente considerablemente. Observando las gráficas anteriores, se ve cómo se superponen las respuestas de ambos, por tanto, esta es la única explicación a ese aumento tan grande del error relativo.

Además, vemos que el error relativo, entre 1 mHz y 1.6 Hz, se mantiene por debajo del 10% e incluso del 5% en algunas ocasiones (exceptuando el fenómeno anómalo explicado anteriormente).

Errores relativos en fase

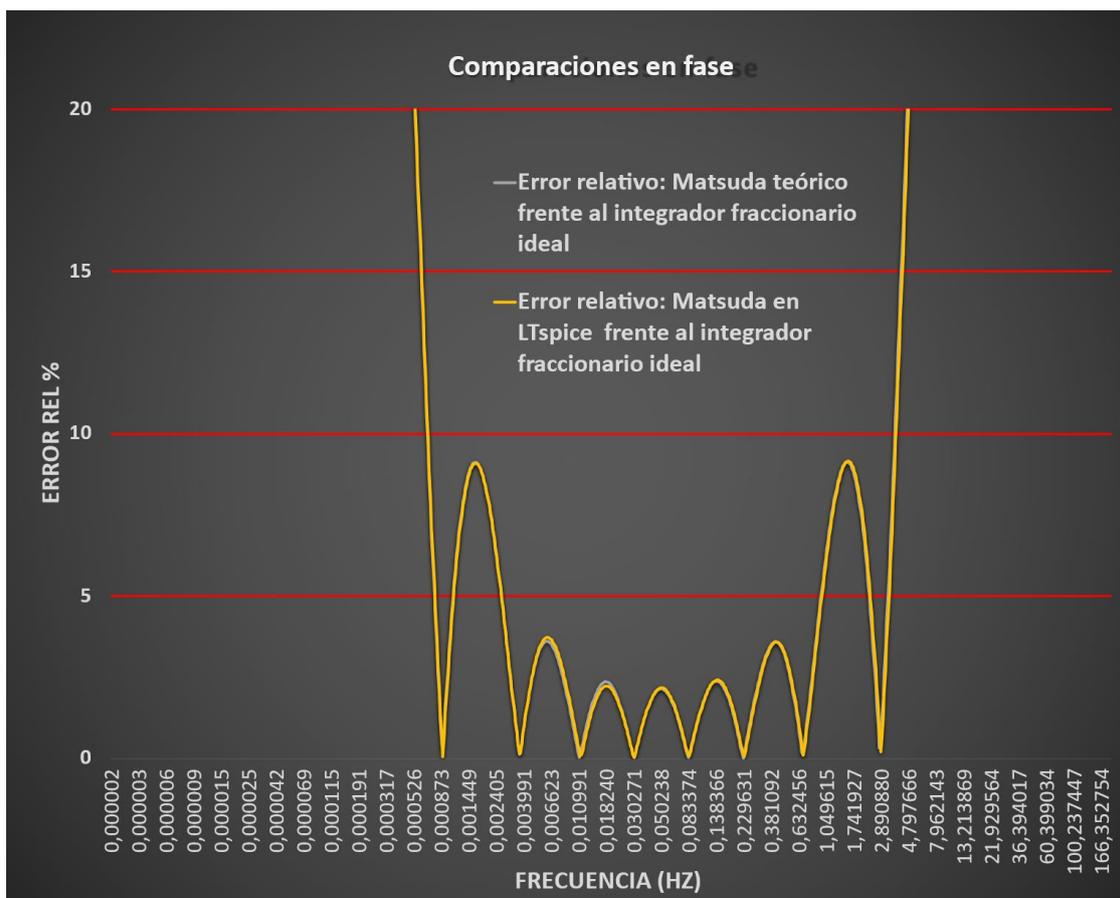


Figura IV.45. Errores relativos en fase

En la siguiente gráfica (Figura IV.45), se ha representado lo mismo que en la anterior, pero ahora respecto a la fase. Como vemos, el error relativo de ambos es muy similar, por no decir idéntico. Además, entre 1 mHz y 1.6 Hz el error relativo nunca supera el 10% y gran parte de ese rango de frecuencias se mantiene incluso por debajo del 5%.

Errores cuadráticos medios en magnitud y fase en el ancho de banda de 16 mHz a 1.6 Hz

Como se observa en la Figura IV.46, al realizar el cálculo del error cuadrático medio entre 16 mHz y 1.6 Hz (es el rango de frecuencias para el cual está diseñado el modelo de aproximación de Matsuda en este caso) tomando el error absoluto en magnitud y fase entre el integrador fraccionario ideal y el modelo de aproximación de Matsuda teórico de cuarto obtenemos lo siguiente.

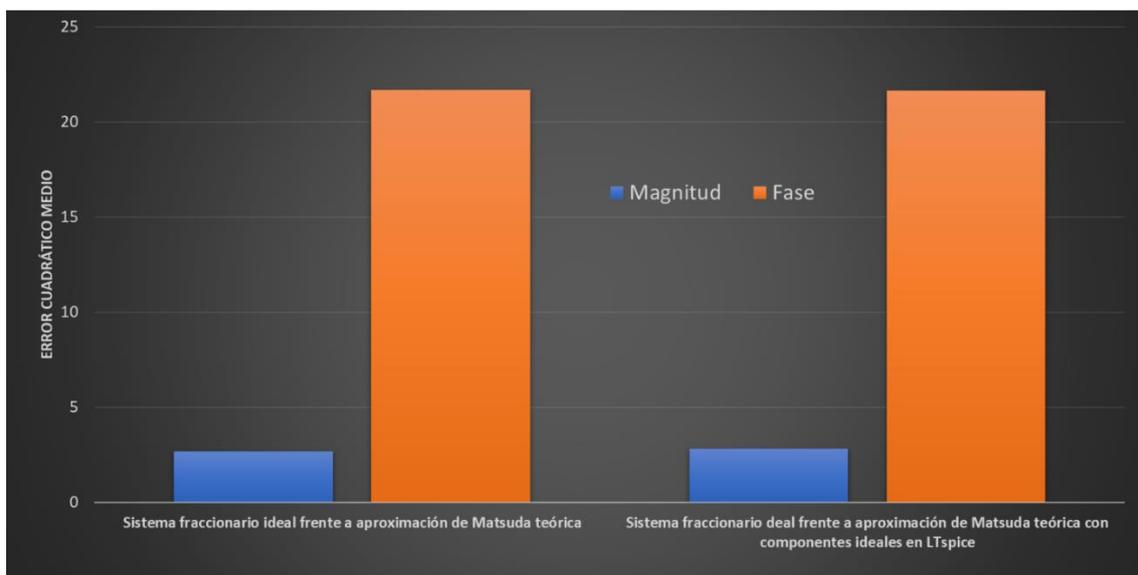


Figura IV.46. Gráfica de errores cuadráticos medios en magnitud y fase en el ancho de banda de 16 mHz a 1.6Hz

Como vemos, el error cuadrático medio para las mismas frecuencias entre el circuito de aproximación de Matsuda y el integrador fraccionario ideal en magnitud, es algo superior al obtenido teóricamente, pero los consideramos bastante similares. (2,7 frente a 2,8). Respecto a la fase vemos que también se encontró un error incluso más similar que en magnitud, siendo menor el del circuito en *LTspice* que el del modelo de Matsuda teórico.

IV.6.2 Errores cuadráticos medios del circuito de la aproximación de Matsuda aplicando tolerancias normalizadas a sus componentes respecto a la respuesta del integrador fraccionario ideal

Errores cuadráticos medios en magnitud y fase en el ancho de banda de 16 mHz a 1.6 Hz en AO1

En gráfica (Figura IV.47), se representan los errores cuadráticos medios en magnitud y fase entre el rango de frecuencias de 16 mHz a 1.6 Hz de los distintos casos de valores de tolerancias normalizadas aplicadas a los componentes del bloque AO1 del circuito, propuesto en la literatura, para implementar el modelo de aproximación de Matsuda de cuarto orden con un ancho de banda de 16 mHz a 1.6 Hz, frente a la respuesta ideal del integrador fraccionario ideal $s^{-0.5}$.

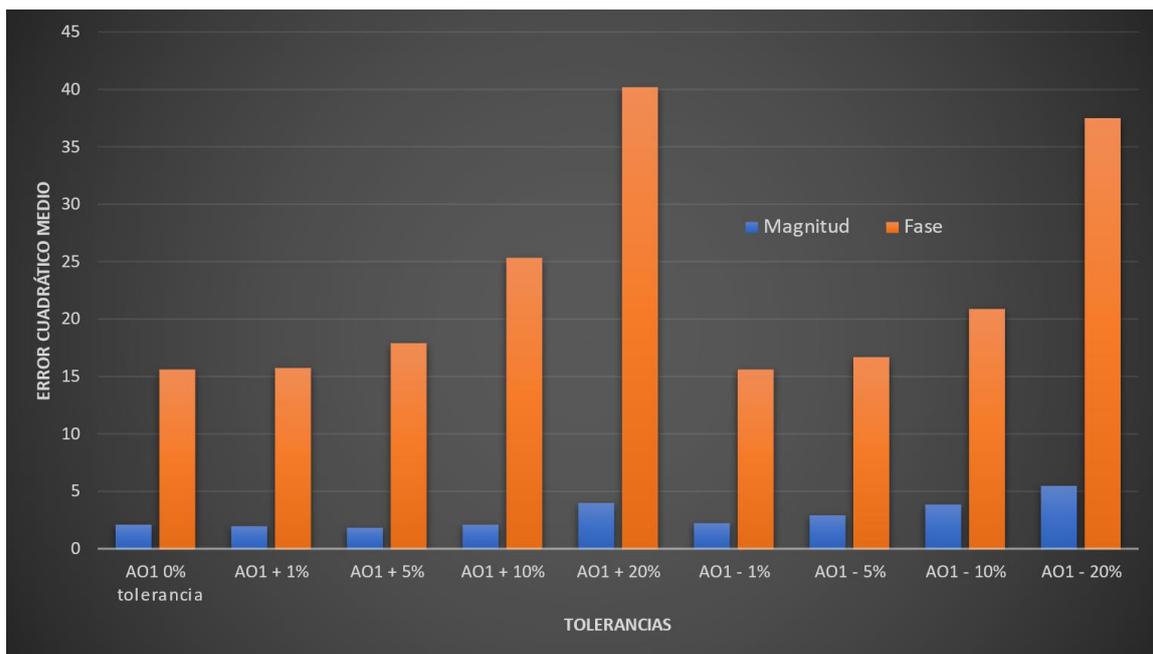


Figura IV.47. Errores cuadráticos medios en magnitud y en fase para los valores de tolerancias aplicadas a los elementos del bloque AO1.

Como vemos, para tolerancias positivas, el error cuadrático medio en magnitud no aumenta demasiado, incluso decrece, solo al llegar al 20% de tolerancia se duplica respecto al caso del 0%.

El error cuadrático medio, en fase tras pasar a 10% de incertidumbre positiva, ya es algo superior al caso ideal y, al alcanzar el 20% del error cuadrático medio en fase, es más de 2,5 veces superior al ideal.

Como se observa, para tolerancias negativas el error cuadrático medio en magnitud no aumenta demasiado al hacerlo la tolerancia, aunque si algo más que en el caso de las positivas. Es el error cuadrático medio en fase el que, tras pasar el 10% de incertidumbre positiva, ya es notablemente superior al caso del 0% y, al alcanzar el 20% el error cuadrático medio en fase, es casi 2,5 veces superior al ideal.

Es decir, las tolerancias negativas afectan ligeramente más en la respuesta en magnitud, mientras las positivas lo hacen ligeramente más en la respuesta en fase.

Errores cuadráticos medios en magnitud y fase en el ancho de banda de 16 mHz a 1.6 Hz en AO2

En la siguiente gráfica (Figura IV.48), se muestran los errores cuadráticos medios en magnitud y fase entre el rango de frecuencias de 16 mHz a 1.6 Hz de los distintos casos de valores de tolerancias normalizadas aplicadas a los componentes del bloque AO2 del circuito, propuesto en la literatura, para implementar el modelo de aproximación de

Matsuda de cuarto orden con un ancho de banda de 16 mHz a 1.6 Hz, frente a la respuesta ideal del integrador fraccionario ideal $s^{-0.5}$.

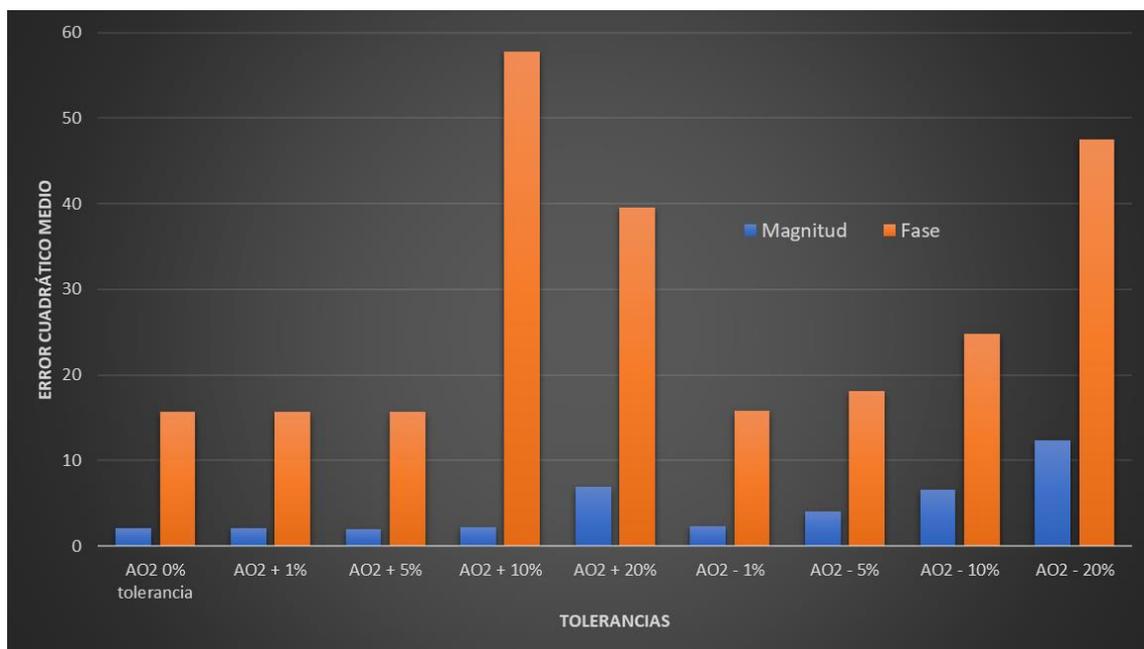


Figura IV.48. Errores cuadráticos medios en magnitud y en fase para los valores de tolerancias aplicadas a los elementos del bloque AO2.

Se puede observar, para tolerancias positivas, que el error cuadrático medio en magnitud no aumenta demasiado, en cambio en fase, tras pasar al 10% de tolerancia positiva, éste se hace casi 3,7 veces superior que para el caso ideal. Es curioso que, para el caso del 20%, el error cuadrático medio en fase sea inferior al del 10% de incertidumbre siendo, 2,5 veces mayor que para el caso ideal.

Como vemos, para tolerancias negativas, el error cuadrático medio en magnitud aumenta el doble al pasar al siguiente caso de incertidumbre, siendo para una del 20% aproximadamente 12 veces mayor que para el caso ideal.

El error cuadrático medio en fase, tras pasar al 10% de tolerancia positiva, ya es notablemente superior al caso ideal y, al alcanzar el 20%, el error en fase es casi 3 veces superior al del ideal.

Es decir, las incertidumbres negativas afectan ligeramente más en la respuesta en magnitud, mientras las positivas lo hacen ligeramente más en la respuesta en fase.

Además, los errores cuadráticos medios, respecto al integrador fraccionario ideal, generados por las tolerancias en el bloque AO2, normalmente son algo inferiores a los producidos por el bloque AO1.

Errores cuadráticos medios en magnitud y fase en el ancho de banda de 16 mHz a 1.6 Hz en AO3

En la siguiente gráfica (Figura IV.49), se representan los errores cuadráticos medios en magnitud y fase en el rango de frecuencias de 16 mHz a 1.6 Hz de los distintos casos de valores de tolerancias normalizadas aplicadas a los componentes del bloque AO3 del circuito, propuesto en la literatura, para implementar el modelo de aproximación de Matsuda de cuarto orden con un ancho de banda de 16 mHz a 1.6 Hz, frente a la respuesta ideal del integrador fraccionario ideal $s^{-0.5}$.

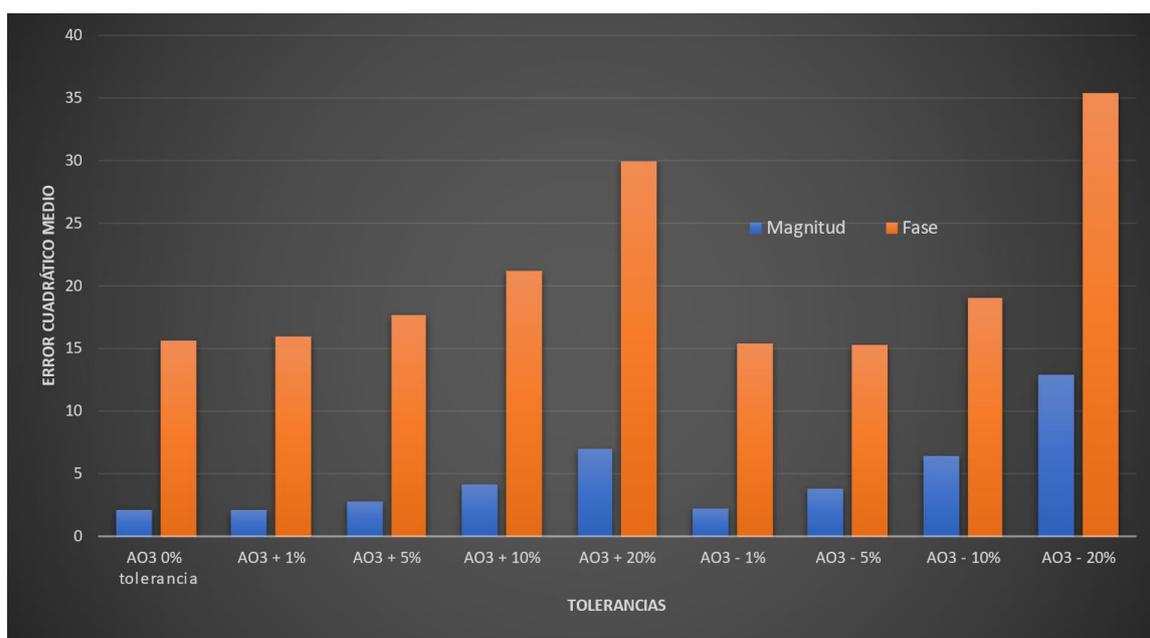


Figura IV.49. Errores cuadráticos medios en magnitud y en fase para los valores de tolerancias aplicadas a los elementos del bloque AO3.

Como vemos, para tolerancias positivas, la desviación cuadrática media en magnitud no aumenta demasiado hasta llegar al 10%, donde se duplica respecto a la producida por el caso ideal, y el 20% de incertidumbre triplica el error producido por el ideal.

El error cuadrático medio en fase es el que, tras llegar al 10% de tolerancia positiva, aumenta notablemente pero no excesivamente y es, cuando llega al 20%, casi triplica al error producido por el caso ideal.

Se puede observar, para tolerancias negativas, que el error cuadrático medio en magnitud aumenta a algo más del doble al pasar al siguiente nivel de tolerancia, siendo para una del 20%, aproximadamente 6 veces mayor que para el caso de ideal.

La desviación cuadrática media en fase, tras pasar al 10% de incertidumbre positiva, es ya algo superior, pero no demasiado, respecto al caso del 0% (ideal). En cambio, al

alcanzar el 20%, el error cuadrático medio es más del doble que en el caso del 0% (componentes ideales).

Es decir, en este AO3, las incertidumbres negativas afectan en mayor medida tanto a la magnitud como a la fase.

Además, las desviaciones cuadráticas medias, respecto al integrador fraccionario ideal, generadas por las tolerancias en los componentes del bloque AO3, son similares a las producidas en el bloque AO1 e, incluso, algo menores en algunos casos.

Errores cuadráticos medios en magnitud y fase en el ancho de banda de 16 mHz a 1.6 Hz en AO4

En la siguiente gráfica (Figura IV.50), se muestran los errores cuadráticos medios en magnitud y fase entre el rango de frecuencias de 16 mHz a 1.6 Hz de los distintos casos de valores de tolerancias normalizadas aplicadas a los componentes del bloque AO4 del circuito, propuesto en la literatura, para implementar el modelo de aproximación de Matsuda de cuarto orden con un ancho de banda de 16 mHz a 1.6 Hz, frente a la respuesta ideal del integrador fraccionario ideal $s^{-0.5}$.

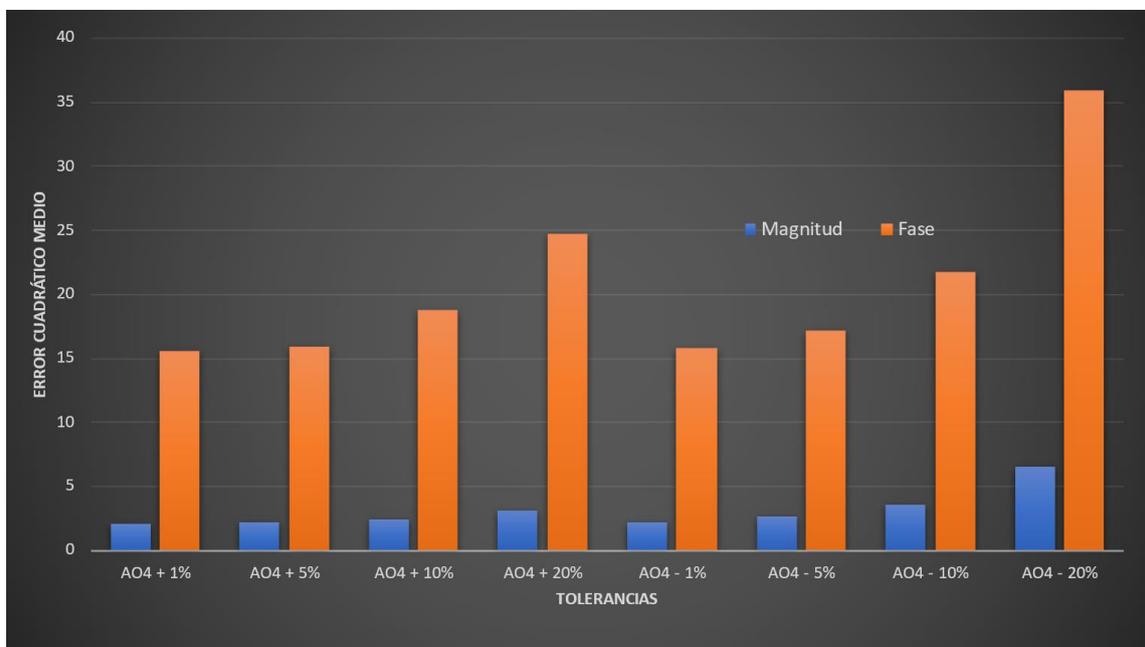


Figura IV.50. Errores cuadráticos medios en magnitud y en fase para los valores de tolerancias aplicadas a los elementos del bloque AO4.

Como vemos, para las tolerancias positivas el error cuadrático medio en magnitud no aumenta demasiado al hacerlo la incertidumbre, siendo para una del 20%, sólo 1,5 veces mayor al caso del 0% (ideal).

La desviación cuadrática media en fase no varía demasiado hasta llegar al 10%, cuando aumenta 1,2 veces el valor del caso de ideal. Para una tolerancia del 20% si es más notable el aumento, que llega a ser 1,6 veces el valor del caso del 0%.

Para las incertidumbres negativas el error en magnitud no aumenta demasiado al aumentar las mismas, pero si algo más que en el caso de las positivas, siendo para una del 20% aproximadamente 3 veces mayor que para el caso ideal.

El error cuadrático medio en fase no es significativo hasta pasar del 10% de incertidumbre positiva y, al alcanzar el 20% el error en fase, es algo más del doble que para el caso del 0%.

En este caso (bloque A4), las tolerancias negativas afectan ligeramente de mayor manera, tanto a la magnitud como a la fase.

Errores cuadráticos medios en magnitud y fase en el ancho de banda de 16 mHz a 1.6 Hz en AO5 (parte 1)

En la siguiente gráfica (Figura IV.51), se muestran los errores cuadráticos medios en magnitud y fase entre el rango de frecuencias de 16 mHz a 1.6 Hz de los distintos casos de valores de tolerancias normalizadas aplicadas a los componentes del bloque AO5 (parte 1) del circuito, propuesto en la literatura, para implementar el modelo de aproximación de Matsuda de cuarto orden con un ancho de banda de 16 mHz a 1.6 Hz, frente a la respuesta ideal del integrador fraccionario ideal $s^{-0.5}$.

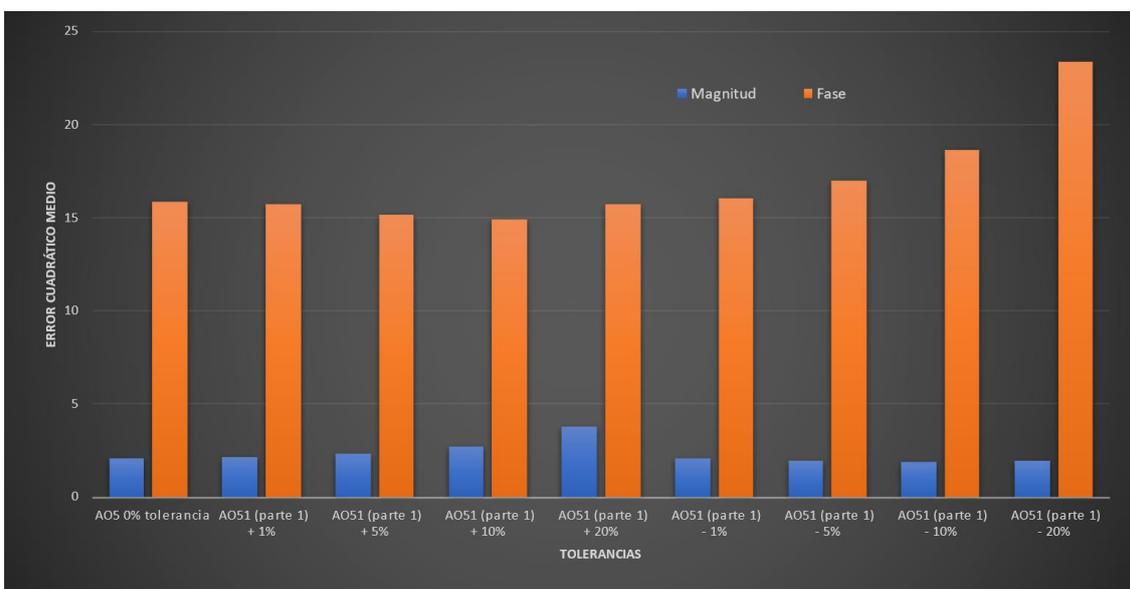


Figura IV.51. Errores cuadráticos medios en magnitud y en fase para los valores de tolerancias aplicadas a los elementos del bloque AO5 (parte 1).

Como vemos, para incertidumbres positivas, el error cuadrático medio en magnitud no aumenta demasiado al hacerlo la tolerancia, siendo para una del 20% solo 1,8 veces mayor al caso ideal. La desviación cuadrática media en fase no aumenta demasiado al aumentar la tolerancia, disminuyendo en algunos casos.

Como vemos, para tolerancias negativas, el error cuadrático medio en magnitud disminuye al aumentar la incertidumbre (aunque, es menor para el 10% que para el 20%). La desviación cuadrática media en fase aumenta ligeramente al aumentar la tolerancia teniendo, para una del 20%, un error 1,5 veces aproximadamente superior al caso del 0% (ideal).

Las incertidumbres positivas, en este AO5 (parte 1), afectan ligeramente de mayor manera a la magnitud, y las negativas lo hacen algo más a la respuesta en fase.

Errores cuadráticos medios en magnitud y fase en el ancho de banda de 16 mHz a 1.6 Hz en AO5 (parte 2)

En la siguiente gráfica (Figura IV.52), se muestran los errores cuadráticos medios en magnitud y fase entre el rango de frecuencias de 16 mHz a 1.6 Hz de los distintos casos de valores de tolerancias normalizadas aplicadas a los componentes del bloque AO5 (parte 2) del circuito, propuesto en la literatura, para implementar el modelo de aproximación de Matsuda de cuarto orden con un ancho de banda de 16 mHz a 1.6 Hz, frente a la respuesta ideal del integrador fraccionario ideal $s^{-0.5}$.

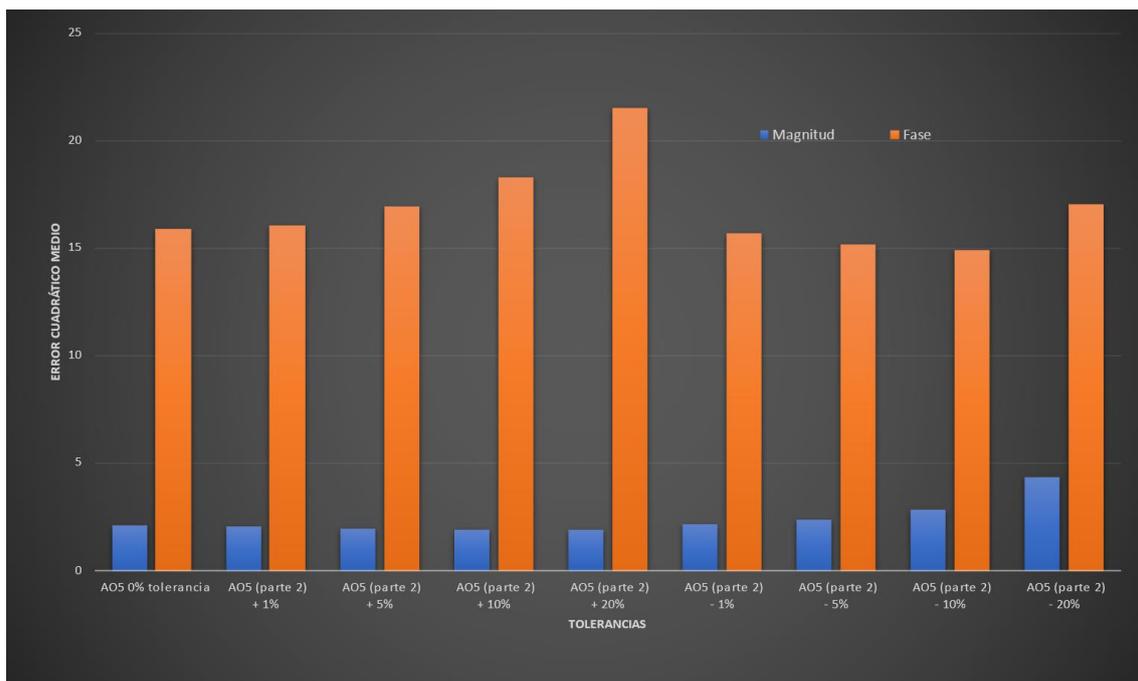


Figura IV.52. Errores cuadráticos medios en magnitud y en fase para los valores de tolerancias aplicadas a los elementos del bloque AO5 (parte 2).

Como vemos, para incertidumbres positivas, el error cuadrático medio en magnitud decrece muy ligeramente conforme aumenta la tolerancia. El error en fase no varía demasiado hasta llegar al 10%, cuando aumenta casi 1,2 veces el valor del caso ideal. Para una del 20% si es más notable el aumento, que llega a ser casi 1,4 veces el valor del caso del 0% de tolerancia.

Para incertidumbres negativas, la desviación cuadrática media en magnitud aumenta ligeramente al hacerlo la tolerancia hasta el caso del 10%, para el caso del 20% el error es algo más del doble que para el caso del 0% (componentes ideales). El error cuadrático medio en fase desciende ligeramente con el aumento de la incertidumbre hasta el caso del 10% pero, para el del 20%, este error si es algo superior al valor del mismo para el caso ideal.

En este caso, las tolerancias positivas afectan ligeramente más a la respuesta en fase y, las tolerancias negativas lo hacen algo más a la respuesta en magnitud.

Errores cuadráticos medios en magnitud y fase en el ancho de banda de 16 mHz a 1.6 Hz en AO6 (parte 1).

En la siguiente gráfica (Figura IV.53), se muestran los errores cuadráticos medios en magnitud y fase entre el rango de frecuencias de 16 mHz a 1.6 Hz de los distintos casos de valores de tolerancias normalizadas aplicadas a los componentes del bloque AO6

(parte 1) del circuito, propuesto en la literatura, para implementar el modelo de aproximación de Matsuda de cuarto orden con un ancho de banda de 16 mHz a 1.6 Hz, frente a la respuesta ideal del integrador fraccionario ideal $s^{-0.5}$.

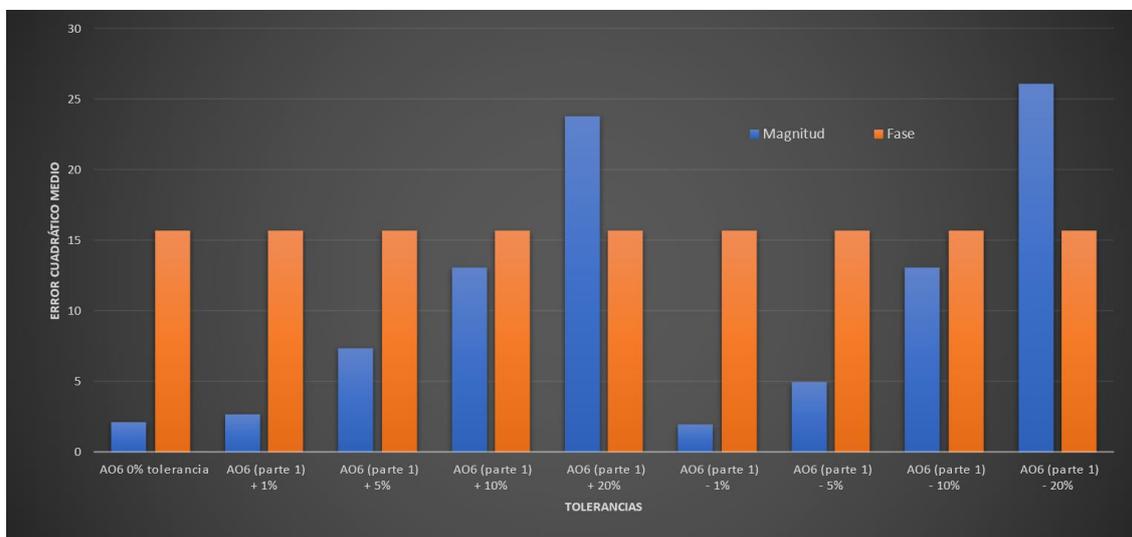


Figura IV.53. Errores cuadráticos medios en magnitud y en fase para los valores de tolerancias aplicadas a los elementos del bloque AO6 (parte 1).

Como vemos, para tolerancias positivas, el error cuadrático medio en magnitud aumenta considerablemente al llegar al 5% de incertidumbre, siendo 3,5 veces mayor al caso del 0% (ideal). Para una del 10% el error es más de 6 veces mayor y, por último, para el caso del 20% es 11,33 veces superior al generado por el caso del 0% (componentes ideales). La desviación cuadrática en fase no varía al aumentar la tolerancia.

Se puede observar, para incertidumbres negativas, que el error cuadrático medio en magnitud aumenta considerablemente al llegar al 5%, siendo 2,36 veces mayor al producido por el caso ideal. Para una del 10% el error es 7,45 veces mayor y, por último, para el caso del 20% es 12,4 veces superior al generador por el caso ideal. La desviación cuadrática media en fase no varía al aumentar la tolerancia.

En este caso, las incertidumbres positivas y negativas afectan de manera similar a la magnitud, mientras que la respuesta en fase no se ve afectada por ellas en ningún caso.

Errores cuadráticos medios en magnitud y fase en el ancho de banda de 16 mHz a 1.6 Hz en AO6 (parte 2)

En la siguiente gráfica (Figura IV.54), se muestran los errores cuadráticos medios en magnitud y fase entre el rango de frecuencias de 16 mHz a 1.6 Hz de los distintos casos de valores de tolerancias normalizadas aplicadas a los componentes del bloque AO6 (parte 2) del circuito, propuesto en la literatura, para implementar el modelo de aproximación de Matsuda de cuarto orden con un ancho de banda de 16 mHz a 1.6 Hz, frente a la respuesta ideal del integrador fraccionario ideal $s^{-0.5}$.

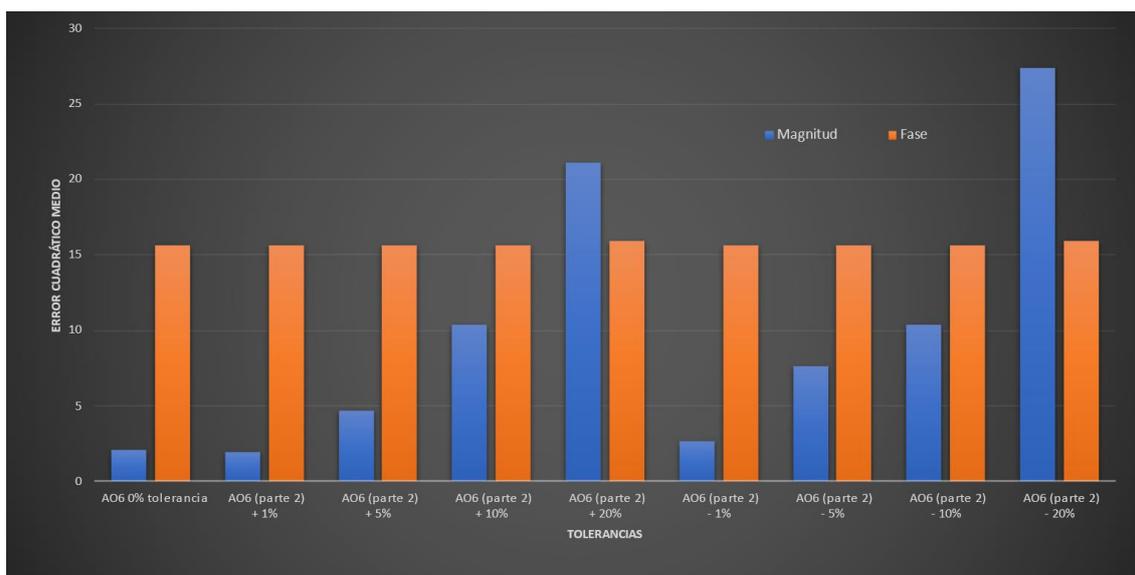


Figura IV.54. Errores cuadráticos medios en magnitud y en fase para los valores de tolerancias aplicadas a los elementos del bloque AO6 (parte 2).

Como vemos, para tolerancias positivas, el error cuadrático medio en magnitud aumenta considerablemente al llegar al 5%, siendo 2,2 veces mayor que para el supuesto ideal. Para una del 10% es casi 5 veces mayor y, por último, para el caso de 20% es 13 veces mayor al generado por el del 0%. La desviación cuadrática media en fase no varía al aumentar la tolerancia.

Se puede observar, para tolerancias negativas, que el error cuadrático medio en magnitud aumenta considerablemente al llegar al 5%, siendo 3,64 veces mayor que para el supuesto ideal. Para una del 10%, el error es 7,45 veces mayor y, por último, para el del 20% es 12,4 veces mayor al generado por el caso de componentes ideales. La desviación cuadrática media en fase no varía al aumentar la incertidumbre.

En esta situación, las tolerancias positivas y negativas afectan de manera similar a la magnitud, mientras que la respuesta en fase no se ve afectada por ellas.

IV.7 Estudio del aumento del ancho de banda y orden de la aproximación de Matsuda

IV.7.1 Aproximación de Matsuda de cuarto orden con ancho de banda de trabajo 16 mHz - 1.6 Hz

La respuesta, en magnitud y fase (simulada en *LTspice*), del circuito analógico propuesto para implementar el modelo de aproximación de Matsuda de cuarto orden teórico, con ancho de banda de 16 mHz a 1.6 Hz, es:

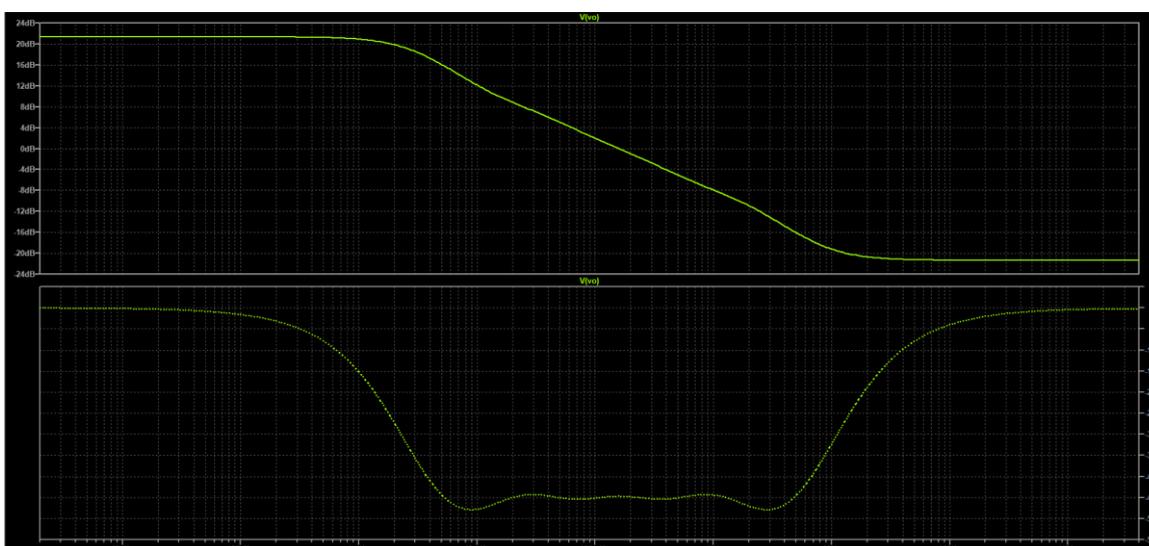


Figura IV.55. Diagrama de Bode del circuito propuesto por nosotros para implementar la aproximación de Matsuda de cuarto orden con ancho de banda 16 mHz - 1.6 Hz

En la Figura IV.55, se observa a simple vista que la caída en magnitud en cierto rango de frecuencias (desde, aproximadamente, 16 mHz hasta 1.6 Hz) es de -10 dB/dec, como en el integrador fraccionario ideal. Además la fase, en ese mismo rango de frecuencias, es de -45° como en el integrador fraccionario ideal. Es también muy similar, por no decir idéntica, a la obtenida en *MATLAB* para este caso. También cabe destacar, que presenta menos oscilaciones que la aproximación propuesta en la literatura para el mismo rango de frecuencias.

Comparación con el integrador fraccionario ideal

En la siguiente gráfica (Figura IV.56), están representadas la magnitud en función de la frecuencia, del sistema fraccionario sin aproximar, del modelo de aproximación de

Matsuda teórica, para un rango de 16 mHz a 1.6 Hz, y la del circuito propuesto en LTspice para realizar analógicamente dicha aproximación de Matsuda de cuarto orden:

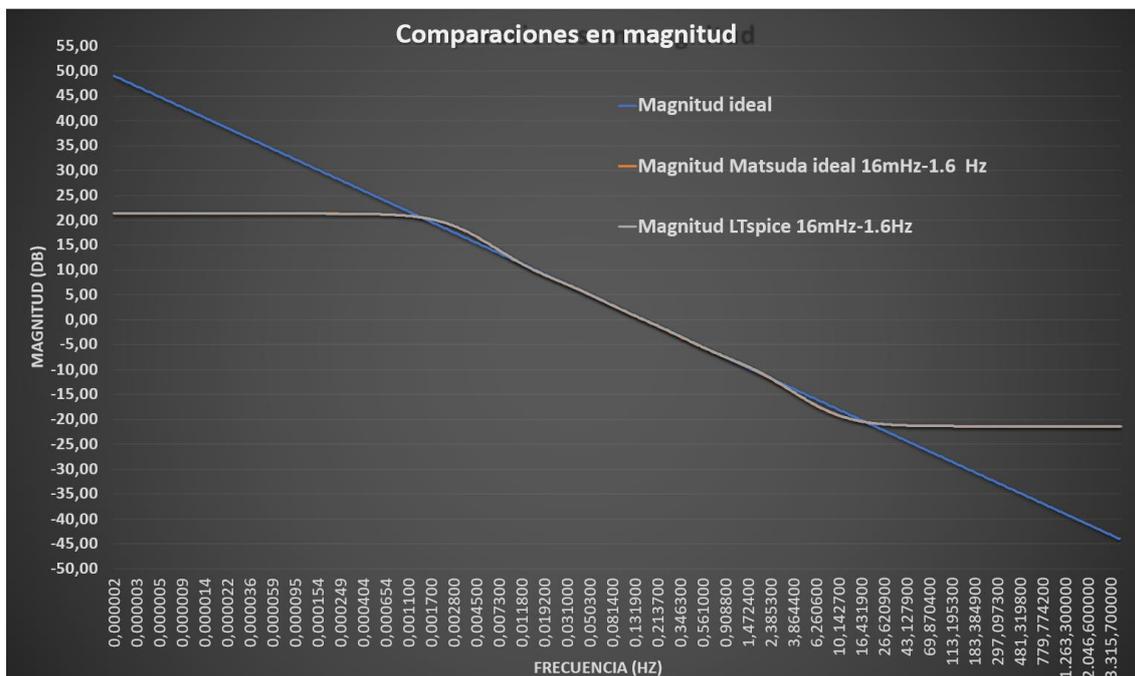


Figura IV.56. Gráfica de comparaciones en magnitud

Como vemos, en el rango de 16 mHz a 1.6 Hz, la respuesta del circuito y del modelo de aproximación de Matsuda teórico son bastante similares a la del ideal (se superponen la del circuito y la del modelo de Matsuda teórico).

En la siguiente gráfica (Figura IV.57), está representada la fase en función de la frecuencia, del sistema fraccionario sin aproximar del modelo de aproximación de Matsuda teórica, para un rango de 16 mHz a 1.6 Hz y la del circuito propuesto para realizar analógicamente dicha aproximación de Matsuda de cuarto orden.

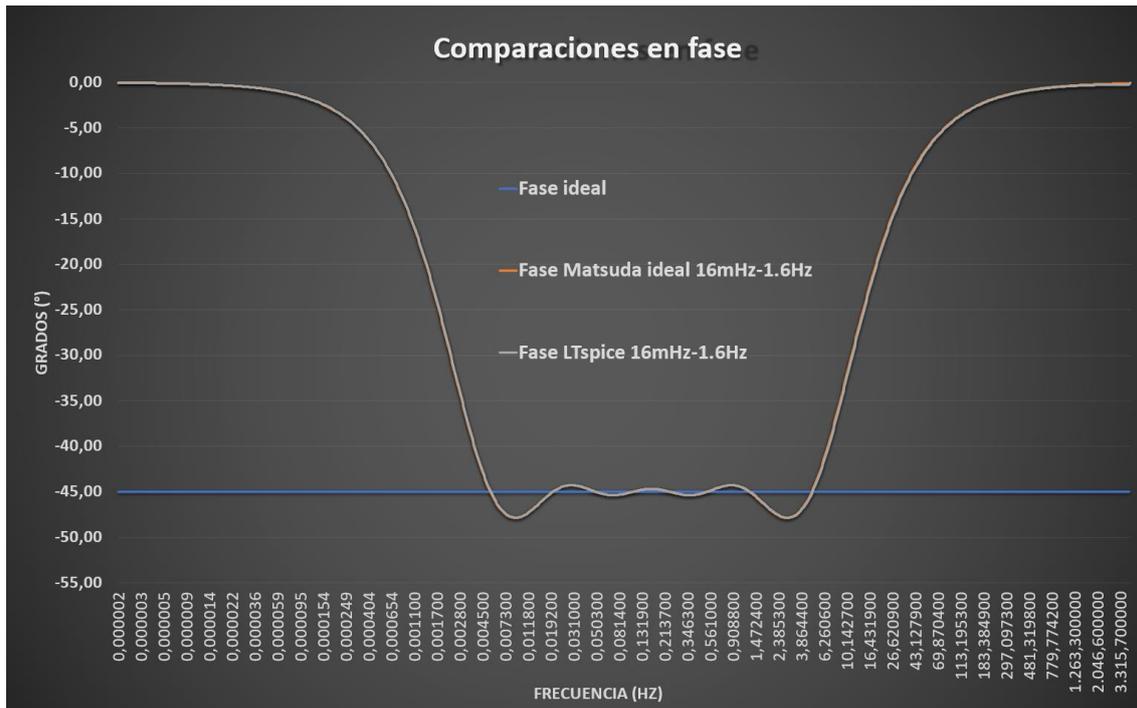


Figura IV.57. Gráfica de comparaciones en fase

Como vemos, en el rango de 16 mHz a 1.6 Hz, la respuesta del circuito y del modelo de aproximación de Matsuda teórico, son bastante similares a la del ideal (se superponen la del circuito y la del modelo de Matsuda teórico).

Errores relativos respecto al integrador fraccionario ideal

En la siguiente gráfica (Figura IV.58), se representa el error relativo (en tanto por ciento) en magnitud, en función de la frecuencia, para el modelo de la aproximación de Matsuda entre 16 mHz y 1.6 Hz, tanto el teórico, como el del circuito propuesto respecto al integrador fraccionario ideal.

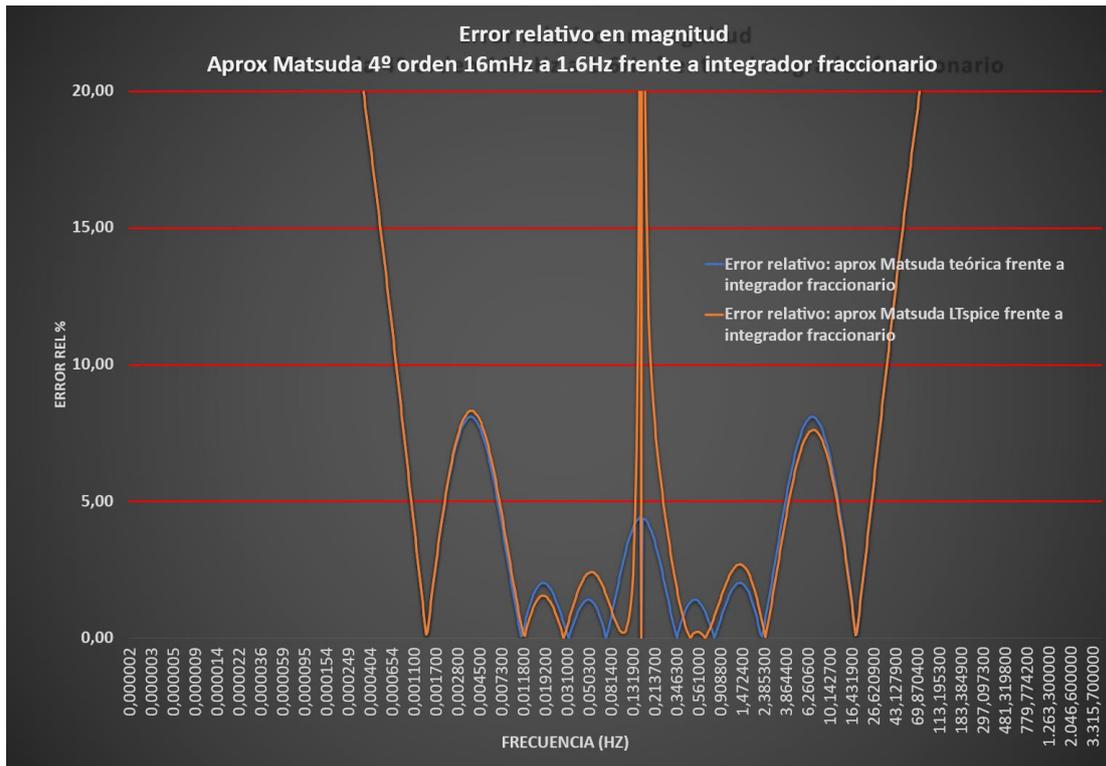


Figura IV.58. Gráfica de errores relativos en magnitud

Como vemos, el error relativo entre 16 mHz y 1.6 Hz se mantiene en ambos casos por debajo del 5%, siendo algo superior el correspondiente al circuito analógico.

En la siguiente gráfica (Figura IV.59), se representa el error relativo (en tanto por ciento) en fase, en función de la frecuencia, para el modelo de la aproximación de Matsuda entre 16 mHz y 1.6 Hz, tanto el teórico como el del circuito propuesto, ambos respecto al integrador fraccionario ideal.

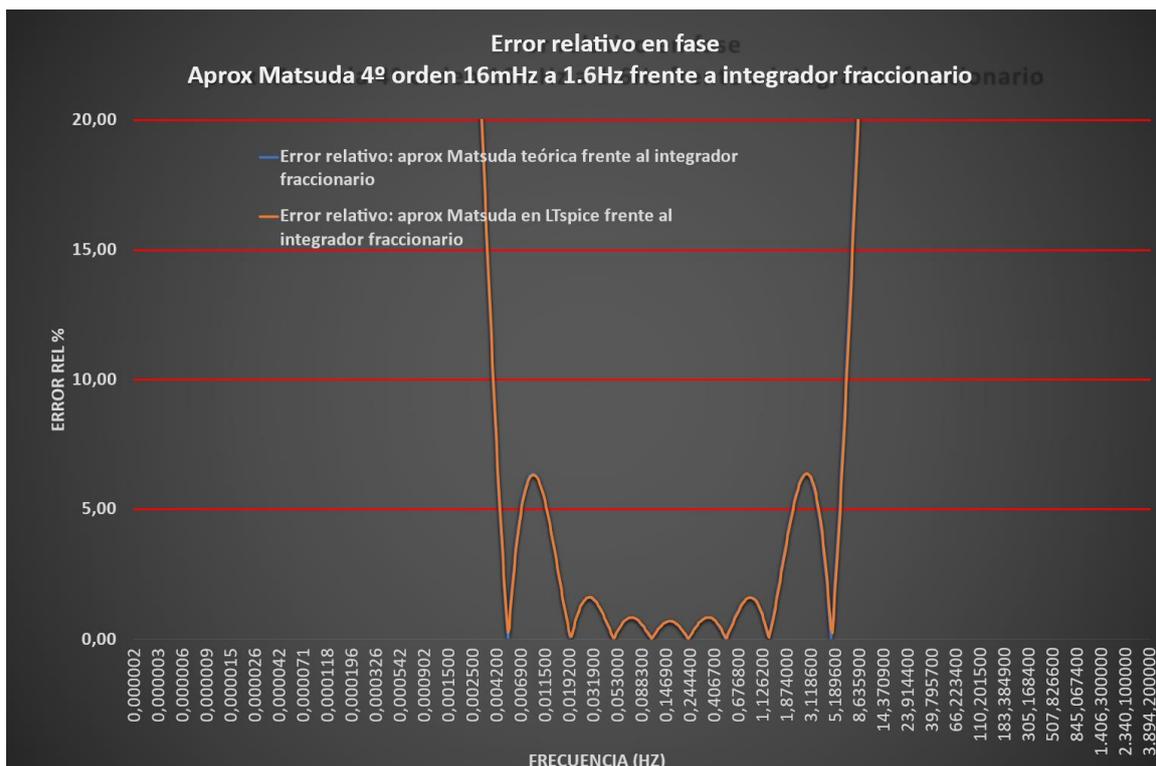


Figura IV.59. Gráfica de errores relativos en fase

Como se observa en la Figura IV.59, el error relativo de ambos, respecto al ideal sin aproximar, es idéntico en todas las frecuencias. Además, se puede comprobar que entre 16 mHz y 1.6 Hz el error es muy bajo, quedándose muy lejos de alcanzar, siquiera, el 5%, lo que es bastante positivo.

Errores cuadráticos medios respecto al integrador fraccionario ideal

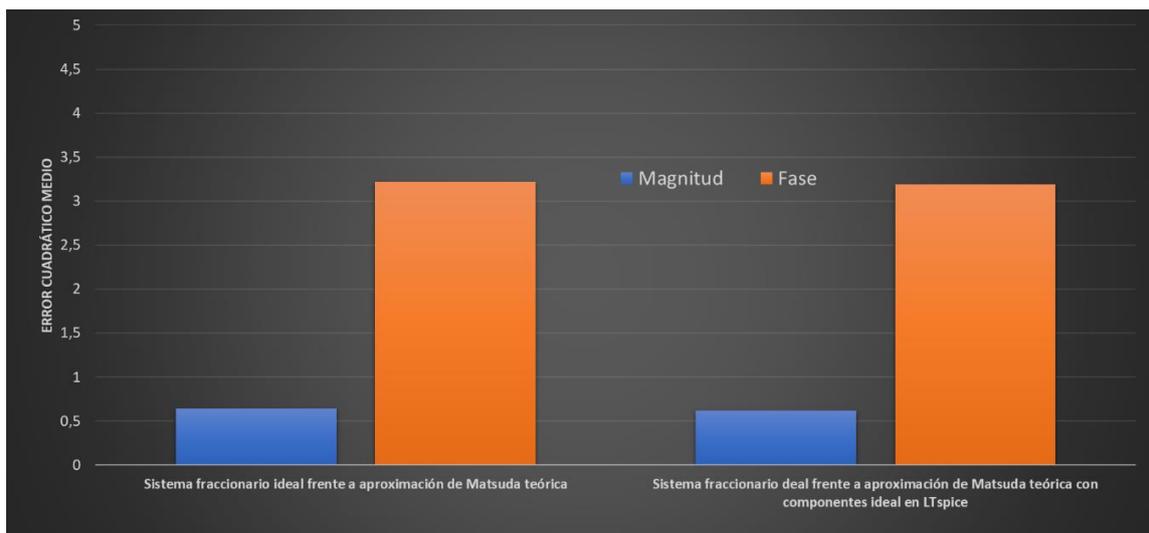


Figura IV.60. Gráfica de errores cuadráticos medios en magnitud y fase en el ancho de banda de 16 mHz a 1.6 Hz

Como vemos en la Figura IV.60, el error cuadrático medio entre 16 mHz y 1.6 Hz en magnitud y en fase, es muy similar en los dos casos, siendo mínimamente superior el perteneciente al circuito (en magnitud: 0,64 frente a 0,62, y en fase: 3,22 frente a 3,2), por tanto, se puede decir que el circuito refleja bastante bien el comportamiento teórico.

Además, cabe destacar que ambos errores cuadráticos medios son considerablemente inferiores a los que presenta el modelo de aproximación de Matsuda teórico y el circuito, propuestos en la literatura.

Comparación con el modelo planteado en la literatura

Como se indicó anteriormente, la aproximación de Matsuda de cuarto orden entre 16 mHz y 1.6 Hz propuesta, muestra un comportamiento mucho más similar al integrador fraccionario ideal en su ancho de banda de funcionamiento que el encontrado en la literatura con ese mismo ancho de banda, es decir, aproxima de mejor manera el integrador fraccionario ideal para un mismo ancho de banda. Esto resulta evidente si graficamos ambas aproximaciones junto al integrador fraccionario ideal sin aproximar (Figura IV.61).

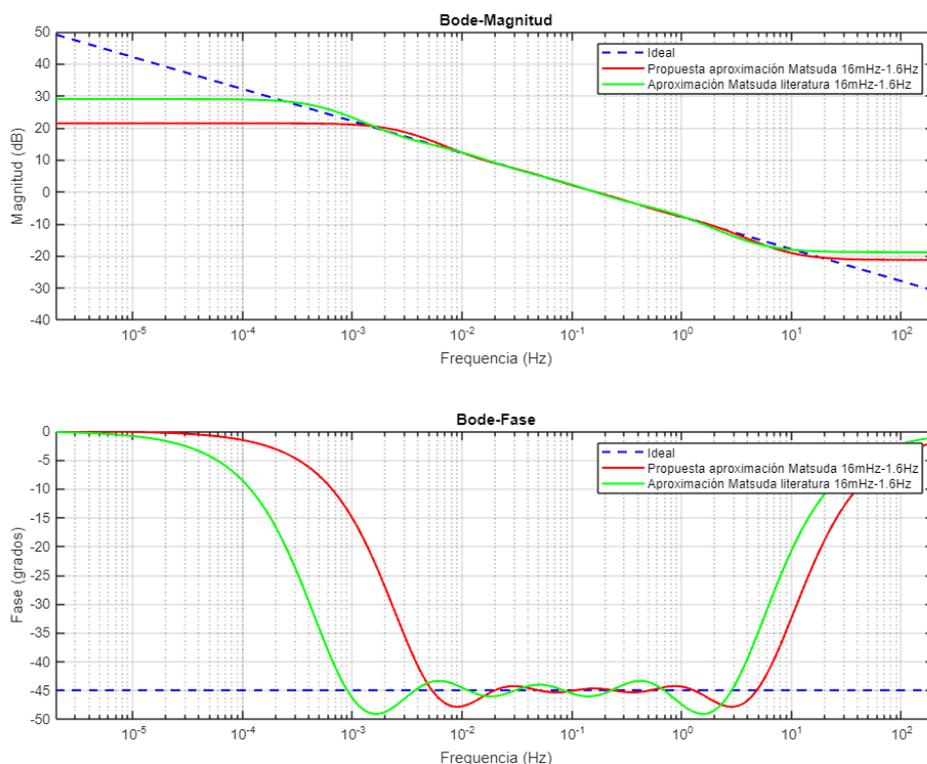


Figura IV.61. Comparación de respuesta en frecuencia del modelo propuesto en la literatura y el propuesto por nosotros, ambos con el mismo ancho de banda.

Como se observa en la Figura IV.61, el modelo de aproximación de Matsuda de la literatura, a pesar de estar diseñado para operar entre 16 mHz y 1.6 Hz, observamos que trabaja de manera correcta entre, aproximadamente, 2 mHz y 1.6 Hz, como se dijo anteriormente. El modelo propuesto para ese mismo ancho de banda de 16 mHz a 1.6 Hz, funciona realmente en ese rango y además posee menos oscilaciones en su respuesta, tanto en magnitud como en fase, que la propuesta en la literatura, lo que le hace más eficiente.

IV.7.2 Aproximación de Matsuda de cuarto orden con ancho de banda de trabajo 16 mHz - 160Hz

La respuesta en magnitud, y fase (simulada en *LTspice*), del circuito analógico propuesto para implementar el modelo de aproximación de Matsuda de cuarto orden teórico, con ancho de banda de 16 mHz a 160 Hz, es:

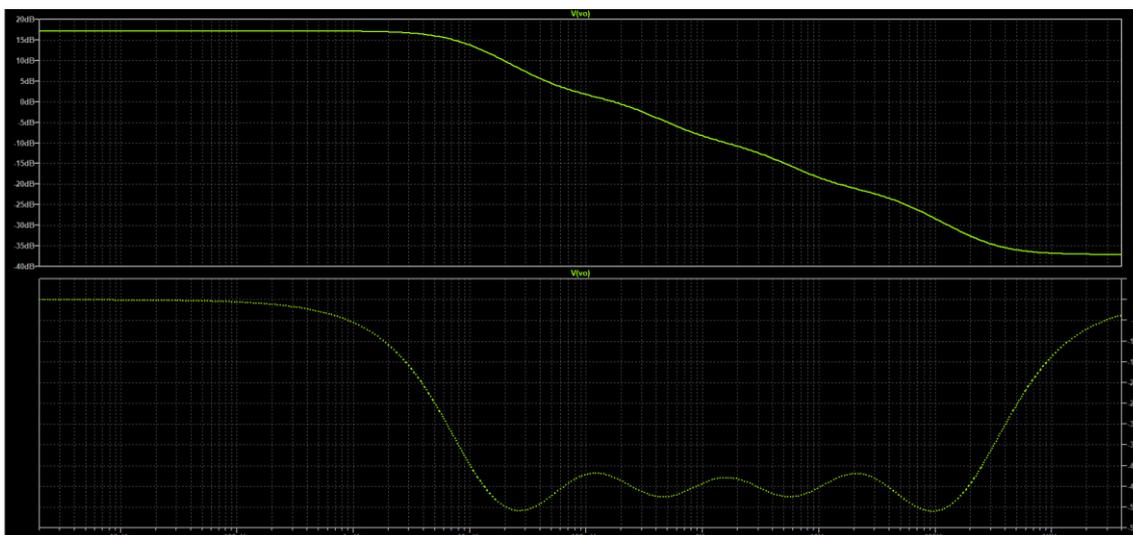


Figura IV.62. Diagrama de Bode del circuito propuesto por nosotros para implementar la aproximación de Matsuda de cuarto orden con ancho de banda 16 mHz - 160 Hz

Se observa a simple vista (Figura IV.62), que la caída en magnitud en cierto rango de frecuencias (desde, aproximadamente, 16 mHz hasta 160 Hz) es de -10 dB/dec, como en el integrador fraccionario ideal. A su vez la fase, en ese mismo rango de frecuencias, el valor en medio de las oscilaciones es aproximadamente de -45° como en el integrador

fraccionario ideal. Además de ser muy similar, por no decir idéntica, a la obtenida en *MATLAB* para este caso. Finalmente, cabe destacar, que presenta más oscilaciones que las aproximaciones con un ancho de banda hasta 1.6 Hz.

Comparación con el integrador fraccionario ideal

En la siguiente gráfica (Figura IV.63), está representada la magnitud en función de la frecuencia, del sistema fraccionario sin aproximar, del modelo de aproximación de Matsuda teórica para un rango de 16 mHz a 160 Hz y la del circuito propuesto en *LTspice* para realizar, analógicamente, dicha aproximación de Matsuda de cuarto orden.

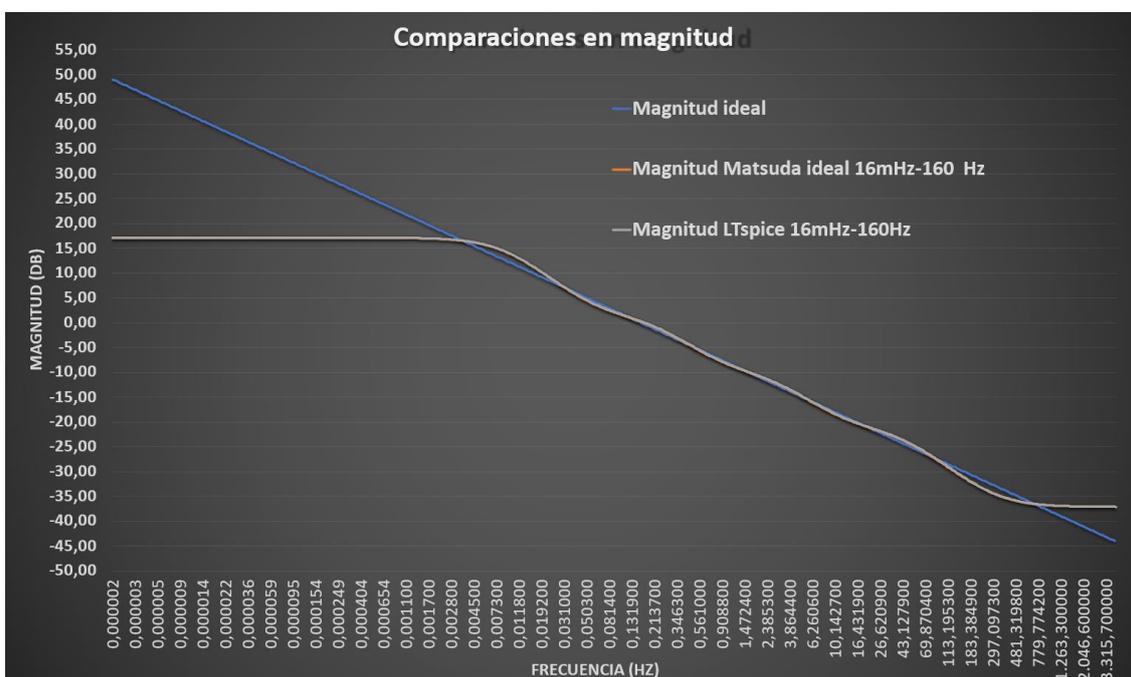


Figura IV.63. Gráfica de comparaciones en magnitud

Como vemos, en el rango de 16 mHz a 160 Hz, la respuesta del circuito y del modelo de aproximación de Matsuda teórico, son bastante similares a la ideal (se superponen la del circuito y la del modelo de Matsuda teórico). Aunque se aprecian oscilaciones en la gráfica de magnitud, algo superiores, al aumentar el ancho de banda hasta 160 Hz.

En la siguiente gráfica (Figura IV.64), está representada la fase en función de la frecuencia del sistema fraccionario sin aproximar, del modelo de aproximación de Matsuda teórica para un rango de 16 mHz a 160 Hz y del circuito propuesto para realizar, analógicamente, dicha aproximación de Matsuda de cuarto orden.

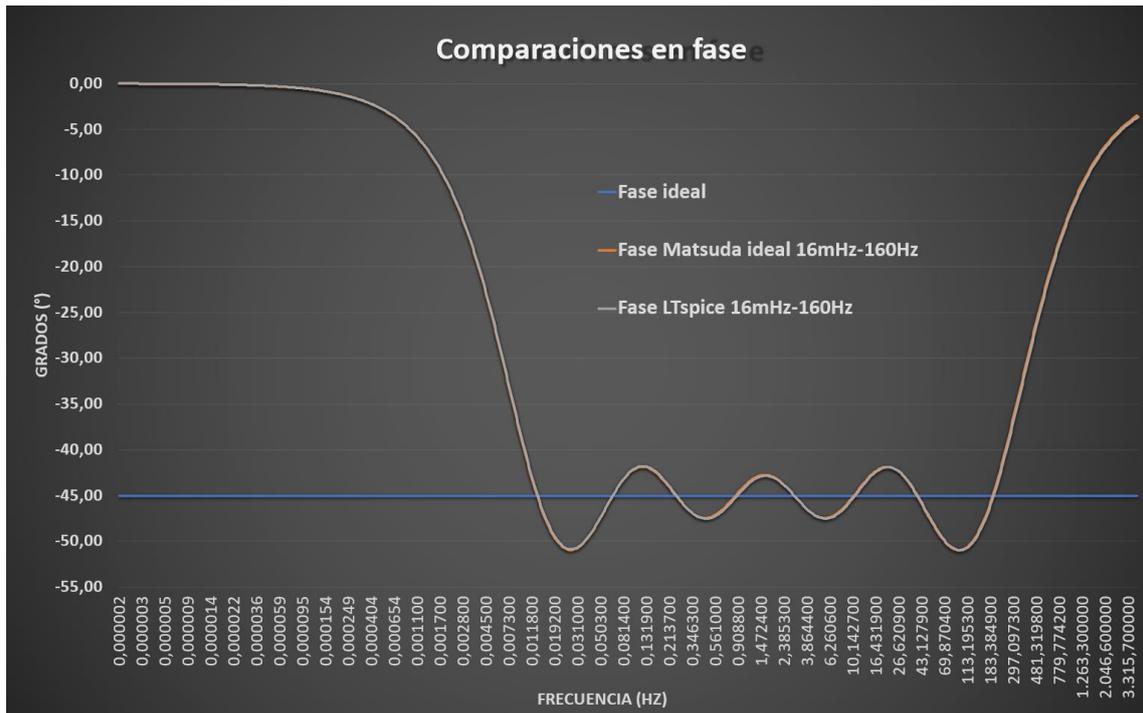


Figura IV.64. Gráfica de comparaciones en fase

Como vemos, en el rango de 16 mHz a 160 Hz, la respuesta del circuito, y del modelo de aproximación de Matsuda teórico, son bastante similares a la ideal (se superponen la del circuito y la del modelo de Matsuda teórico). Es evidente que, al aumentar el ancho de banda hasta 160 Hz, las oscilaciones de la fase en torno a los -45 grados, es mucho mayor que el del caso con el ancho de banda hasta 1.6 Hz.

Errores relativos respecto al integrador fraccionario ideal

En la siguiente gráfica (Figura IV.65), se representa el error relativo (en tanto por ciento) en magnitud, en función de la frecuencia, para el modelo propuesto de la aproximación de Matsuda entre 16 mHz y 160 Hz, tanto el teórico como el del circuito propuesto, ambos respecto al integrador fraccionario ideal.

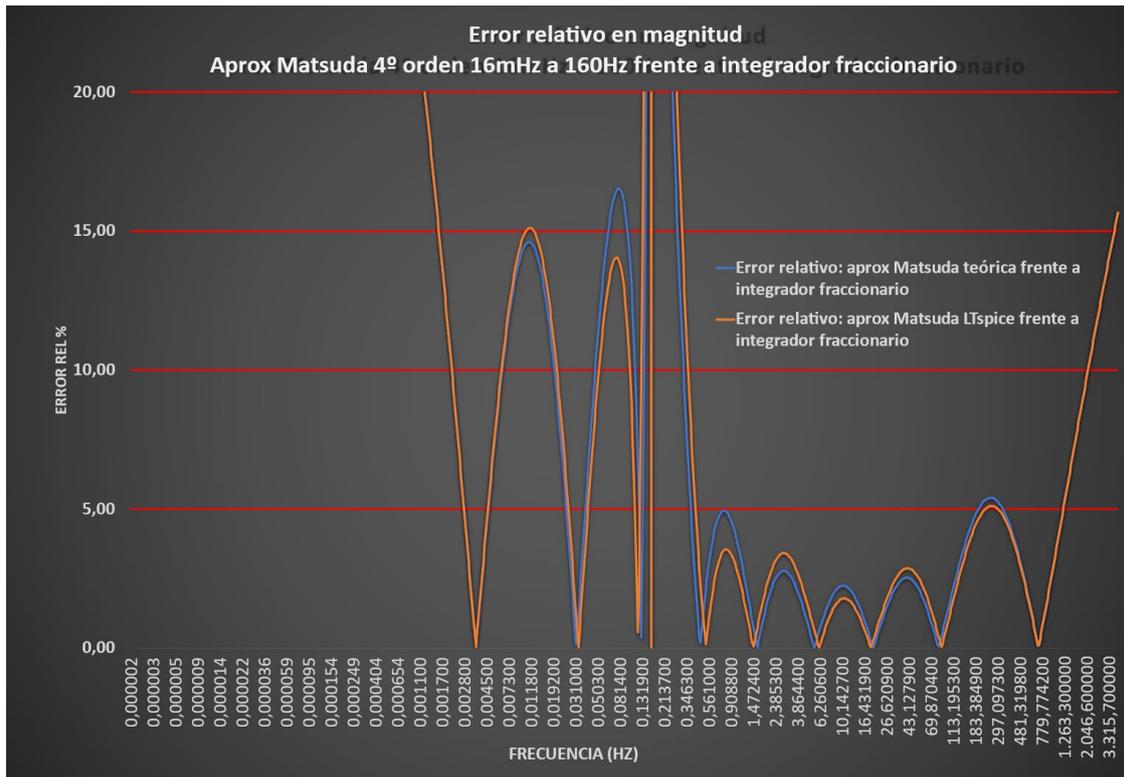


Figura IV.65. Gráfica de errores relativos en magnitud

Como vemos, el error de ambos es mayor en la zona desde 16 mHz hasta 560 mHz, donde este error relativo alcanza el 15% e, incluso, supera el 20% en cierto punto. A partir de 560 mHz hasta 160 Hz, el error relativo de ambos se mantiene por debajo del 5%.

En la siguiente gráfica (Figura IV.66), se representa el error relativo (en tanto por ciento) en fase, en función de la frecuencia, para el modelo propuesto de la aproximación de Matsuda entre 16 mHz y 160 Hz, tanto el teórico como el del circuito propuesto, ambos respecto al integrador fraccionario ideal.

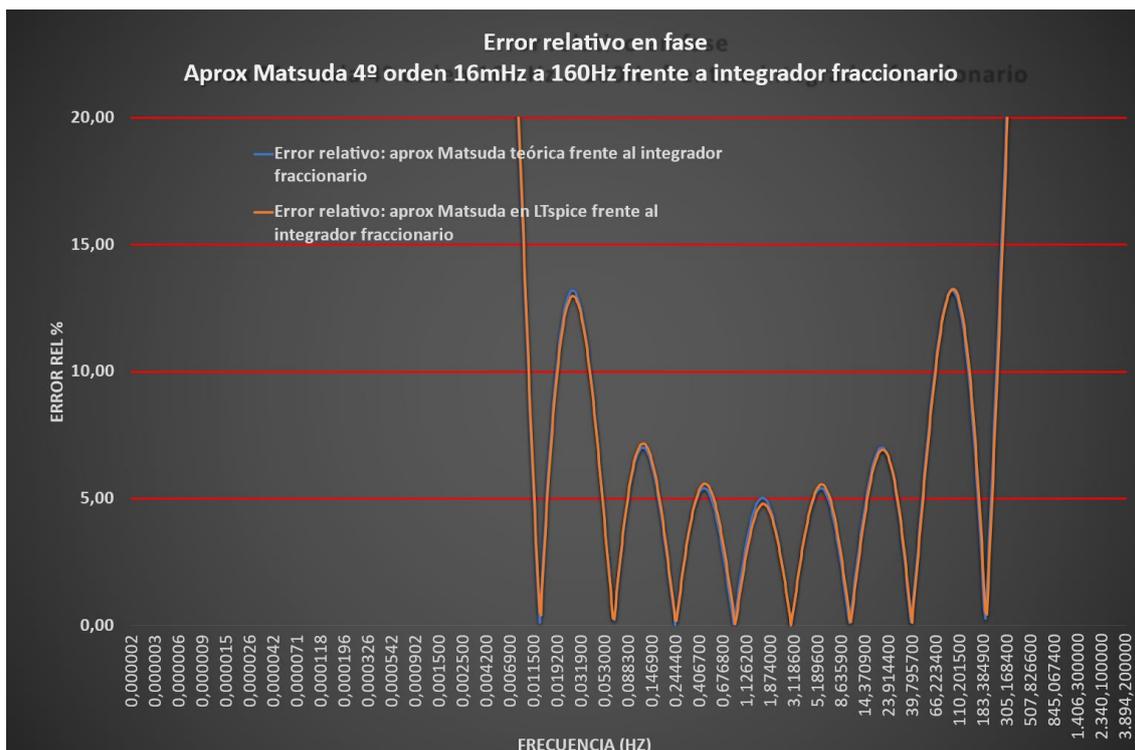


Figura IV.66. Gráfica de errores relativos en fase

Como se observa en la Figura IV.66, el error relativo de ambos, respecto al ideal sin aproximar, es casi idéntico en todas las frecuencias. Además, se puede comprobar que entre 16 mHz y 40 Hz el error se sitúa en torno al 5%, y desde 40 Hz hasta 160 Hz supera el 10%, pero sin llegar a alcanzar el 15%.

Errores cuadráticos medios respecto al integrador fraccionario ideal

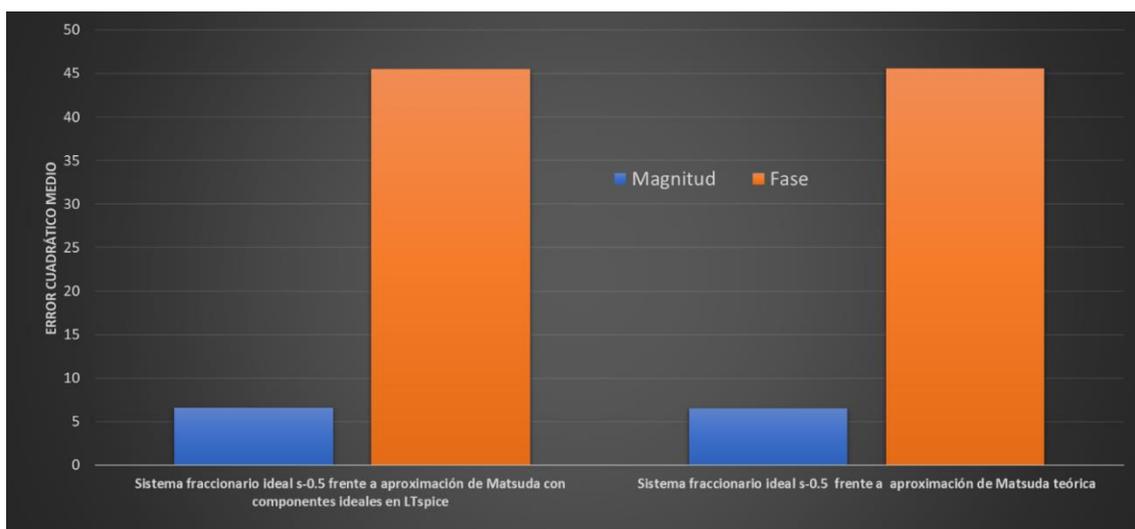


Figura IV.67. Gráfica de errores cuadráticos medios en magnitud y fase en el ancho de banda de 16 mHz a 160 Hz

Como vemos en la Figura IV.67, entre 16 mHz y 160 Hz, el error cuadrático medio en magnitud y en fase es muy similar en ambos casos, siendo mínimamente superior el perteneciente al circuito en magnitud y mínimamente inferior en fase (en magnitud: 6,6 frente a 6,5, y en fase: 45,5 frente a 45,6). Por tanto, podemos decir que el circuito refleja bastante bien el comportamiento teórico. Además, se observa que, al aumentar el ancho de banda hasta 160 Hz, el error en magnitud aumenta algo más de 10 veces, mientras que para la fase lo hace casi 15 veces respecto al caso de ancho de banda inicial hasta 1.6 Hz.

IV.7.3 Aproximación de Matsuda de cuarto orden con ancho de banda de trabajo 16 mHz - 1600 Hz

La respuesta, en magnitud y fase (simulada en *LTspice*), del circuito analógico propuesto para implementar el modelo de aproximación de Matsuda de cuarto orden teórico, con ancho de banda de 16 mHz a 1600 Hz, es:

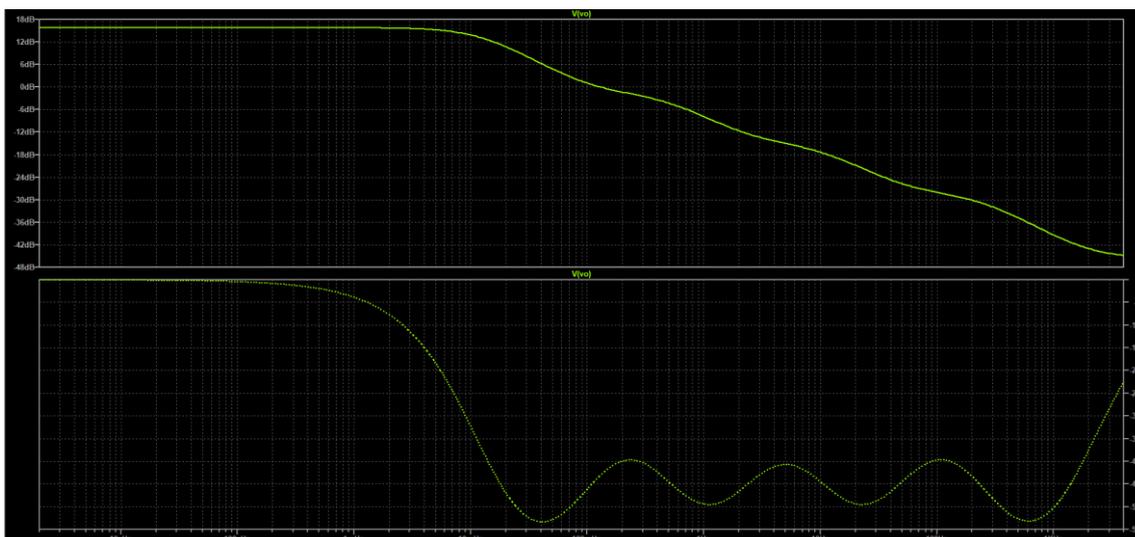


Figura IV.68. Diagrama de Bode del circuito propuesto por nosotros para implementar la aproximación de Matsuda de cuarto orden con ancho de banda 16 mHz - 1600 Hz

Como se observa en la Figura IV.68, la caída en magnitud en cierto rango de frecuencias (desde, aproximadamente, 16 mHz hasta 1600 Hz), es de -10 dB/dec, como en el integrador fraccionario ideal. Además de que la fase, en ese mismo rango de frecuencias, el valor en medio de las oscilaciones es aproximadamente -45° , como en el operador fraccionario $s^{-0.5}$. Dicha respuesta en frecuencia es muy similar, por no decir idéntica, a la obtenida en *MATLAB* para este mismo caso. Finalmente, cabe destacar,

que presenta más oscilaciones que las aproximaciones con un ancho de banda desde 1.6 Hz a 160 Hz.

Comparación con el integrador fraccionario ideal

En la siguiente gráfica (Figura IV.69), está representada la magnitud en función de la frecuencia, del sistema fraccionario sin aproximar, del modelo de aproximación de Matsuda teórica para un rango de 16 mHz a 1600 Hz y la del circuito propuesto en LTspice para realizar, analógicamente, dicha aproximación de Matsuda de cuarto orden.

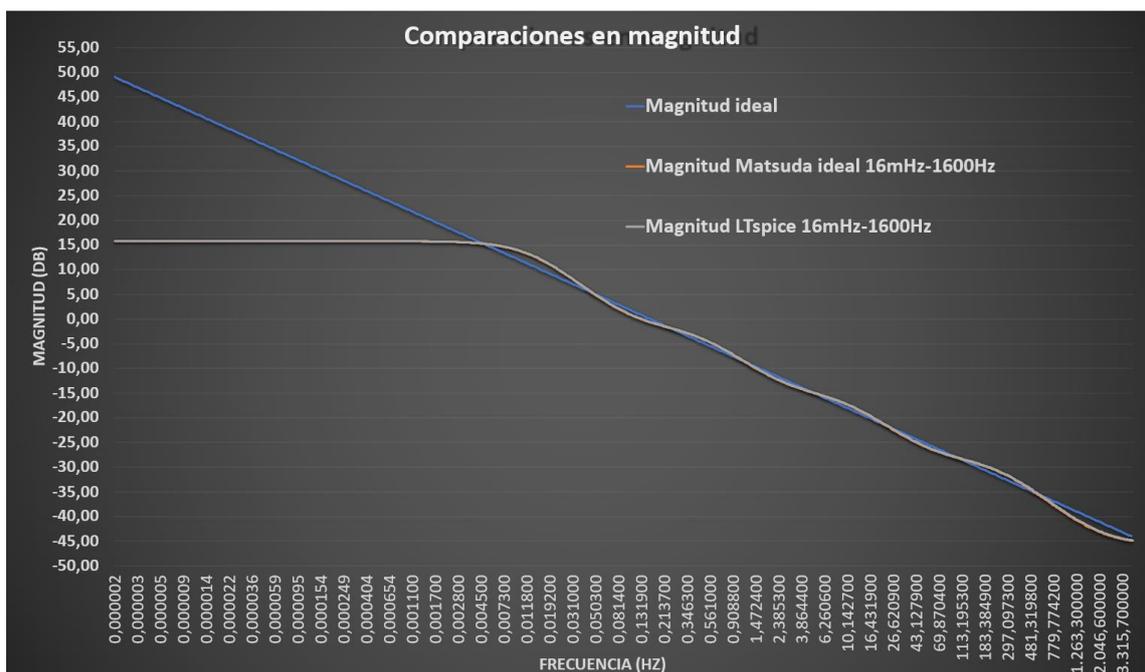


Figura IV.69. Gráfica de comparaciones en magnitud

Como vemos, en el rango de 16 mHz y 1600 Hz, la respuesta del circuito y del modelo de aproximación de Matsuda teórica son bastante similares a la ideal (se superponen a la del circuito y la del modelo de Matsuda teórica). Aunque se aprecian unas oscilaciones en magnitud, las cuales son mucho más notables que las del ancho de banda anterior hasta 160 Hz.

En la siguiente gráfica (Figura IV.70), está representada la fase en función de la frecuencia del sistema fraccionario sin aproximar, del modelo de aproximación de Matsuda teórica para un rango de 16 mHz a 1600 Hz y la del circuito propuesto para realizar, analógicamente, dicha aproximación de Matsuda de cuarto orden.

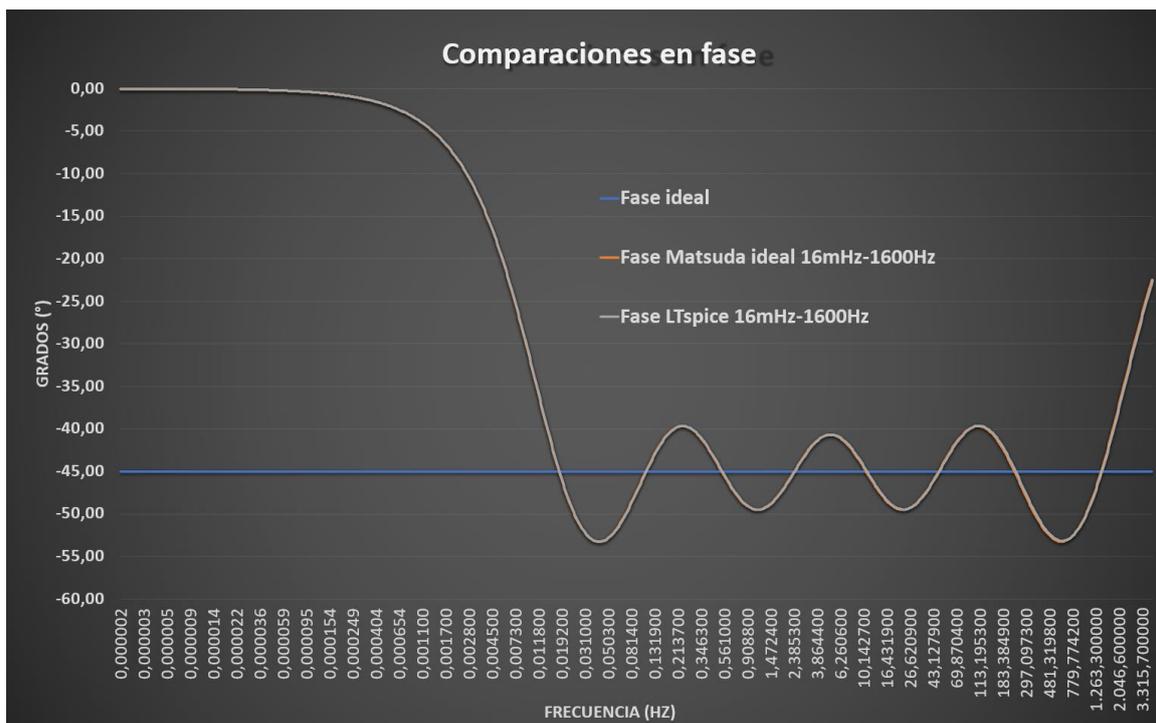


Figura IV.70. Gráfica de comparaciones en fase

Como vemos, en el rango de 16 mHz a 1600 Hz, la respuesta del circuito y del modelo de aproximación de Matsuda teórico, son bastante similares a la del ideal (se superponen la del circuito y la del modelo de Matsuda teórico). Es evidente que, al aumentar el ancho de banda hasta 1600 Hz, las oscilaciones de la fase en torno a los -45 grados, son mucho más notables que en el caso de un ancho de banda hasta 1.6 Hz a 160 Hz.

Errores relativos respecto al integrador fraccionario ideal

En la siguiente gráfica (Figura IV.71), se representa el error relativo (en tanto por ciento) en magnitud, en función de la frecuencia, para el modelo propuesto de la aproximación de Matsuda entre 16 mHz y 1600 Hz, tanto teórico como el circuito propuesto con componentes comerciales respecto al integrador fraccionario ideal.

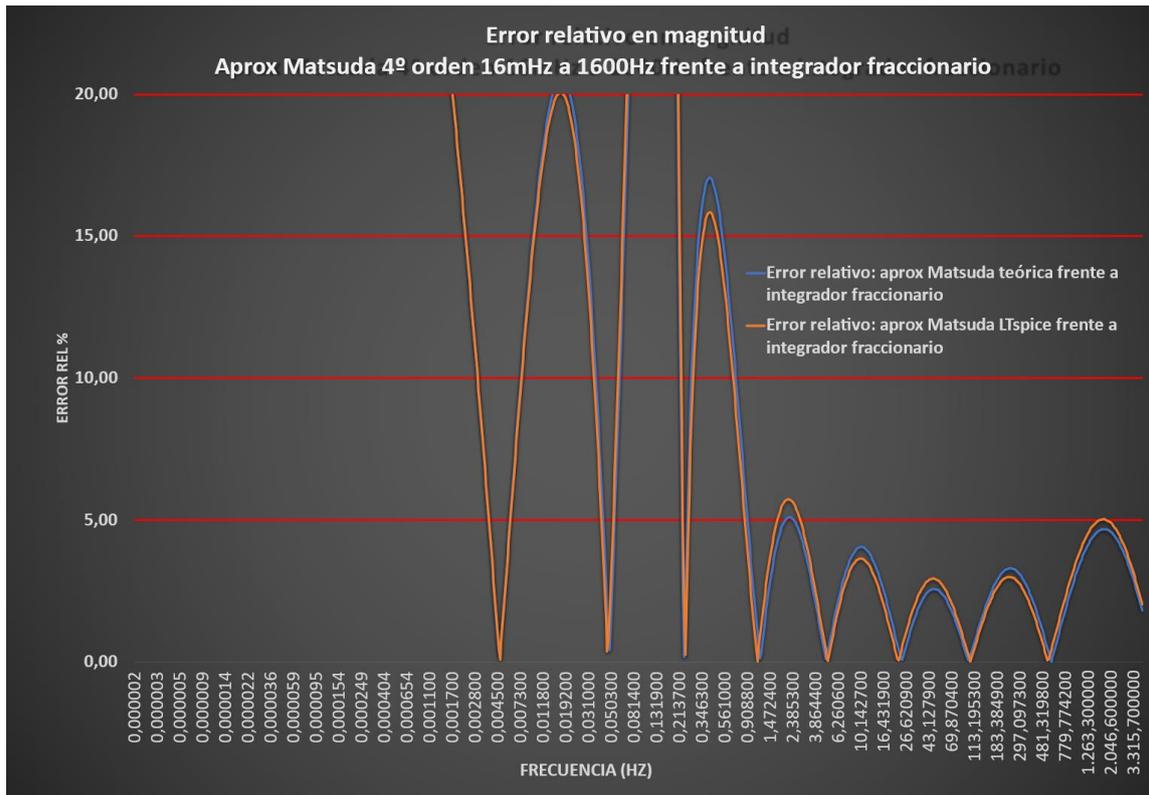


Figura IV.71. Gráfica de errores relativos en magnitud

Como vemos, el error relativo de ambos es mayor en la zona de 16 mHz a 1.2 Hz, donde éste alcanza el 20% e, incluso, lo supera en cierto punto. A partir de 1.2 mHz, y hasta 1600 Hz, el de ambos se mantiene por debajo del 5%.

En la siguiente gráfica (Figura IV.72), se representa el error relativo (en tanto por ciento) en fase, en función de la frecuencia, para el modelo propuesto de la aproximación de Matsuda entre 16mHz y 1600 Hz, tanto el teórico como el del circuito propuesto, ambos respecto al integrador fraccionario ideal.

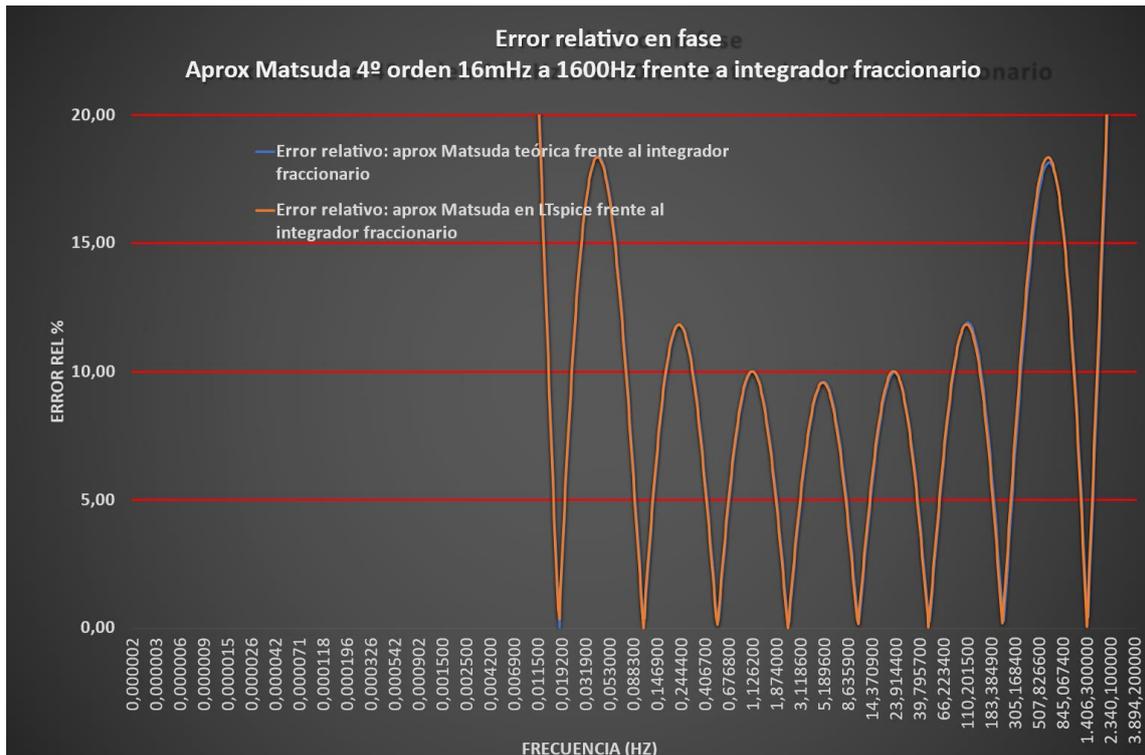


Figura IV.72. Gráfica de errores relativos en fase

Como se observa en la Figura IV.72, el error relativo de ambos, respecto al ideal sin aproximar, es casi idéntico en todas las frecuencias. Además, como se puede constatar, entre 16 mHz y 120 mHz supera el 15%, desde 120 mHz hasta 250 Hz se sitúa en torno al 10% y, entre 250 Hz y 1600 Hz, vuelve a superar el 15%.

Errores cuadráticos medios respecto al integrador fraccionario ideal

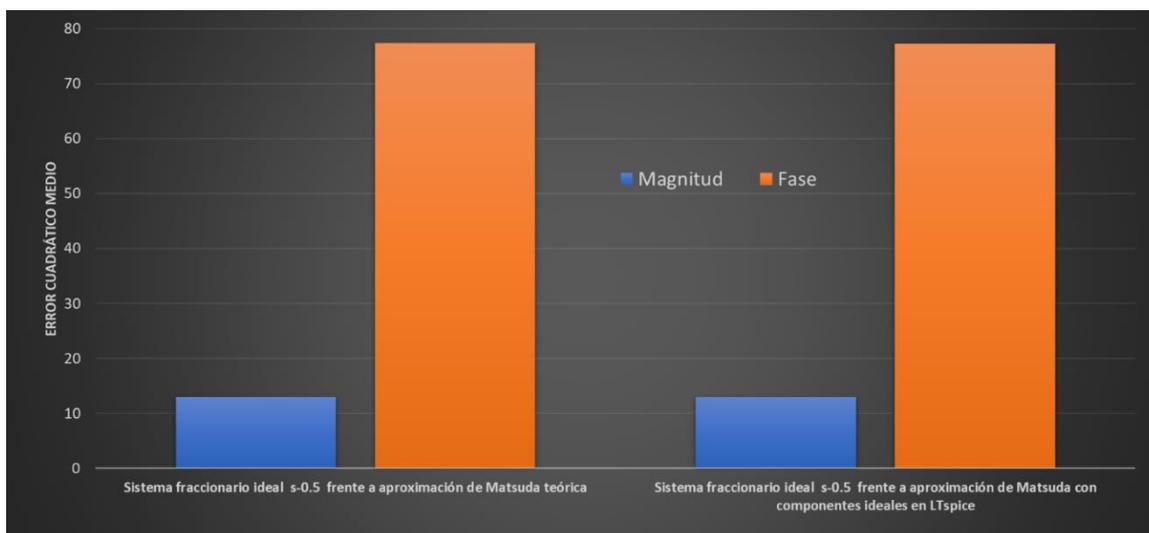


Figura IV.73. Gráfica de errores cuadráticos medios en magnitud y fase en el ancho de banda de 16 mHz a 1600 Hz

Como vemos en la Figura IV.73, entre 16 mHz y 1600 Hz, el error cuadrático medio en magnitud y en fase es muy similar en ambos casos, siendo mínimamente superior el perteneciente al circuito en magnitud y mínimamente inferior en fase (en magnitud: 13 frente a 13,4 y en fase: 77,2 frente a 77,3). Por tanto, podemos decir que el circuito refleja bastante bien el comportamiento teórico. Además, se observa que, al aumentar el ancho de banda hasta 1600 Hz, el error cuadrático medio en magnitud aumenta algo más de 21 veces, mientras que para la fase lo hace casi 25 veces respecto al caso del ancho de banda inicial hasta 1.6 Hz.

Se puede concluir, tras aumentar el ancho de banda de la aproximación de Matsuda de cuarto orden, que se obtiene un mejor rendimiento conforme más estrecho es el ancho de banda de su funcionamiento, aunque el inconveniente es que en aplicaciones reales un ancho de banda tan estrecho, y a tan baja frecuencia (de 16 mHz a 1.6 Hz), no resulta lo más idóneo.

IV.7.4 Aproximación de Matsuda de quinto orden con ancho de banda de trabajo: 16 mHz - 16 kHz

La respuesta, en magnitud y fase (simulada en *LTspice*), del circuito analógico propuesto para implementar el modelo de aproximación de Matsuda de quinto orden teórico, con ancho de banda de 16 mHz a 16 kHz, es:

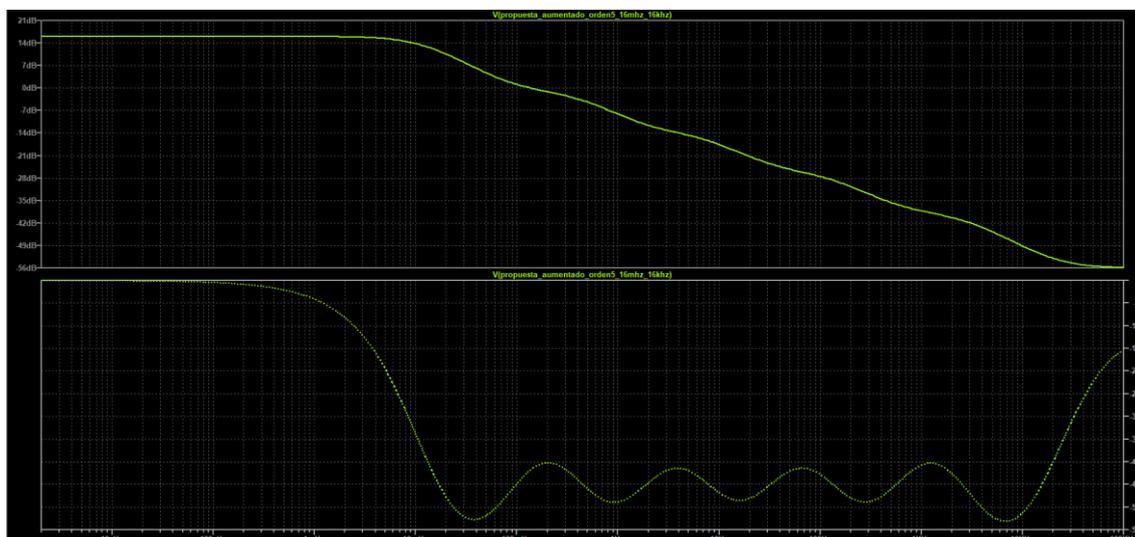


Figura IV.74. Diagrama de Bode del circuito propuesto por nosotros para implementar la aproximación de Matsuda de quinto orden con ancho de banda 16 mHz - 16 kHz

Como se observa en la Figura IV.74, la caída en magnitud en cierto de rango de frecuencias (desde, aproximadamente, 16 mHz hasta 16 kHz), es de -10 dB/dec como en el integrador fraccionario ideal. Además de que la fase, en ese mismo rango de frecuencias, el valor en medio de las oscilaciones es aproximadamente -45° , como en el operador fraccionario $s^{-0.5}$, siendo esto muy similar, por no decir idéntico, a lo obtenido en *MATLAB* para este caso.

Comparación con el integrador fraccionario ideal

En la siguiente gráfica (Figura IV.75), se ha representado la magnitud en función de la frecuencia, del sistema fraccionario sin aproximar del modelo de aproximación de Matsuda teórica para un rango de 16 mHz a 16 kHz de quinto orden y la del circuito propuesto en *LTspice* para realizar, analógicamente, dicha aproximación.

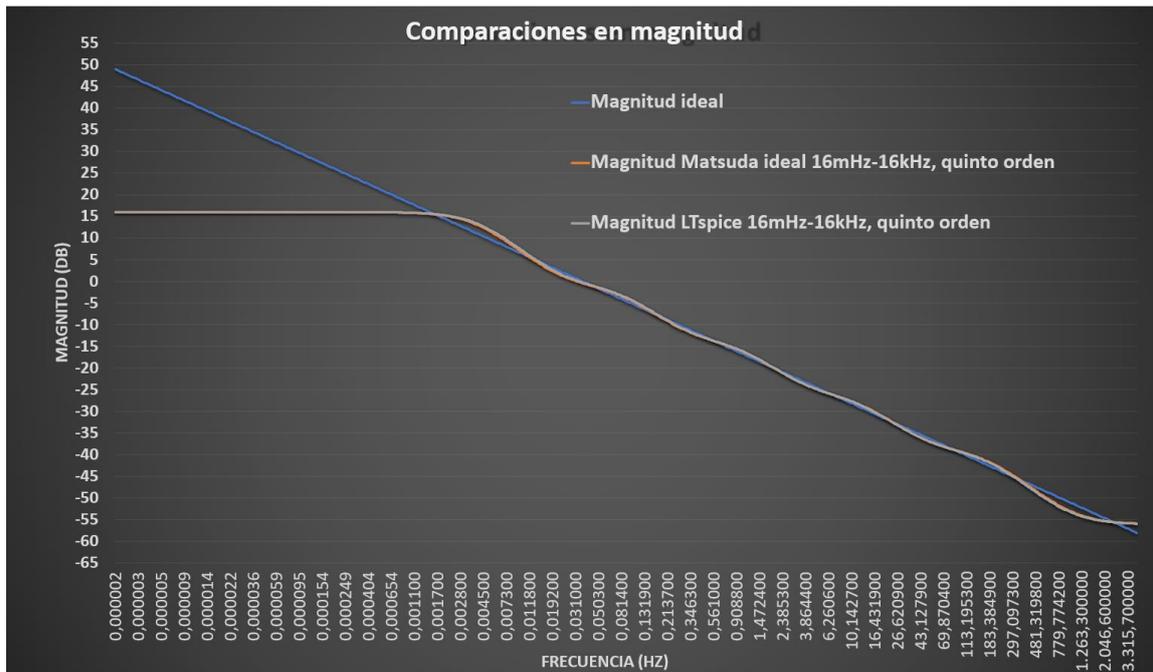


Figura IV.75. Gráfica de comparaciones en magnitud

Como vemos, en el rango de 16 mHz a 16 kHz, la respuesta del circuito en *LTspice* y del modelo de aproximación de Matsuda teórico son bastante similares al ideal (se superponem la del circuito en *LTspice* y la del modelo de Matsuda teórico).

En la siguiente gráfica (Figura IV.76), está representada la fase en función de la frecuencia del sistema fraccionario sin aproximar, del modelo de aproximación de Matsuda teórica y del circuito implementado en *LTspice* para esa aproximación en un rango de 16 mHz a 16 kHz.

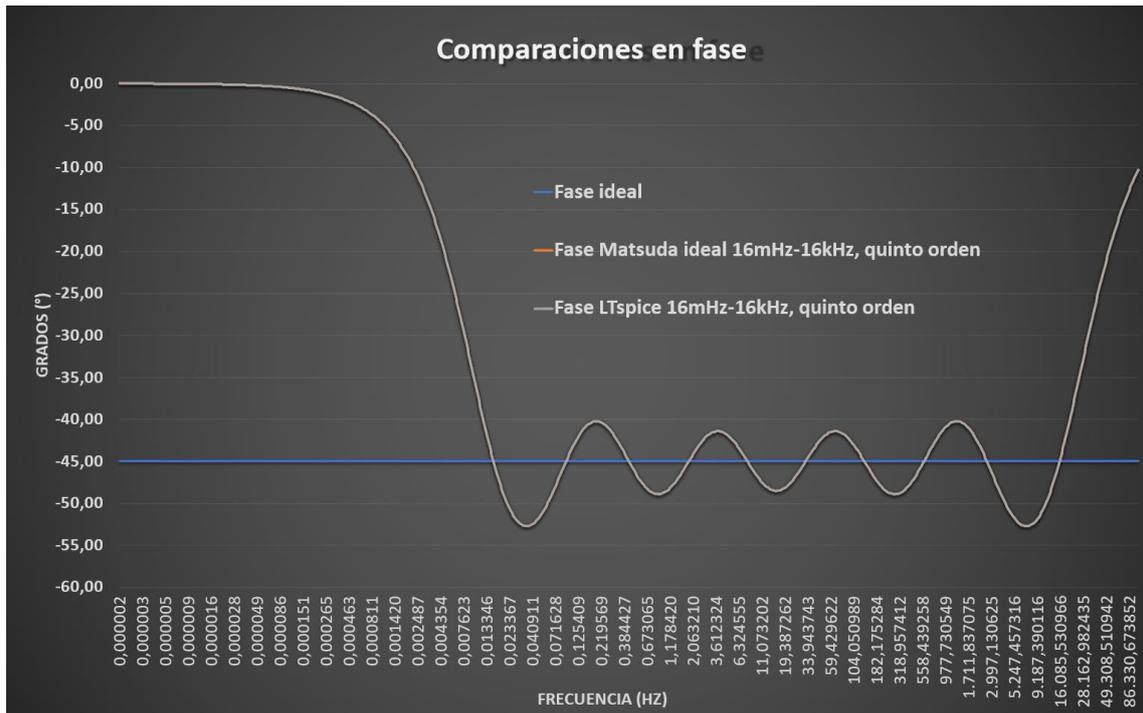


Figura IV.76. Gráfica de comparaciones en fase

Como vemos, en el rango de 16 mHz a 16 kHz la respuesta del circuito en *LTspice* y del modelo de aproximación de Matsuda teórico son bastante similares a la ideal (se superponen la del circuito y la del modelo de Matsuda teórico).

Errores relativos respecto al integrador fraccionario ideal

En la siguiente gráfica (Figura IV.77), se representa el error relativo (en tanto por ciento en magnitud), en función de la frecuencia, para el modelo propuesto de la aproximación de Matsuda entre 16 mHz y 16 kHz, tanto el teórico como el del circuito en *LTspice*, ambos respecto al integrador fraccionario ideal.

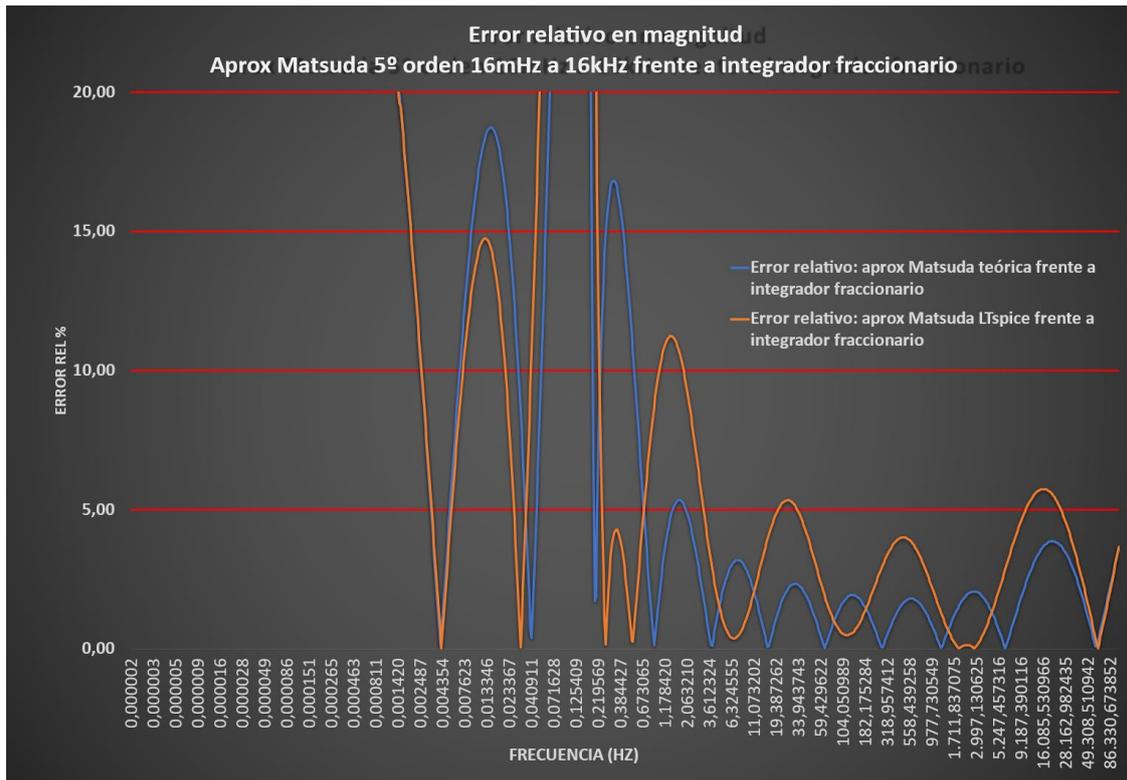


Figura IV.77. Gráfica de errores relativos en magnitud

Como vemos, el error relativo de ambos es mayor en la zona de 16 mHz hasta 1 Hz, donde éste alcanza el 20% e incluso lo supera en cierto punto. A partir de 1.2 mHz, hasta 1600 Hz, el error de ambos se mantiene por debajo del 5% en el caso de la aproximación de Matsuda teórica. Se aprecia claramente, que el error relativo producido por el circuito realizado en *LTspice* es mayor que el del modelo de Matsuda teórico, aun así, no supera por mucho el 5%.

En la siguiente gráfica (Figura IV.78), se representa el error relativo (en tanto por ciento) en fase, en función de la frecuencia, para el modelo propuesto de la aproximación de Matsuda entre 16 mHz y 16 kHz, tanto el teórico como el circuito en LTSpice, ambos respecto al integrador fraccionario ideal.

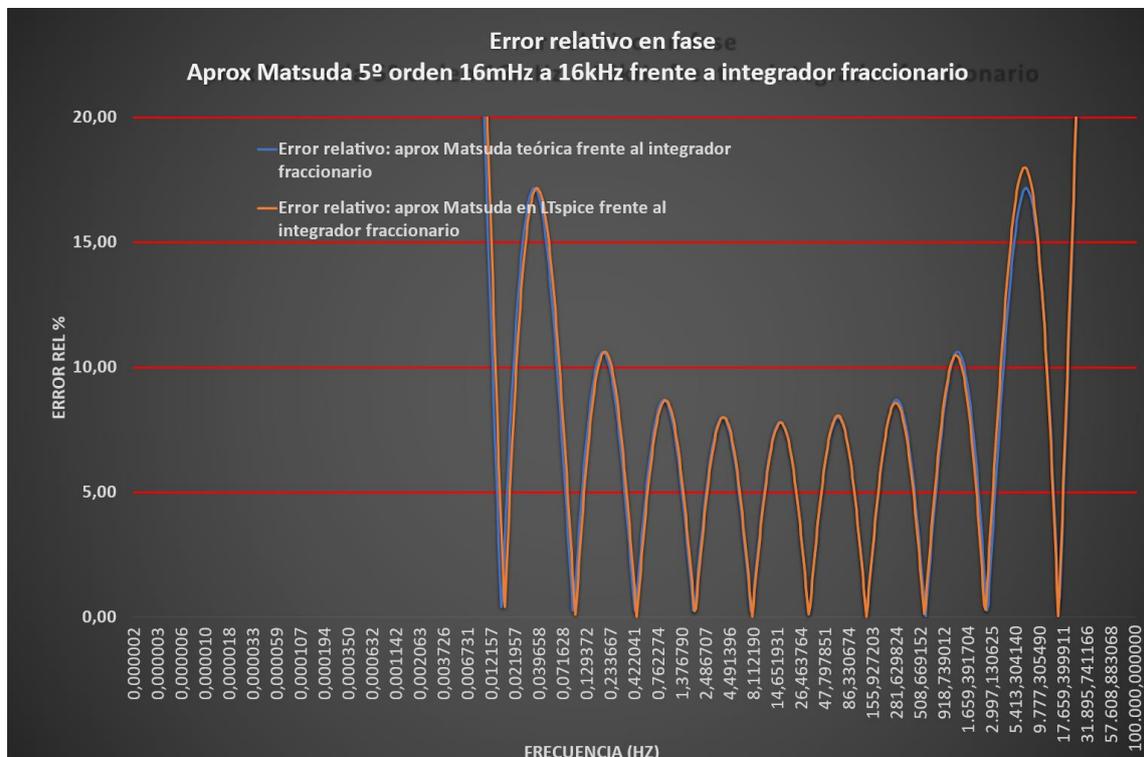


Figura IV.78. Gráfica de errores relativos en fase

Como se observa en la Figura IV.78, el error relativo de ambos respecto al ideal sin aproximar, es casi idéntico en todas las frecuencias. Además, como se puede constatar, entre 16 mHz y 90 mHz supera el 15%, desde 90 mHz hasta 450 mHz se sitúa algo por encima del 10%, entre 450 mHz y 560 Hz en torno al 7,5%, desde 560 Hz hasta 2700 Hz supera por poco el 10% y, por último, entre 2700 Hz y 16 kHz alcanza casi el 20%.

Errores cuadráticos medios respecto al integrador fraccionario ideal

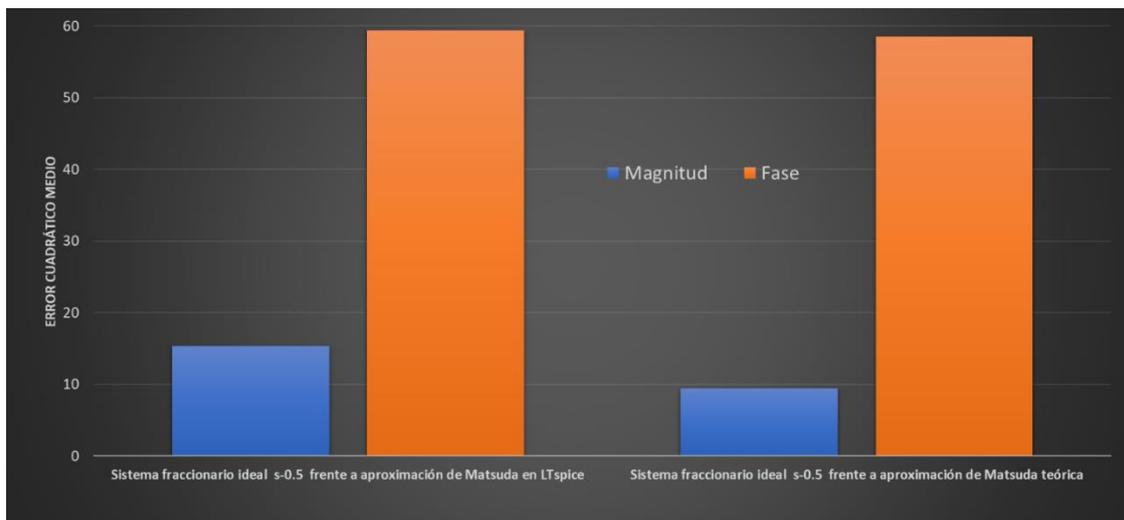


Figura IV.79. Gráfica de errores cuadráticos medios en magnitud y fase en el ancho de banda de 16 mHz a 16 kHz

Como vemos en la Figura IV.79, los errores cuadráticos medios, tanto de la aproximación de Matsuda teórica como del circuito en *LTspice* de la misma, producen errores en el ancho de banda de funcionamiento muy similares, sobre todo en fase. En magnitud, el circuito en *LTspice* da lugar a un error cuadrático medio 1.6 veces mayor al de la aproximación de Matsuda teórica.

IV.7.5 Aproximación de Matsuda de sexto orden con ancho de banda de trabajo: 16 mHz - 16 kHz

La respuesta, en magnitud y fase (simulada en *LTspice*), del circuito analógico propuesto para implementar el modelo de aproximación de Matsuda de sexto orden teórico, con ancho de banda de 16 mHz a 16 kHz, es:

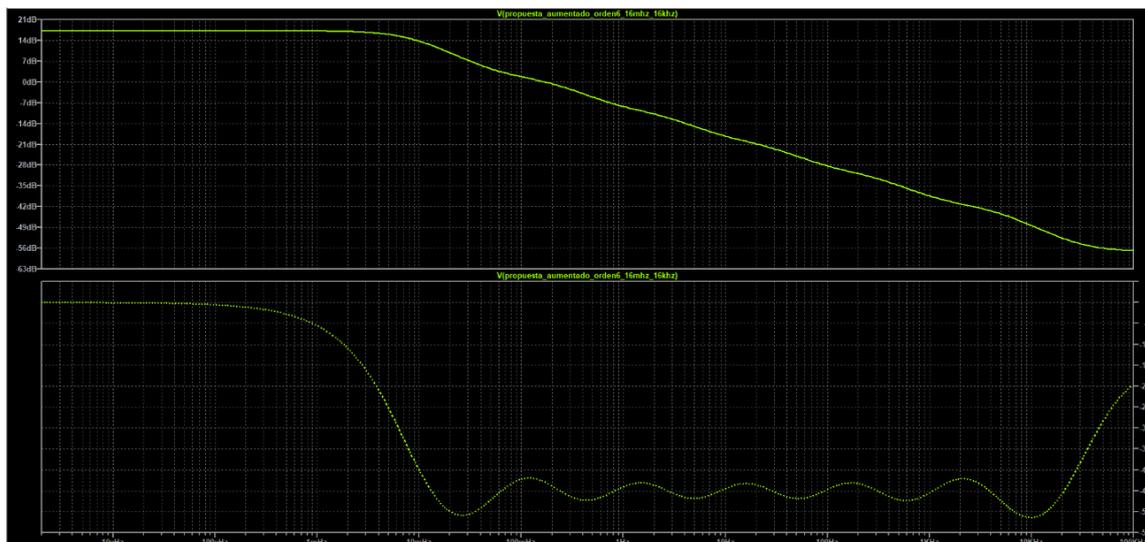


Figura IV.80. Diagrama de Bode del circuito propuesto por nosotros para implementar la aproximación de Matsuda de sexto orden con ancho de banda 16 mHz - 16 kHz

Como se puede observar en la Figura IV.80, la caída en magnitud en cierto de rango de frecuencias (desde, aproximadamente, 16 mHz hasta 16 kHz) es de -10 dB/dec, como en el integrador fraccionario ideal. Además de que la fase, en ese mismo rango de frecuencias, el valor en medio de las oscilaciones es aproximadamente -45° , como en el operador fraccionario $s^{-0.5}$, siendo esto muy similar, por no decir idéntico, a lo obtenido en *MATLAB* para este caso. También, cabe destacar, que presenta menos oscilaciones que la aproximación de Matsuda de quinto orden para el mismo ancho de banda.

Comparación con el integrador fraccionario ideal

En la siguiente gráfica (Figura IV.81), se ha representado la magnitud en función de la frecuencia del sistema fraccionario sin aproximar, el modelo de aproximación de Matsuda teórica para un rango de 16 mHz a 16 kHz y la respuesta en magnitud del circuito en *LTspice* para realizar, analógicamente, dicha aproximación de Matsuda de sexto orden.

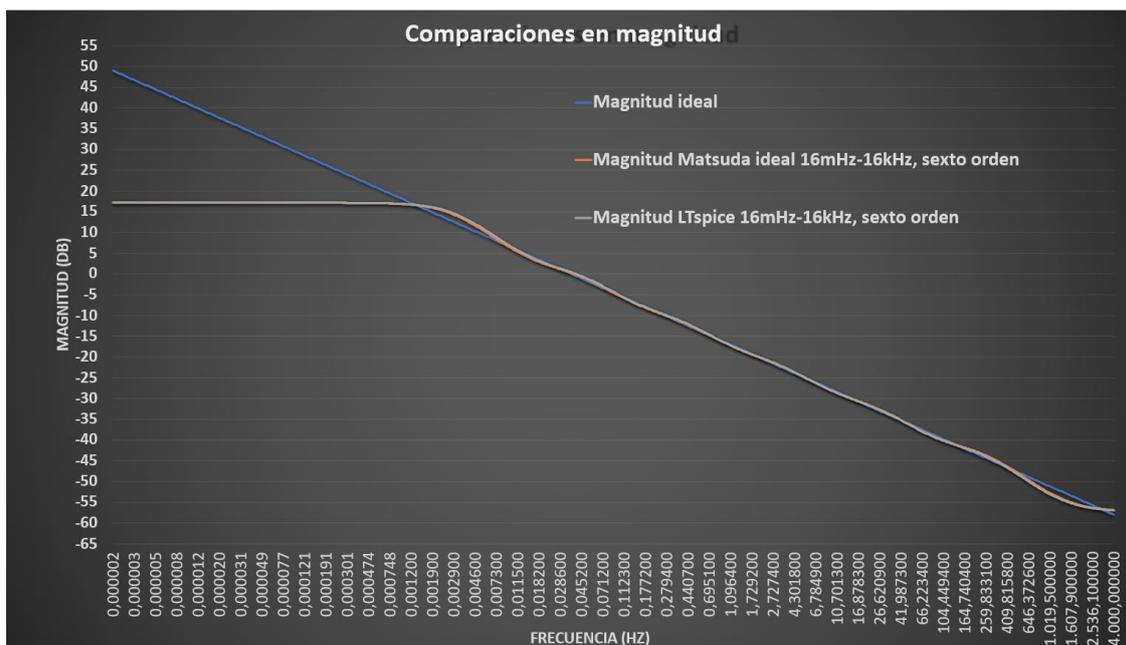


Figura IV.81. Gráfica de comparaciones en magnitud

Como vemos, en el rango de 16 mHz a 16 kHz, la respuesta del circuito en *LTspice* y del modelo de aproximación de Matsuda teórico son bastante similares a la ideal (se superponen la del circuito y la del modelo de Matsuda teórico). Se aproxima más la respuesta al integrador fraccionario ideal que para el caso de la aproximación de Matsuda de quinto orden.

En la siguiente gráfica (Figura IV.82), está representada la fase en función de la frecuencia del sistema fraccionario sin aproximar, del modelo de aproximación de Matsuda teórica, para un rango de 16 mHz a 16 kHz, y la del circuito propuesto en *LTspice* para realizar analógicamente dicha aproximación de Matsuda de sexto orden.

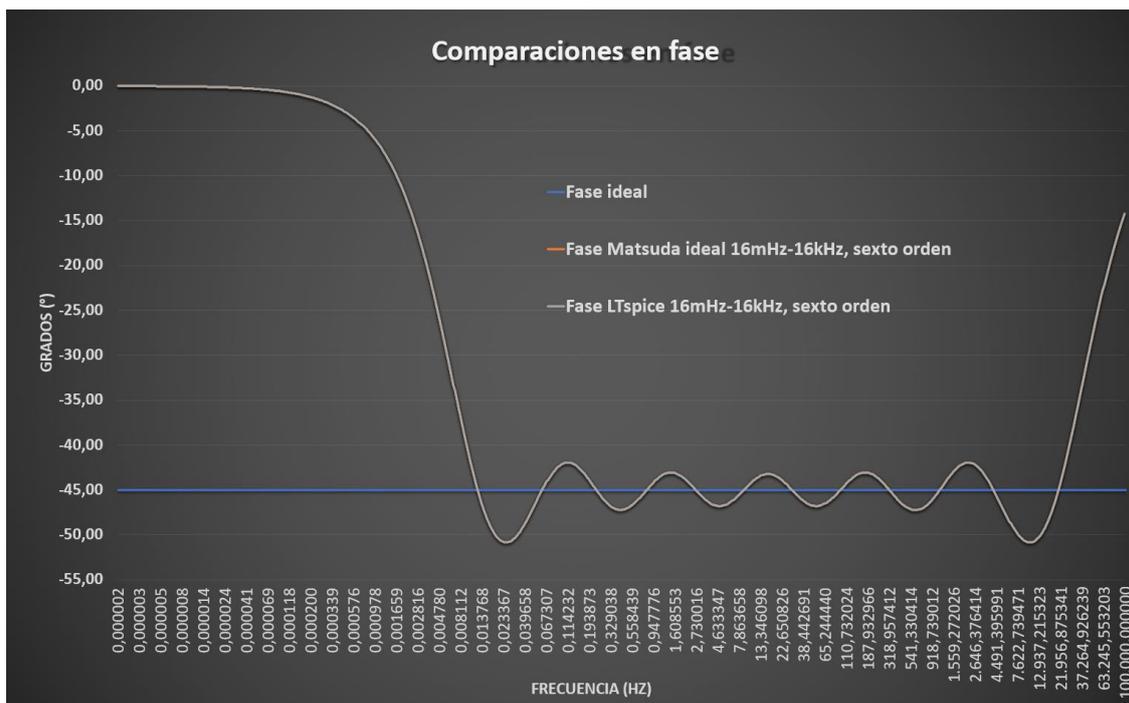


Figura IV.82. Gráfica de comparaciones en fase

Como vemos, en el rango de 16 mHz a 16 kHz, la respuesta del circuito en *LTspice* y del modelo de aproximación de Matsuda teórico son bastante similares a la ideal (se superponen la del circuito y la del modelo de Matsuda teórico). Es evidente, que al aumentar el orden de la aproximación, la respuesta en magnitud es mucho más parecida a la ideal.

Errores relativos respecto al integrador fraccionario ideal

En la siguiente gráfica (Figura IV.83), se representa el error relativo (en tanto por ciento) en magnitud, en función de la frecuencia, para el modelo propuesto de la aproximación de Matsuda entre 16 mHz y 16 kHz, tanto el teórico como el del circuito propuesto en *LTspice*, ambos respecto al integrador fraccionario ideal.

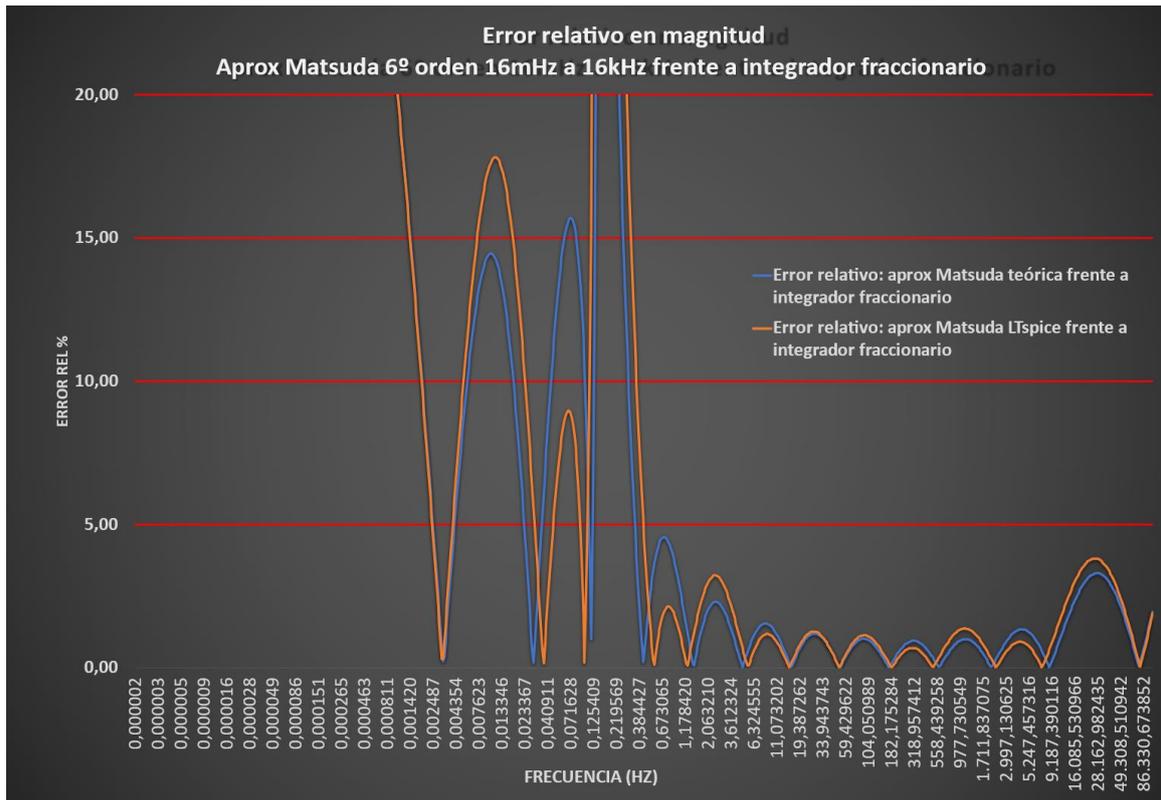


Figura IV.83. Gráfica de errores relativos en magnitud

Como vemos, el error relativo de ambos es mayor en la zona de 16 MHz a 600 MHz donde, éste alcanza el 20% e incluso lo supera en cierto punto. Desde 600 MHz a 16 kHz es muy bajo, ni siquiera alcanzado el 15%. Los errores en magnitud son visiblemente menores que para el caso de quinto orden.

En la siguiente gráfica (Figura IV.84), se representa el error relativo (en tanto por ciento) en fase, en función de la frecuencia, para el modelo propuesto de la aproximación de Matsuda entre 16 mHz y 16 kHz, tanto el teórico como del circuito propuesto en *LTspice*, ambos respecto al integrador fraccionario ideal.

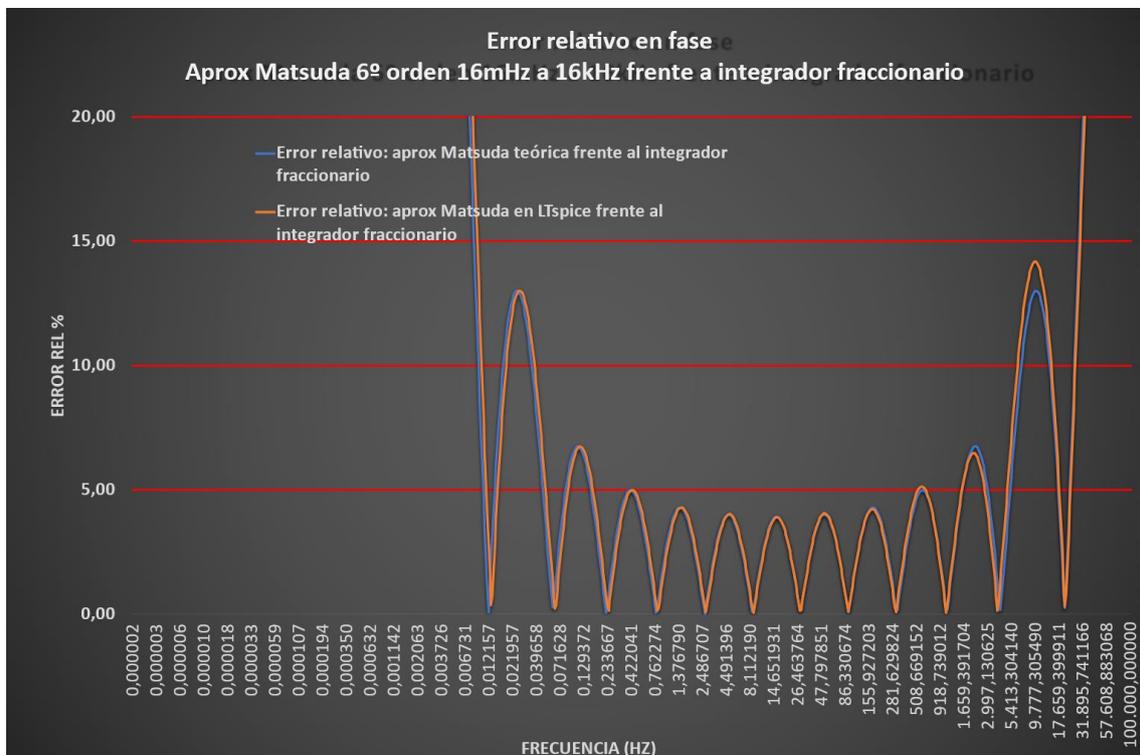


Figura IV.84. Gráfica de errores relativos en fase

Como se observa en la Figura IV.84, el error relativo de ambos, respecto al ideal sin aproximar, es casi idéntico en todas las frecuencias. Como vemos, desde 16 mHz a 50 mHz supera el 10% en ambos casos, entre 50 mHz y 3600 Hz se mantiene en torno al 5% y, por último, entre 3600 Hz y 16 kHz aumenta de nuevo y se sitúa aproximadamente en el 12,5%. Los errores en fase, en este caso, son visiblemente menores que para el de quinto orden.

Errores cuadráticos medios respecto al integrador fraccionario ideal

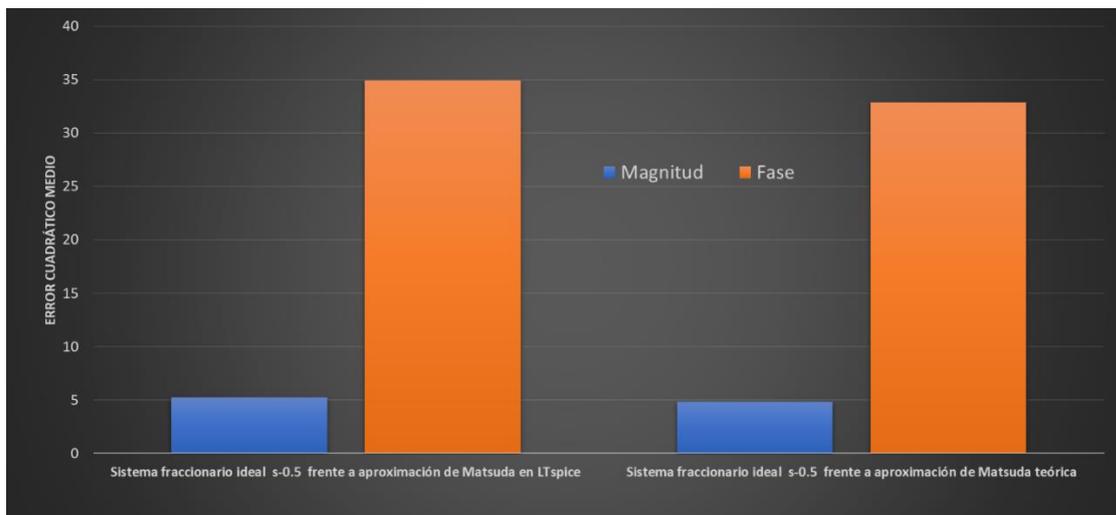


Figura IV.85. Gráfica de errores cuadráticos medios en magnitud y fase en el ancho de banda de 16mHz a 16kHz

Como vemos en la Figura IV.85, tanto la aproximación de Matsuda teórica como el circuito en *LTspice* de la misma, producen unos errores cuadráticos medios en el ancho de banda de funcionamiento muy similares, tanto en fase como en magnitud, siendo mínimamente superiores los generados por el circuito de *LTspice* que los de la aproximación de Matsuda teórica.

Comparación de la aproximación de Matsuda de quinto orden y sexto orden para el mismo ancho de banda de trabajo de 16 mHz a 16 kHz

Como se indicó anteriormente, la aproximación de Matsuda de sexto orden entre 16 mHz y 16 kHz propuesta, muestra un comportamiento más similar al integrador fraccionario ideal, en su ancho de banda de funcionamiento, que el propuesto de quinto orden, es decir, aproxima de mejor manera el operador fraccionario $s^{-0.5}$ para un mismo ancho de banda. Si nos apoyamos en las gráficas de errores relativos y cuadráticos medios, vemos que ambos son el doble superiores para la aproximación de quinto orden respecto a la de sexto orden. Lo cual se corrobora, además, si graficamos ambas aproximaciones junto al ideal (Figura IV.86).

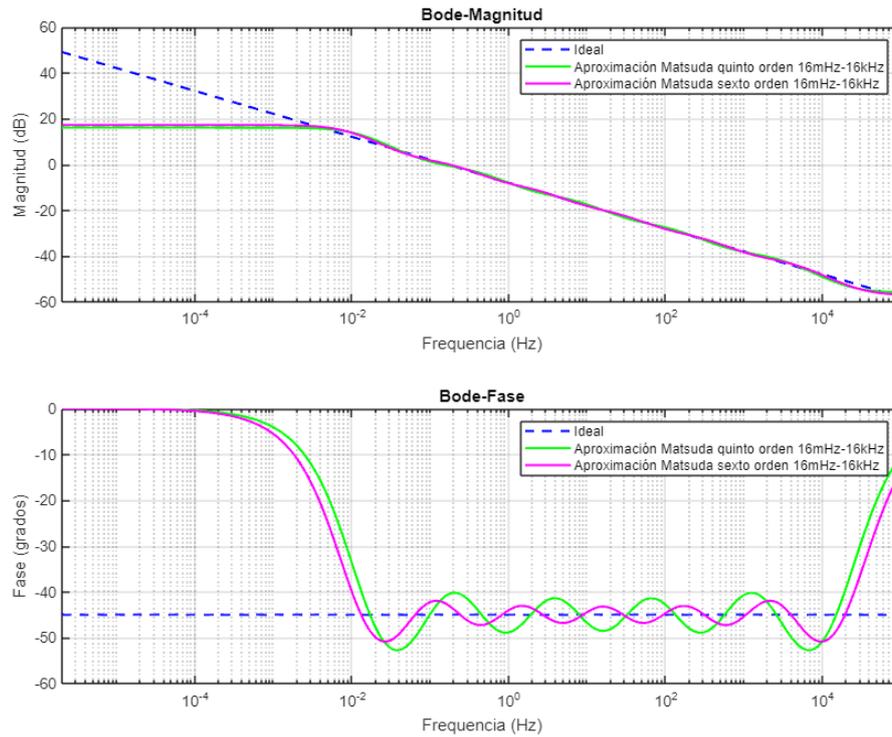


Figura IV.86. Comparación de la respuesta en frecuencia del modelo de aproximación de Matsuda de quinto y sexto orden con un ancho de banda de 16 mHz a 16 kHz.

IV.8 Implementación de circuitos en PCB

IV.8.1 Aproximación de Matsuda de cuarto orden con ancho de banda de trabajo: 16 mHz - 1600 Hz

La PCB fabricada, para implementar el circuito de la aproximación de Matsuda de cuarto orden con ancho de banda de trabajo de 16 mHz a 1600 Hz, es la siguiente (Figura IV.87):

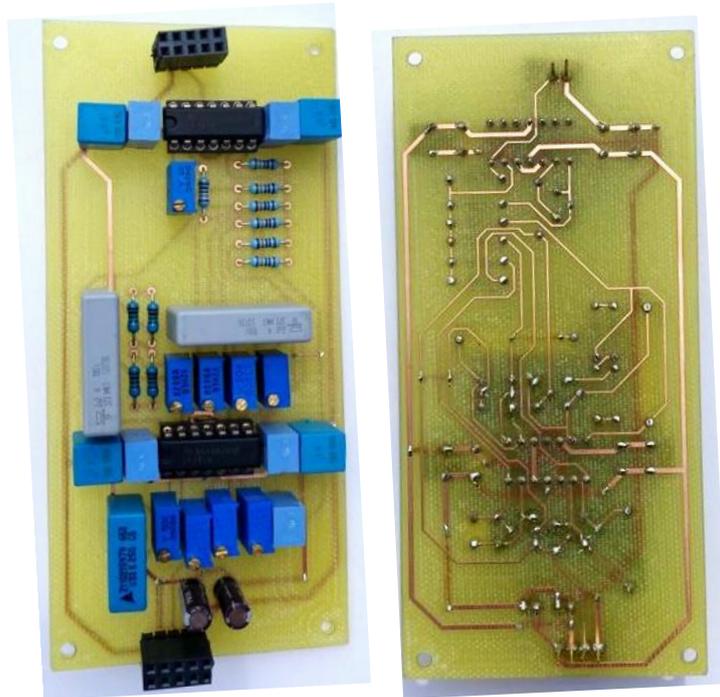


Figura IV.87. Cara superior e inferior de la PCB que implementa la aproximación de Matsuda de cuarto orden con ancho de banda de funcionamiento entre 16 mHz y 1600 Hz.

IV.8.1 Aproximación de Matsuda de cuarto orden con ancho de banda de trabajo: 16 mHz - 1600 Hz

La PCB fabricada, para implementar el circuito de la aproximación de Matsuda de sexto orden con ancho de banda de trabajo 16 mHz a 16 kHz, es la siguiente (Figura IV.88):

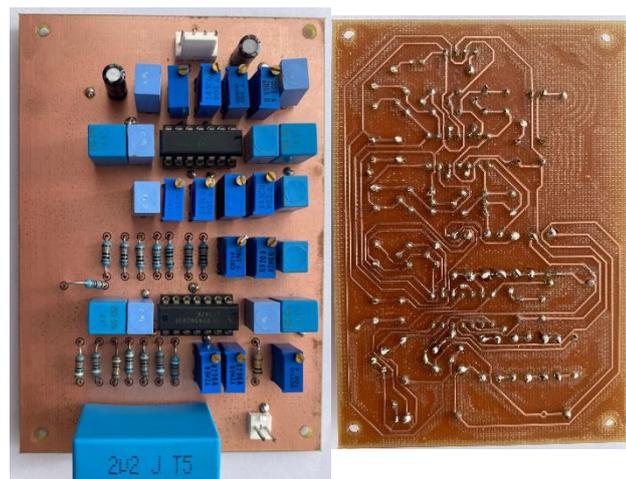


Figura IV.88. Cara superior e inferior de la PCB que implementa la aproximación de Matsuda de sexto orden con ancho de banda de funcionamiento entre 16 mHz y 16 kHz.

IV.8.1 Resultados experimentales

IV.8.1.1 PCB aproximación de Matsuda de cuarto orden con ancho de banda de trabajo: 16 mHz - 1600 Hz

Los resultados experimentales en magnitud (dB) de esta PCB, en comparación con el integrador fraccionario ideal, la aproximación de Matsuda teórica y el circuito simulado en *LTspice*, para una entrada de 1V de amplitud, se pueden observar en la Figura IV.89.

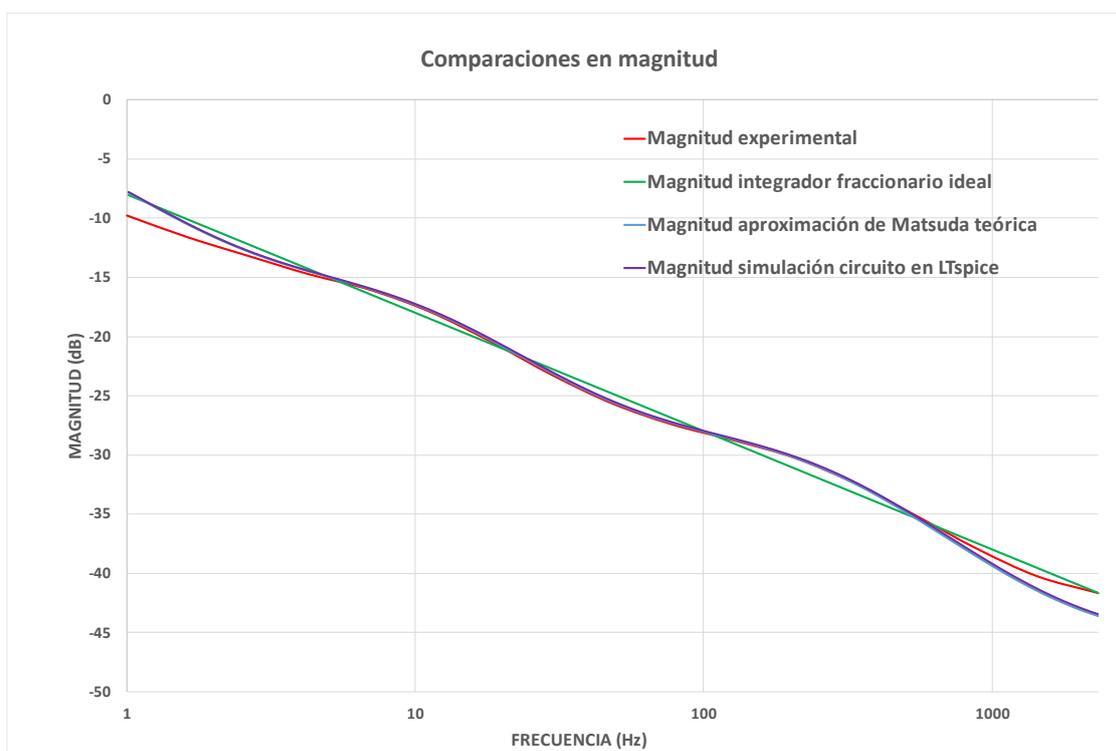


Figura IV.89. Resultados experimentales de la PCB aproximación de Matsuda de cuarto orden con ancho de banda de trabajo: 16 mHz - 1600 Hz

Como se observa en la Figura IV.89, la respuesta experimental en magnitud es casi idéntica a las de la aproximación teórica y del circuito simulado. Esto nos indica que el circuito funciona correctamente y, por tanto, replica con éxito el comportamiento del integrador fraccionario $s^{-0.5}$ en un rango de frecuencias de 16 mHz a 1600 Hz.

IV.8.1.2 PCB aproximación de Matsuda de sexto orden con ancho de banda de trabajo: 16 mHz - 16 kHz

Los resultados experimentales en magnitud (dB) de esta PCB, en comparación con el integrador fraccionario ideal, la aproximación de Matsuda teórica y el circuito simulado en *LTspice*, para una entrada de 1V de amplitud, se pueden observar en la Figura IV.90.

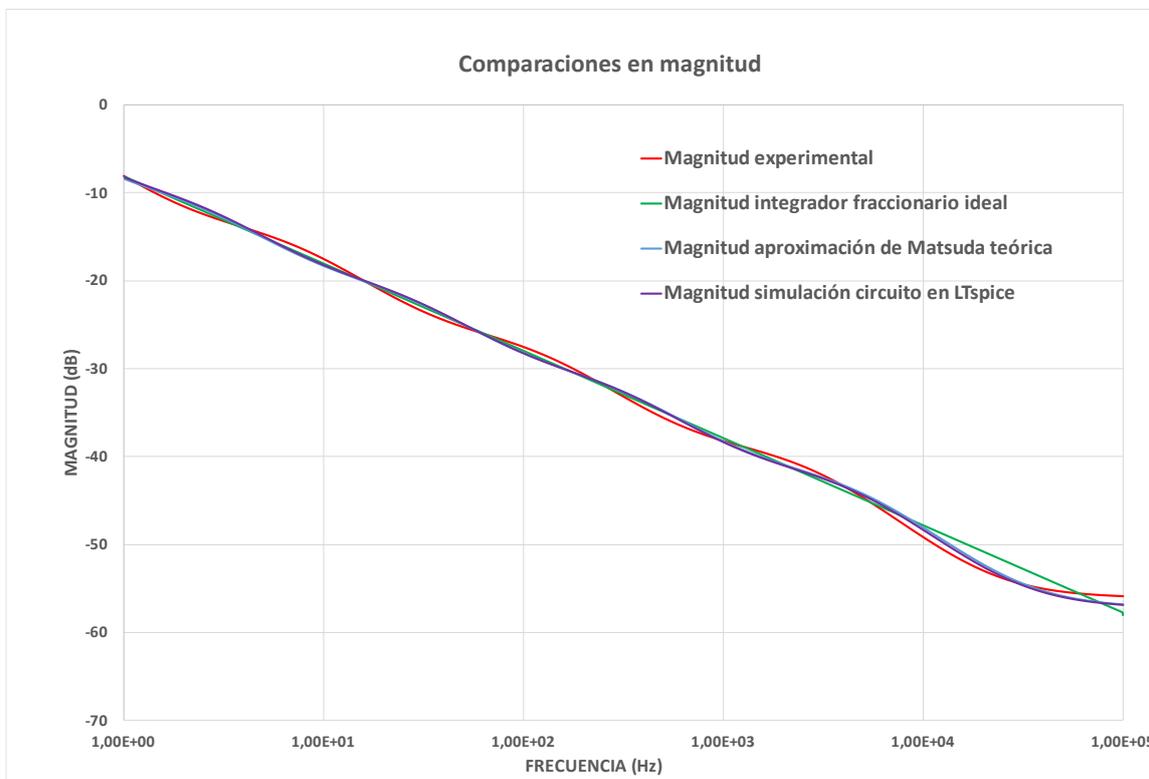


Figura IV.90. Resultados experimentales de la PCB aproximación de Matsuda de sexto orden con ancho de banda de trabajo: 16 mHz – 16 kHz

Como se observa en la Figura IV.90, la respuesta experimental en magnitud es casi idéntica a las de la aproximación teórica y del circuito simulado. Esto nos indica que el circuito funciona correctamente y, por tanto, replica con éxito el comportamiento del integrador fraccionario $s^{-0.5}$ en un rango de frecuencias de 16 mHz a 16 kHz.

CAPÍTULO V: PRESUPUESTO

Capítulo V: Presupuesto

En este apartado se proporcionará una descripción del presupuesto estimado para la implementación de las dos PCB indicadas anteriormente. Para ello, se ha desglosado el mismo en: gasto destinado a los materiales necesarios, costes relacionados con la mano de obra y los gastos asociados a la ejecución del proyecto. Es importante tener presente que los precios de los componentes son aproximados, ya que éstos tienden a fluctuar constantemente.

V.1 PCB aproximación de Matsuda de cuarto orden, ancho de banda de trabajo: 16 mHz - 1600 Hz

Descripción	Coste unitario	Unidades	Coste total
Potenciómetro para PCB, 100 kΩ, ±10%, 0.5 W, vueltas:25	2,27 €	1	2,27 €
Potenciómetro para PCB, 5 kΩ, ±10%, 0.5 W, vueltas:25	2,18 €	1	2,18 €
Potenciómetro para PCB, 200 kΩ, ±10%, 0.5 W, vueltas:25	2,17 €	2	4,34 €
Potenciómetro para PCB, 20 kΩ, ±10%, 0.5 W, vueltas:25	2,24 €	1	2,24 €
Potenciómetro para PCB, 500 kΩ, ±10%, 0.5 W, vueltas:25	2,20 €	1	2,20 €
Potenciómetro para PCB, 2 MΩ, ±10%, 0.5 W, vueltas:25	2,48 €	2	4,96 €
Potenciómetro para PCB, 1 kΩ, ±10%, 0.5 W, vueltas:25	1,80 €	1	1,80 €
Condensador 330 nF Cerámico	0,50 €	1	0,50 €
Condensador 1 uF Cerámico	2,45 €	5	12,25 €
Condensador 2.2 uF Cerámico	0,20 €	2	0,40 €
Condensador 10 uF Electrolítico	0,23 €	2	0,46 €
Condensador 100 nF Cerámico	0,27 €	4	1,08 €
Resistencia 0.4 W 1 MΩ	0,12 €	4	0,48 €
Resistencia 0.4 W 100 kΩ	0,11 €	7	0,77 €
Zócalo DIL Preci-Dip, 14 contactos	0,97 €	2	1,94 €
Conector hembra para PCB Ángulo recto HARWIN, de 16 vías en 2 filas	1,26 €	2	2,52 €
Amplificador operacional LF347BN, 3 MHz, 14 pines	1,94 €	2	3,88 €
Placa fotosensible para fabricación de PCBs (200 cm ²)	10,56 €	1	10,56 €
Sosa Caustica. Bote 250 gramos	4,50 €	0,1	0,45 €
Ácido revelador de placas fotosensibles. Bote de 3L	8,45 €	0,1	0,85 €
		TOTAL	56,13 €

V.2 PCB aproximación de Matsuda de sexto orden, ancho de banda de trabajo: 16 mHz - 16 kHz

Descripción	Coste unitario	Unidades	Coste total
Potenciómetro para PCB, 10 k Ω , \pm 10%, 0.5 W, vueltas:25	2,27 €	2	4,54 €
Potenciómetro para PCB, 50 Ω , \pm 10%, 0.5 W, vueltas:25	2,18 €	1	2,18 €
Potenciómetro para PCB, 100 k Ω , \pm 10%, 0.5 W, vueltas:25	2,17 €	3	6,51 €
Potenciómetro para PCB, 500 Ω , \pm 10%, 0.5 W, vueltas:25	2,24 €	1	2,24 €
Potenciómetro para PCB, 500 k Ω , \pm 10%, 0.5 W, vueltas:25	2,20 €	1	2,20 €
Potenciómetro para PCB, 2 M Ω , \pm 10%, 0.5 W, vueltas:25	2,48 €	3	7,44 €
Potenciómetro para PCB, 1 M Ω , \pm 10%, 0.5 W, vueltas:25	1,80 €	1	1,80 €
Potenciómetro para PCB, 200 Ω , \pm 10%, 0.5 W, vueltas:25	0,50 €	1	0,50 €
Condensador 1 uF Cerámico	2,45 €	9	22,05 €
Condensador 2.2 uF Cerámico	0,20 €	1	0,20 €
Condensador 10 uF Electrolítico	0,23 €	2	0,46 €
Condensador 100 nF Cerámico	0,27 €	4	1,08 €
Resistencia 0.4 W 910 k Ω	0,35 €	7	2,45 €
Resistencia 0.4 W 100 k Ω	0,11 €	9	0,99 €
Zócalo DIL Preci-Dip, 14 contactos	0,97 €	2	1,94 €
Conector macho PCB de 6 contactos	0,30 €	2	0,60 €
Amplificador operacional LF347BN, 3 MHz, 14 pines	1,94 €	2	3,88 €
Placa fotosensible para fabricación de PCBs (200 cm ²)	10,56 €	1	10,56 €
Sosa Caustica. Bote 250 gramos	4,50 €	0,1	0,45 €
Ácido revelador de placas fotosensibles. Bote de 3L	8,45 €	0,1	0,85 €
		TOTAL	72,92 €

V.3 Mano de obra

Descripción	Número de horas	Coste/hora	Coste total
Diseño, desarrollo y montaje de prototipo	300	25,00 €	7.500,00 €

V.4 Presupuesto total

Descripción	Coste
PCB aproximación de Matsuda de cuarto orden, ancho de banda 16 mHz-1600 Hz	56,13 €
PCB aproximación de Matsuda de sexto orden, ancho de banda 16 mHz-16 kHz	72,92 €
Mano de obra	7.500,00 €
TOTAL	7.572,92 €

CAPÍTULO VI: APORTACIONES Y CONCLUSIONES

Capítulo VI: Aportaciones y conclusiones

En el presente Trabajo de Fin de Grado, el objetivo se ha centrado en realizar diferentes implementaciones analógicas reales y virtuales para aproximar el integrador fraccionario $s^{-0.5}$, utilizando el método de aproximación de operadores fraccionarios de Matsuda, aumentando el orden y el ancho de banda del modelo propuesto en la literatura. Además, se ha llevado a cabo un estudio de la sensibilidad del circuito analógico presentado en la literatura, aplicando tolerancias normalizadas a sus componentes.

Conclusiones de lo anterior:

- Se han diseñado con éxito circuitos que realizan la aproximación de Matsuda de:
 - Cuarto orden, con ancho de banda de 16 mHz a 1.6 Hz.
 - Cuarto orden, con ancho de banda de 16 mHz a 160 Hz.
 - Cuarto orden, con ancho de banda de 16 mHz a 1600 Hz.
 - Quinto orden, con ancho de banda de 16 mHz a 16 kHz.
 - Sexto orden, con ancho de banda de 16 mHz a 16 kHz.
- Para los tres primeros circuitos de cuarto orden, se observa, que al aumentar el ancho de banda, la calidad de la aproximación disminuye considerablemente, lo cual es un problema, pues en aplicaciones reales interesaría disponer del máximo ancho de banda posible.
- Respecto a los dos circuitos con ancho de banda de 16 mHz a 16 kHz, de quinto y sexto orden, respectivamente, se comprueba que para ese ancho de banda tan extenso el aumento de orden es clave, siendo la respuesta de la aproximación de sexto orden de mayor calidad. Para este ancho de banda, una aproximación de cuarto orden produciría un rendimiento muy pobre.
- Han sido implementados en PCB circuitos que realizan la aproximación de Matsuda de cuarto orden con ancho de banda de 16 mHz a 1600 Hz, y de sexto orden con ancho de banda de 16 mHz a 16 kHz. El funcionamiento de estas PCB ha sido verificado experimentalmente, y se observa que funcionan según lo esperado.
- Se ha observado, que si se desea un ancho de banda considerable, es necesario aumentar el orden de la aproximación y aumentar la complejidad del circuito, si no el rendimiento de la misma se vería bastante afectado.
- A través del estudio de sensibilidad realizado con tolerancias normalizadas se demuestra que es posible obtener un buen rendimiento de aproximación con componentes con una tolerancia del 5%, empezando a perder eficacia, generalmente, a partir de un 10%.

Contributions and conclusions

In this Bachelor's Thesis, the objective has been focused on carrying out different real and virtual analog implementations to approximate the fractional integrator $s^{-0.5}$, using the Matsuda fractional operator approximation method, increasing the order and bandwidth of the proposed model in the literature. Additionally, a sensitivity study of the analog circuit presented in the literature has been conducted by applying normalized tolerances to its components.

Conclusions from the above:

- Successfully designed circuits have been implemented to approximate Matsuda's approximation for:
 - Fourth order, with a bandwidth from 16 mHz to 1.6 Hz.
 - Fourth order, with a bandwidth from 16 mHz to 160 Hz.
 - Fourth order, with a bandwidth from 16 mHz to 1600 Hz.
 - Fifth order, with a bandwidth from 16 mHz to 16 kHz.
 - Sixth order, with a bandwidth from 16 mHz to 16 kHz.
- For the first three fourth-order circuits, it is observed that as the bandwidth increases, the quality of the approximation decreases significantly, which is a problem because in real applications, having the maximum possible bandwidth is desirable.
- Regarding the two circuits with a bandwidth of 16 mHz to 16 kHz, fifth and sixth order, respectively, it is found that for such an extensive bandwidth, the increase in order is crucial, with the sixth-order approximation providing higher quality. For this bandwidth, a fourth-order approximation would result in very poor performance.
- PCB circuits have been implemented to approximate Matsuda's approximation with a fourth order and a bandwidth of 16 mHz to 1600 Hz, and a sixth order with a bandwidth of 16 mHz to 16 kHz. The operation of these PCBs has been experimentally verified, and it is observed that they function as expected.
- It has been observed that if a considerable bandwidth is desired, it is necessary to increase the order of the approximation and increase the complexity of the circuit; otherwise, the performance would be significantly affected.
- Through the sensitivity study conducted with normalized tolerances, it is demonstrated that it is possible to achieve good approximation performance with components with a tolerance of 5%, generally starting to lose effectiveness from 10% tolerance.

Propuestas de mejora y direcciones futuras

- Hacer uso de la tecnología SMD en las placas implementadas, para así reducir sus dimensiones y peso.
- Realizar el diseño e implementación en PCB de un circuito universal, que pueda servir para implementar distintos anchos de banda de la aproximación de Matsuda (con un orden de aproximación fijado), para distintos valores de α .

BIBLIOGRAFÍA

Bibliografía

- [1] M. Koseoglu, F. N. Deniz, B. B. Alagoz, A. Yuce, and N. Tan, "An experimental analog circuit realization of Matsuda's approximate fractional-order integral operators for industrial electronics," *Engineering Research Express*, vol. 3, no. 4, Dec. 2021.
- [2] B. M. Vinagre, V. Feliu-Batlle, and I. Tejado, "Control fraccionario: fundamentos y guía de uso," *Revista Iberoamericana de Automática e Informática industrial*, vol. 13, pp. 265-280, 2016.
- [3] F. N. Deniz, B. B. Alagoz, N. Tan, and M. Koseoglu, "Revisiting four approximation methods for fractional order transfer function implementations: Stability preservation, time and frequency response matching analyses," *Annual Reviews in Control*, vol. 49, pp. 239-257, 2020.
- [4] WILAEBA ELECTRONICA, "Filtro Pasa bajos Activo de 1er Orden RC," *Wilaeba Electronica*, [11/09/2018]. Disponible en: <https://wilaebaelectronica.blogspot.com/2017/01/filtro-pasa-bajos-activo-de-1er-orden-rc.html>. [Accedido el: 27/05/2023].
- [5] Mielelectronicafacil, "Amplificador Operacional Inversor," *Mielelectronicafacil*, [Fecha no disponible]. Disponible en: <https://mielelectronicafacil.com/analogica/amplificador-inversor/#page-content>. [Accedido el: 27/05/2023].
- [6] Mielelectronicafacil, "Amplificador Sumador Inversor," *Mielelectronicafacil*, [Fecha no disponible]. Disponible en: <https://mielelectronicafacil.com/analogica/amplificador-sumador-inversor/#ganancia>. [Accedido el: 27/05/2023].
- [7] Gabino Alonso, "LTspice: AC Analysis Using The Step Command," *Mielelectronicafacil*, [Fecha no disponible]. Disponible en: <https://www.analog.com/en/technical-articles/ltpspice-ac-analysis-using-the-step-command.html#:~:text=In%20LTspice%2C%20AC%20analysis%20involves,magnitude%20and%20phase%20over%20frequency..> [Accedido el: 27/05/2023].
- [8] L. C. Lujano Hernández, "Síntesis e implementación de integradores de orden fraccionario activos," Tesis de maestría, Benemérita Universidad Autónoma de Puebla, Facultad de Ciencias de la Electrónica, Maestría en Ingeniería Electrónica, opción Instrumentación Electrónica, noviembre 2021.
- [9] S. Franco: *Diseño con amplificadores operacionales y circuitos integrados lineales*, McGraw-Hill, 2002.
- [10] R. A. Gayakwad: *Op-Amps and Linear Integrated Circuits*, Prentice Hall, 1993.

ANEXO I: CÓDIGOS DE MATLAB EMPLEADOS

CÓDIGO DE MATLAB PARA GRAFICAR EL INTEGRADOR FRACCIONARIO FRENTE A LA APROXIMACIÓN DE MATSUDA DE CUARTO ORDEN PROPUESTA CON ANCHO DE BANDA 16 mHz - 1.6 Hz

```

%DEFINIR INTEGRADOR FRACCIONARIO
alpha = -0.5;
wb = logspace(log10(0.0000125663706), log10(25132.7412), 800);
mag1 = 20*log10(wb.^alpha);
fase = 90*alpha*ones(size(wb));
f=wb/(2*pi);

%DEFINIR APROXIMACIÓN DE MATSUDA CUARTO ORDEN PROPUESTA CON ANCHO DE BANDA 16 mHz-1.6 Hz
numleo = [1.0000 57.0335 243.7070 151.9906 11.6956];
denleo = [11.6956 151.9906 243.7070 57.0335 1.0000];
sysleo = tf(numleo,denleo);
[magleo, phaseleo, wout] = bode(sysleo, logspace(log10(0.0000125663706), log10(25132.7412), 800));
magleo = 20*log10(magleo(:));
phaseleo = phaseleo(:);

%GRAFICAR RESPUESTAS EN MAGNITUD
figure
subplot(2,1,1)
semilogx(f, mag1, 'b--', 'LineWidth', 1.5); hold on;
semilogx(f, magleo, 'r', 'LineWidth', 1.5); grid;
xlabel('Frecuencia (Hz)'); ylabel('Magnitud (dB)');
legend('Ideal', 'Aproximación Matsuda 16mHz-1.6Hz');
title('Bode-Magnitud');
xlim([0.000002 4000]);

%GRAFICAR RESPUESTAS EN FASE
subplot(2,1,2)
semilogx(f, fase, 'b--', 'LineWidth', 1.5); hold on;
semilogx(f, phaseleo, 'r', 'LineWidth', 1.5); grid;
xlabel('Frecuencia (Hz)'); ylabel('Fase (grados)');
legend('Ideal', 'Aproximación Matsuda 16mHz-1.6Hz');
title('Bode-Fase');
xlim([0.000002 4000]);
  
```

CÓDIGO DE MATLAB PARA GRAFICAR EL INTEGRADOR FRACCIONARIO FRENTE A LA APROXIMACIÓN DE MATSUDA DE CUARTO ORDEN PROPUESTA POR NOSOTROS CON ANCHO DE BANDA 16 mHz - 160 Hz.

```

%DEFINIR INTEGRADOR FRACCIONARIO
alpha = -0.5;
wb = logspace(log10(0.0000125663706), log10(25132.7412), 800);
mag1 = 20*log10(wb.^alpha);
fase = 90*alpha*ones(size(wb));
f=wb/(2*pi);

DEFINIR APROXIMACIÓN DE MATSUDA CUARTO ORDEN PROPUESTA CON ANCHO DE BANDA 16 mHz-160 Hz
num = 100000*[0.000010000000000 0.018498609395543 1.337167963451648 6.988498983253872 2.272036735432190];
den = 100000*[0.000718481101154 0.220995742128531 4.228496378716001 5.849773923570728 0.316227766016838];
sys = tf(num, den);
  
```

```
[mag2, phase2, wout] = bode(sys, logspace(log10(0.0000125663706), log10(25132.7412),
800));
mag2 = 20*log10(mag2(:));
phase2 = phase2(:);
```

%GRAFICAR RESPUESTAS EN MAGNITUD

```
subplot(2,1,1)
semilogx(f, mag1, 'b--', 'LineWidth', 1.5); hold on;
semilogx(f, mag2, 'g', 'LineWidth', 1.5);grid;
xlabel('Frecuencia (Hz)'); ylabel('Magnitud (dB)');
legend('Ideal', 'Aproximación Matsuda 16mHz-160Hz');
title('Bode-Magnitud');
xlim([0.000002 4000]);
```

%GRAFICAR RESPUESTAS EN FASE

```
subplot(2,1,2)
semilogx(f, fase, 'b--', 'LineWidth', 1.5); hold on;
semilogx(f, phase2, 'g', 'LineWidth', 1.5);grid;
xlabel('Frecuencia (Hz)'); ylabel('Fase (grados)');
legend('Ideal', 'Aproximación Matsuda 16mHz-160Hz');
title('Bode-Fase');
xlim([0.000002 4000]);
```

CÓDIGO DE MATLAB PARA GRAFICAR EL INTEGRADOR FRACCIONARIO FRENTE A LA APROXIMACIÓN DE MATSUDA DE CUARTO ORDEN PROPUESTA CON ANCHO DE BANDA 16 mHz - 1600 Hz

%DEFINIR INTEGRADOR FRACCIONARIO

```
alpha = -0.5
wb = logspace(log10(0.0000125663706), log10(628318.53), 800);
mag1 = 20*log10(wb.^alpha);
fase = 90*alpha*ones(size(wb));
f=wb/(2*pi);
```

DEFINIR APROXIMACIÓN DE MATSUDA CUARTO ORDEN PROPUESTA CON ANCHO DE BANDA 16 mHz-1600 Hz

```
num1 = 10000000*[0.000000100000000 0.001238408630366 0.398227607495798
5.865783136541496 3.460874462145307];
den1 = 10000000*[0.000019461927314 0.032985722622819 2.239398405265697
6.964083503270897 0.562341325190353];
sys1 = tf(num1, den1);
[mag3, phase3, wout] = bode(sys1, logspace(log10(0.0000125663706), log10(628318.53),
800));
mag3 = 20*log10(mag3(:));
phase3 = phase3(:);
```

%GRAFICAR RESPUESTAS EN MAGNITUD

```
subplot(2,1,1)
semilogx(f, mag1, 'b--', 'LineWidth', 1.5); hold on;
semilogx(f, mag3, 'm', 'LineWidth', 1.5);grid;
xlabel('Frecuencia (Hz)'); ylabel('Magnitud (dB)');
legend('Ideal', 'Aproximación Matsuda 16mHz-1600Hz');
title('Bode-Magnitud');
xlim([0.000002 10000]);
```

%GRAFICAR RESPUESTAS EN FASE

```
subplot(2,1,2)
semilogx(f, fase, 'b--', 'LineWidth', 1.5); hold on;
```

```

semilogx(f, phase3, 'm', 'LineWidth', 1.5);grid;
xlabel('Frecuencia (Hz)'); ylabel('Fase (grados)');
legend('Ideal', 'Aproximación Matsuda 16mHz-1600Hz');
title('Bode-Fase');
xlim([0.000002 10000]);

```

CÓDIGO DE MATLAB PARA GRAFICAR EL INTEGRADOR FRACCIONARIO FRENTE AL MODELO DE APROXIMACIÓN DE MATSUDA DE CUARTO ORDEN PROPUESTO EN LA LITERATURA Y EL PROPUESTO PARA ESE MISMO ANCHO DE BANDA (16 mHz - 1.6 Hz).

%DEFINIR INTEGRADOR FRACCIONARIO

```

a = -0.5;
wb = logspace(log10(0.0000125663706), log10(25132.7412), 800);
mag1 = 20*log10(wb.^a);
fase = 90*a*ones(size(wb));
f=wb/(2*pi);

```

%DEFINIR APROXIMACIÓN DE MATSUDA CUARTO ORDEN DE LITERATURA ANCHO DE BANDA

%16 mHz-1.6 Hz

```

num = [0.1132 3.439 5.853 1.068 0.01778];
den = [1 6.007 3.291 0.1934 0.0006366];
sys = tf(num, den);
[mag, phase, wout] = bode(sys,
logspace(log10(0.0000125663706), log10(25132.7412), 800));
f= wout/(2*pi);

```

%DEFINIR APROXIMACIÓN DE MATSUDA CUARTO ORDEN PROPUESTA ANCHO DE BANDA 16 %mHz-1.6 Hz

```

numleo = [1.0000 57.0335 243.7070 151.9906 11.6956];
denleo = [11.6956 151.9906 243.7070 57.0335 1.0000];
sysleo = tf(numleo, denleo);
[magleo, phaseleo, wout] = bode(sysleo, logspace(log10(0.0000125663706),
log10(25132.7412), 800));
magleo = 20*log10(magleo(:));
phaseleo = phaseleo(:);

```

%GRAFICAR RESPUESTAS EN MAGNITUD

```

figure
subplot(2,1,1);
semilogx(f, mag1, 'b--', 'LineWidth', 1.5); hold on;
semilogx(f, magleo, 'r', 'LineWidth', 1.5);
semilogx(f, 20*log10(mag(:)), 'g', 'LineWidth', 1.5);
xlabel('Frecuencia (Hz)'); ylabel('Magnitud (dB)');
legend('Ideal', 'Propuesta aproximación Matsuda 16mHz-1.6Hz', 'Aproximación Matsuda
literatura 16mHz-1.6Hz');
title('Bode-Magnitud');
xlim([0.000002 200])
grid

```

%GRAFICAR RESPUESTAS EN FASE

```

subplot(2,1,2);
semilogx(f, fase, 'b--', 'LineWidth', 1.5); hold on;
semilogx(f, phaseleo, 'r', 'LineWidth', 1.5);
semilogx(f, phase(:), 'g', 'LineWidth', 1.5);
xlabel('Frecuencia (Hz)'); ylabel('Fase (grados)');

```

```

legend('Ideal', 'Propuesta aproximación Matsuda 16mHz-1.6Hz', 'Aproximación Matsuda
literatura 16mHz-1.6Hz');
title('Bode-Fase');
xlim([0.000002 200])
grid;

phase=squeeze(phase);
mag=20*log10(squeeze(mag));

```

CÓDIGO DE MATLAB PARA GRAFICAR EL INTEGRADOR FRACCIONARIO Y LAS APROXIMACIONES DE MATSUDA DE QUINTO Y SEXTO ORDEN CON ANCHO DE BANDA 16 mHz - 16 kHz.

%DEFINIR INTEGRADOR FRACCIONARIO

```

alpha = -0.5;
wb = logspace(log10(0.0000125663706), log10(628318.53), 800);
mag1 = 20*log10(wb.^alpha);
fase = 90*alpha*ones(size(wb));
f=wb/(2*pi);

```

%DEFINIR APROXIMACIÓN DE MATSUDA DE QUINTO ORDEN ANCHO DE BANDA 16 mHz-16 kHz

```

numleo1 = 10000000000000*[0.00000000001000 0.000000133979326 0.000514254310515
0.105116254278369 1.215081937656468 0.633643118230499];
denleo1 = 10000000000000*[0.000000000633643 0.000012150819377 0.010511625427837
0.514254310514794 1.339793258599135 0.100000000000002];
sysleo1 = tf(numleo1,denleo1);
[magleo1, phaseleo1, wout] = bode(sysleo1, logspace(log10(0.0000125663706),
log10(628318.53), 800));
magleo1 = 20*log10(magleo1(:));
phaseleo1 = phaseleo1(:);

```

%DEFINIR APROXIMACIÓN DE MATSUDA DE SEXTO ORDEN ANCHO DE BANDA 16 mHz-16 kHz

```

numleo = 100000000000000*[0.000000000000010 0.000000001876179 0.000014187976232
0.008594046600656 0.472723373027441 2.277920156384798 0.722137949655096];
denleo = 100000000000000*[0.000000000007221 0.000000227792016 0.000472723373027
0.085940466006556 1.418797623230473 1.876178675111126 0.099999999999992];
sysleo = tf(numleo,denleo);
[magleo, phaseleo, wout] = bode(sysleo, logspace(log10(0.0000125663706),
log10(628318.53), 800));
magleo = 20*log10(magleo(:));
phaseleo = phaseleo(:);

```

%GRAFICAR RESPUESTAS EN MAGNITUD

```

figure
subplot(2,1,1)
semilogx(f, mag1, 'b--', 'LineWidth', 1.5); hold on;
semilogx(f, magleo1, 'g', 'LineWidth', 1.5);
semilogx(f, magleo, 'm', 'LineWidth', 1.5);grid;
xlabel('Frecuencia (Hz)'); ylabel('Magnitud (dB)');
legend('Ideal', 'Aproximación Matsuda quinto orden 16mHz-16kHz', 'Aproximación Matsuda
sexto orden 16mHz-16kHz');
title('Bode-Magnitud');
xlim([0.000002 100000]);

```

```

%GRAFICAR RESPUESTAS EN FASE
subplot(2,1,2)
semilogx(f, fase, 'b--','LineWidth', 1.5); hold on;
semilogx(f, phaseleo1, 'g','LineWidth', 1.5);
semilogx(f, phaseleo, 'm','LineWidth', 1.5);grid;
xlabel('Frecuencia (Hz)'); ylabel('Fase (grados)');
legend('Ideal', 'Aproximación Matsuda quinto orden 16mHz-16kHz', 'Aproximación
Matsuda sexto orden 16mHz-16kHz');
title('Bode-Fase');
xlim([0.000002 100000]);

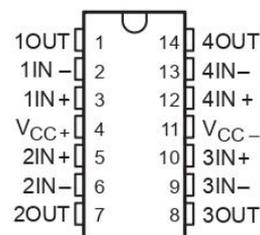
```

ANEXO II: DATASHEET AMPLIFICADOR OPERACIONAL LF347BN

LF347, LF347B
JFET-INPUT
QUAD OPERATIONAL AMPLIFIERS
 SLOS013B – MARCH 1987 – REVISED AUGUST 1994

- Low Input Bias Current . . . 50 pA Typ
- Low Input Noise Current
0.01 pA/√Hz Typ
- Low Total Harmonic Distortion
- Low Supply Current . . . 8 mA Typ
- Gain Bandwidth . . . 3 MHz Typ
- High Slew Rate . . . 13 V/μs Typ
- Pin Compatible With the LM348

D OR N PACKAGE
(TOP VIEW)



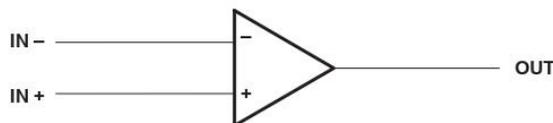
description

These devices are low-cost, high-speed, JFET-input operational amplifiers. They require low supply current yet maintain a large gain-bandwidth product and a fast slew rate. In addition, their matched high-voltage JFET inputs provide very low input bias and offset current.

The LF347 and LF347B can be used in applications such as high-speed integrators, digital-to-analog converters, sample-and-hold circuits, and many other circuits.

The LF347 and LF347B are characterized for operation from 0°C to 70°C.

symbol (each amplifier)



AVAILABLE OPTIONS

T _A	V _{IO} max AT 25°C	PACKAGE	
		SMALL OUTLINE (D)	PLASTIC DIP (N)
0°C to 70°C	10 mV	LF347D	LF347N
	5 mV	LF347BD	LF347BN

The D packages are available taped and reeled. Add R suffix to the device type (e.g., LF347DR).

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V _{CC+}	18 V
Supply voltage, V _{CC-}	-18 V
Differential input voltage, V _{ID}	±30 V
Input voltage, V _I (see Note 1)	±15 V
Duration of output short circuit	unlimited
Continuous total power dissipation	See Dissipation Rating Table
Operating temperature range	0°C to 70°C
Storage temperature range	-65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	260°C

NOTE 1: Unless otherwise specified, the absolute maximum negative input voltage is equal to the negative power supply voltage.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.