



**Universidad  
de La Laguna**

**ESCUELA SUPERIOR DE INGENIERÍA Y  
TECNOLOGÍA**

**GRADO EN INGENIERÍA ELECTRÓNICA INDUSTRIAL Y AUTOMÁTICA**

**TRABAJO FIN DE GRADO**

**INVERSOR PARA PANEL SOLAR**

**Autor: Santiago Cristo Rodríguez Oliva**

**Tutor: Dr. Sergio Rodríguez Buenafuente**

Septiembre 2019





## Agradecimientos

*A todos los que me han apoyado durante estos años.*

*A mis padres y familiares, por su ayuda y comprensión.*

*Al Dr. S. Rodríguez Buenafuente por su guía y paciencia.*

*Al resto de profesores que me han ayudado a llegar hasta aquí.*

*Y al resto de personas y amigos, por su comprensión en esos momentos  
en los que tocaba estudiar en vez de salir.*

## Resumen

El presente proyecto se ha centrado en el diseño de un microinversor para ser incorporado a un panel solar y así servir como fuente de energía, de uso particular en caso de *camping* o cualquier otra situación de índole personal en la que sea requerida la alimentación de algún electrodoméstico, sin enganche a la red eléctrica y durante las horas de sol.

Durante este documento se abarcará el diseño de un inversor en su totalidad: desde el modelo del panel solar y un bus de continua (etapa elevadora de voltaje), seguido por el diseño de un generador de una señal SPWM (*Sinusoidal Pulse Width Modulation*) personalizada que alimentará un puente inversor que conmutará a doble frecuencia, estando una rama del mismo a 50Hz y otra a 50kHz para reducir las pérdidas por conmutación, que junto con un filtro darán lugar a la señal senoidal cuyas características eléctricas cumplirán con lo establecido en el Reglamento Electrotécnico de Baja Tensión (REBT).

## Abstract

The present document is focused on the design of a micro-inverter which will be used alongside a solar panel, in order to be utilized as an electrical power supply for private usage, during a camping situation or whichever different event where there is a lack of electrical power and it is necessary to power an electrical device. The system will be isolated, meaning that there will be no connection with the electrical power grid, and it will be working only during sunlight hours.

This document will cover the design of an electronic inverter entirely: from the solar panel model and a DC bus, to the design of a customized SPWM (Sinusoidal Pulse Width Modulation) that will be used to control an H bridge, commutating at 50Hz and 50kHz each side to reduce commutation losses, and an output filter will yield to a sinusoidal signal which its electrical characteristics satisfy the Spanish low voltage electrical regulation (REBT).

# Contenido

1. Introducción.....	6
1.1. Objetivo.....	6
1.2. Alcance.....	6
1.3. Antecedentes y estado del arte.....	7
1.4. Conceptos del diseño y visión general.....	10
2. Etapa I: Panel Solar.....	12
2.1. Modelo de panel solar .....	12
3. Etapa II: Bus de Continua .....	14
3.1. Selección de la topología.....	14
3.2. Diseño y simulaciones.....	15
3.3. Lazo de Control .....	24
4. Etapa III: Puente Inversor .....	26
4.1. Generador de SPWM.....	29
4.2. Oscilador.....	40
4.3. Drivers, <i>deadtime</i> y puente.....	43
5. Etapa IV: Filtro de Salida.....	51
5.1. Filtro.....	51
5.2. Calidad de la señal y contenido en armónicos .....	52
6. Protecciones.....	53
6.1. Subtensión.....	53
6.2. Sobrecorriente.....	54
7. Anexos.....	55
7.1. Hoja de datos del panel solar.....	55
7.2. Funcionamiento del convertidor y ecuaciones .....	58
7.3. Hoja de datos del LT1714 y LT1158 .....	65
7.4. Hoja de datos del LT1244.....	67
8. Bibliografía y Referencias.....	68

# 1. Introducción

## 1.1. Objetivo

El principal objetivo de este TFG es el diseño de un microinversor de alta eficiencia que permita obtener una onda corriente alterna sinusoidal a 50Hz y 230Vrms de alta calidad a partir de un panel solar, en este caso se ha trabajado sobre el panel BP MSX-60.

Se trata de un sistema sin enganche a red y destinado a funcionar durante horas de sol, debido a que no se ha contemplado la posibilidad de recarga de un sistema de baterías. No obstante en futuras revisiones del diseño podría incluirse.

El proyecto presente se centra en el diseño y simulación de los circuitos constituyentes del inversor, sin implementación física. Teniendo como único modelo previamente diseñado, el panel solar.

Para realizar el diseño y la simulación se ha empleado el software LTspice, actualmente propiedad de Analog Devices, de uso completamente gratuito.

## 1.2. Alcance

Este trabajo abarcará el diseño simulado completo de los circuitos electrónicos de un inversor de alta eficiencia, desde el bus de continua hasta el filtro de salida (teniendo como etapa inicial el modelo del panel). Así pues, el diseño se centrará en las siguientes etapas:

- Modelo de panel
- Bus de continua
- Puente inversor
- Filtro de salida

En el caso de los equipos inversores es habitual la existencia de un seguidor de máxima potencia (MPPT), que maximiza la potencia que se puede extraer de un panel solar en su rango de operación según las condiciones ambientales. Este circuito es capaz de aumentar el rendimiento en los sistemas solares en largo tiempo de funcionamiento, no obstante, en este caso no se ha incluido MPPT debido a que no es indispensable ya que el trabajo se ha centrado en la optimización de los circuitos convertidores. En un futuro diseño la inclusión del MPPT supondría una mejora del rendimiento total. Es habitual su uso en

sistemas de carga de baterías (en este caso no se ha contemplado un sistema de baterías), no obstante, tampoco es imprescindible.

### 1.3. Antecedentes y estado del arte

Desde el siglo XIX la conversión de corriente continua (DC) a corriente alterna (AC) es posible mediante el uso de convertidores rotativos (conmutatrices) [1]. En este caso la corriente continua se inyectaba en el bobinado del rotor, y se hacía girar dicho rotor (en presencia de un campo magnético estacionario en el estátor), lo que hacía que fuese posible extraer corriente alterna.

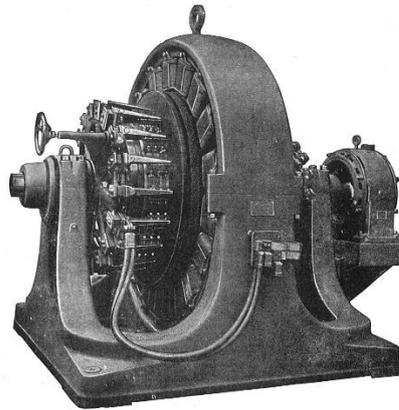


Fig.1.1. Conmutatriz

By Andy Dingley (scanner) - Scan from Kennedy, Rankin (1909 edition) Electrical Installations, vol. II, London: Caxton, Public Domain, <https://commons.wikimedia.org/w/index.php?curid=9898312>

Estos convertidores rotatorios dejaron de ser fabricados con la llegada de la década de 1950, debido a la aparición de la tecnología semiconductora basada en el silicio.

Desde entonces los inversores se han basado en electrónica de potencia y según el método empleado para la generación de la señal senoidal de salida se pueden clasificar en tres tipos [2] claramente definidos:

- Onda Senoidal
- Onda Senoidal Modificada
- Onda Cuadrada

El inversor de onda senoidal es capaz de generar una señal prácticamente senoidal pura, lo que presenta una gran ventaja debido a que los equipos eléctricos están diseñados para operar con esta señal, lo que los hace los óptimos. Estos inversores entrañan la mayor complejidad a la hora de ser construidos y suelen ser los de mayor precio. Se diseñará en este TFG.

Por otra parte, los inversores de onda cuadrada son los menos habituales, pese a ser los más baratos, debido a que por la onda de salida que generan, no todos los equipos pueden funcionar de manera eficiente al tener un alto contenido en armónicos.

Finalmente, los inversores de onda senoidal modificada (también llamados de onda cuasi senoidal) son más complejos que los de onda cuadrada pero más simples que los de onda senoidal pura. La señal de salida que generan es similar a la onda cuadrada pero más escalonada. La mayor parte de equipos funcionará de manera aceptable con ellos, pero mucho peor que con una senoidal pura, debido a que las componentes de alta frecuencia que no pueden ser aprovechadas por la mayor parte de motores que incluyen los electrodomésticos más comunes. Algunos temporizadores de ciertos dispositivos se pueden ver perjudicados también por estas componentes de alta frecuencia.

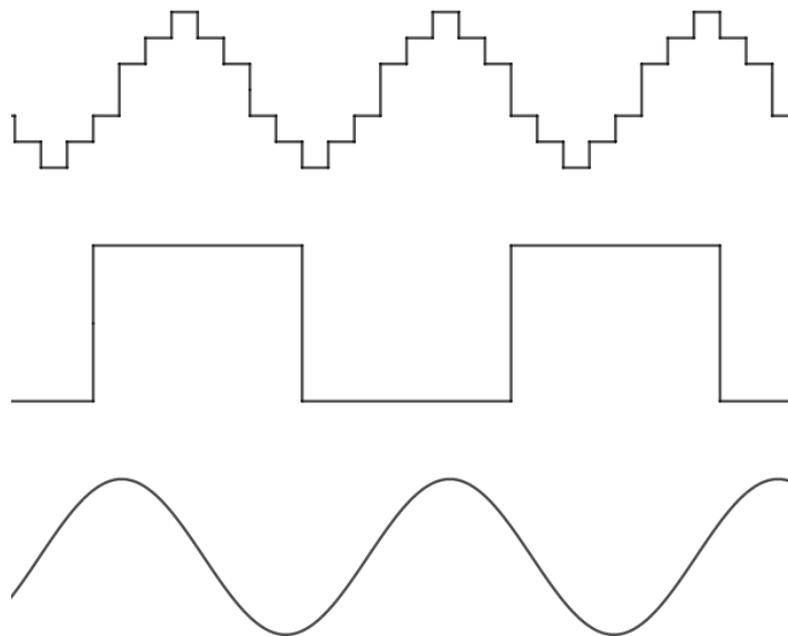


Fig.1.2. Señales Senoidal Modificada, Cuadrada y Senoidal

Cuando hablamos de inversores para aplicación solar, según si el sistema se encuentra conectado a la red de distribución pública, a una batería o simplemente si se trata de un sistema aislado, existen diferentes tipos de inversores:

- *Off-Grid*
- *Grid-Tie*
- Microinversores

Los inversores *Off-Grid* se emplean en sistemas aislados (también llamados *Off-Grid*) en los que no se podrá realizar la conexión con la red de distribución pública, por ejemplo, en zonas muy alejadas de los núcleos urbanos o zonas en las es imposible realizar una red de distribución.



Fig.1.3. Inversor de aplicación *Off-Grid* de la empresa Schneider Electric

Por su parte los inversores *Grid-Tie* son todo lo contrario, se emplean en sistemas que sí pueden realizar enganche con la red eléctrica, por lo que es necesario que su salida se encuentre en fase con la señal de la red y cumplan con los parámetros establecidos por la compañía distribuidora.



Fig.1.4. Inversor de aplicación *Grid-Tie* de la empresa Missouri Wind and Solar

Los microinversores [3] son una de las tecnologías más modernas hasta el momento, pero están ganando rápidamente popularidad. Generalmente, los sistemas con varios paneles

solares se estructuran de la siguiente manera: los paneles se conectan entre sí formando grupos mediante un *string*. Los *strings* se conectan a un inversor central. En el caso de los microinversores: cada microinversor se conecta individualmente a cada panel (o incluso se integra directamente en el panel) por lo que no es necesario un inversor central, esto supone una mejora con respecto al sistema de *string* debido a que cuando la energía generada por cada panel decae no se genera un cuello de botella en el sistema.



Fig.1.5. Microinversor

By Mastervolt produced this promotional image in the 1990s, the product is no longer made - Mastervolt [1], CC BY-SA 3.0, <https://commons.wikimedia.org/w/index.php?curid=13904062>

## 1.4. Conceptos del diseño y visión general

El diseño del inversor se ha realizado para el panel BP MSX-60, que es capaz de entregar una tensión de salida de unos 17.1V como máximo bajo carga y una corriente máxima de 3.5A (sin ser el valor de cortocircuito).

La tensión del panel solar es insuficiente para pasar directamente al inversor, pues el valor de tensión eficaz de la senoidal resultante no cumpliría con lo establecido en el REBT. Por tanto, es necesario hacer que la tensión aumente hasta un valor de aproximadamente 400V, pues es casi el valor de pico de la tensión de red. Esto nos dará como resultado una señal senoidal dentro de unos parámetros aceptables. Para conseguir esto, es necesario diseñar un convertidor DC/DC tipo elevador para altos valores de tensión. Esto se ha conseguido mediante un convertidor tipo *Boost-Flyback* con multiplicador de tensión. A este convertidor se le tiene que añadir un lazo de control para que sea capaz de trabajar en el punto de operación de 400V, independientemente de la carga que conectemos (dentro de un margen) y poder también hacer frente a perturbaciones. También es

necesario implementar un circuito de arranque suave, para evitar picos de tensión o de corriente peligrosos para el equipo.

El puente inversor se realizará con topología *full-bridge*, esto es un puente en H. En este caso se emplearán transistores MOSFET, cuya señal de control será una SPWM modificada, en la que los semiciclos negativos estarán por encima de los cero voltios. En este caso y a fin de conseguir un rendimiento elevado, se aplicará una estrategia de conmutación en doble frecuencia en cada rama del puente, siendo la rama izquierda la que conmute a 50kHz y la rama de la derecha a 50Hz.

La señal de salida del puente inversor debe filtrarse, pues al conmutar en doble frecuencia tiene unas componentes armónicas de alta frecuencia que deben eliminarse para poder obtener la señal de 50Hz objetivo.

El inversor se ha diseñado en una estructura de 4 etapas contando con el panel (ver figura 1.6). Se entrará en detalle sobre cada etapa en la sección correspondiente a la misma.

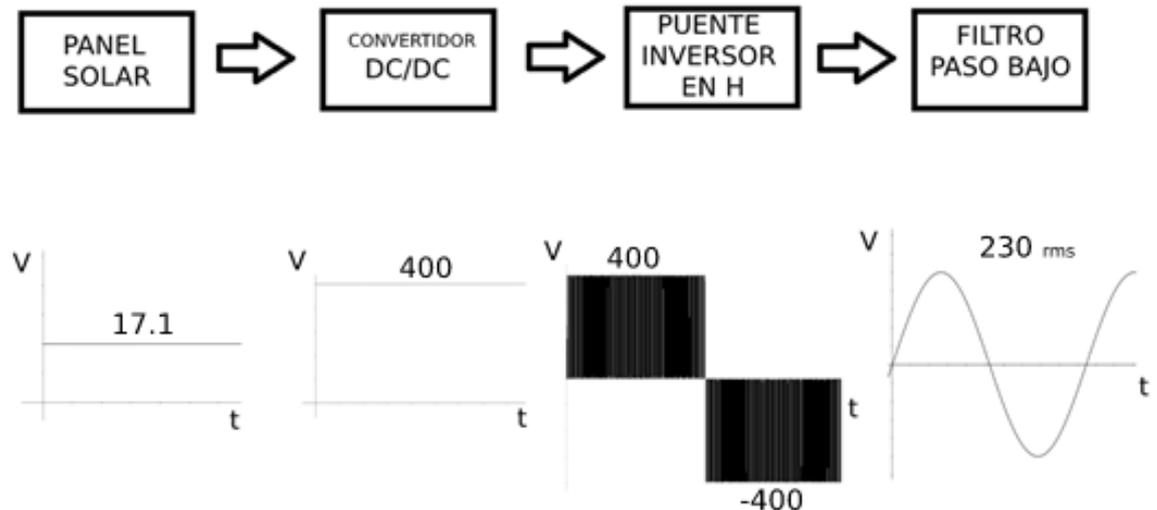


Fig.1.6. Esquema General

## 2. Etapa I: Panel Solar

En este apartado se desarrollará todo lo relacionado con el modelo de panel solar empleado, así como su simulación mediante LTspice. El panel solar que se ha seleccionado es el BP MSX-60 (ver sección 7.1 de **Anexos**). Este panel es ideal para aplicaciones en zonas alejadas de los grupos urbanos, como indica su hoja de datos, lo que lo hace perfecto para la clase de aplicación que se le quiere dar en este trabajo.

Los datos más importantes de este panel, trabajando bajo carga, para el diseño son:

- Corriente máxima: 3.5A
- Tensión máxima: 17.1V

Con estos valores es posible diseñar la etapa siguiente (bus de continua).

### 2.1. Modelo de panel solar

El principal problema a la hora de modelar un panel solar radica principalmente en hacerlo en su conjunto, no celda por celda. En la bibliografía suele ser abundante el modelo de cada celda del panel, pero no del panel en su totalidad.

Afortunadamente, Aurel Gontean, Septimiu Lica Szilard Bularka, Roland Szabo y Dan Lascu del departamento de Electrónica Aplicada de la Politehnica University Timisoara, (Rumanía) publicaron el artículo “A Novel High Accuracy PV Cell Model Including Self Heating and Parameter Variation” [4] en Energies (MDPI). En este artículo proponen un diseño de un nuevo modelo de celda fotovoltaica, en el que incluyen la temperatura y la irradiancia. Dentro de ese mismo artículo figura un enlace [5] que remite a los modelos SPICE que diseñaron. Se incluyen también modelos de paneles comerciales completos, entre los que se encuentra el BP MSX-60.

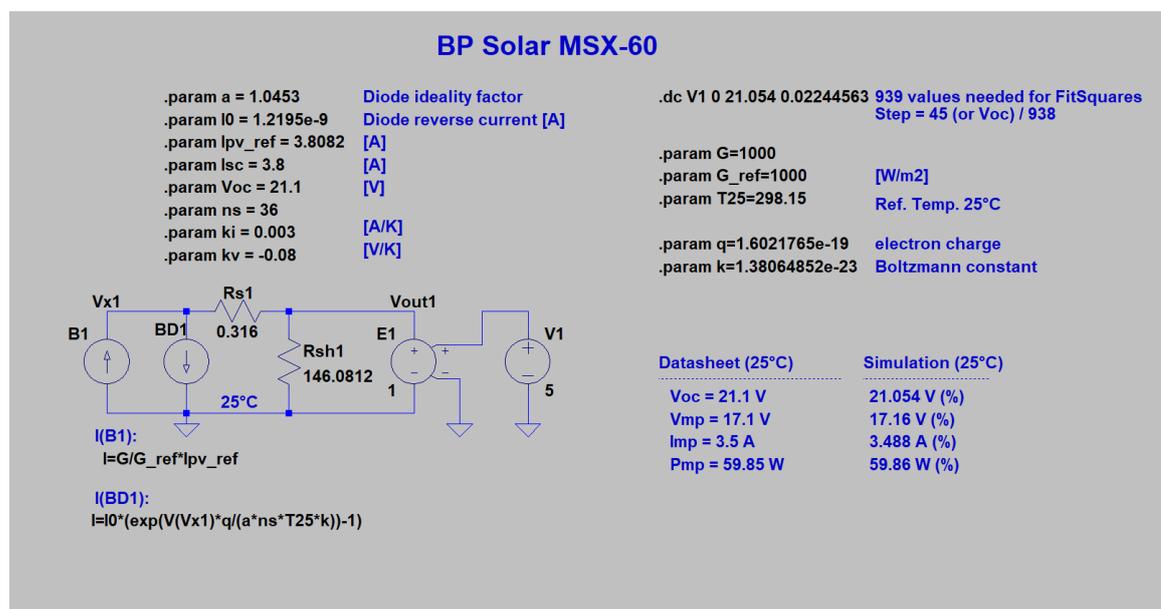


Fig. 2.1 Captura de LTspice de BP Solar MSX-60

Al realizar simulaciones con este modelo es posible ver que la curva característica I-V del panel BP MSX-60 simulado (ver figura 2.2) es muy similar a la de la hoja de características del panel real (ver sección 7.1 de **Anexos**). Con lo que se puede concluir de que, a la vista de la curva, el panel se modela con la calidad suficiente como para utilizarlo.

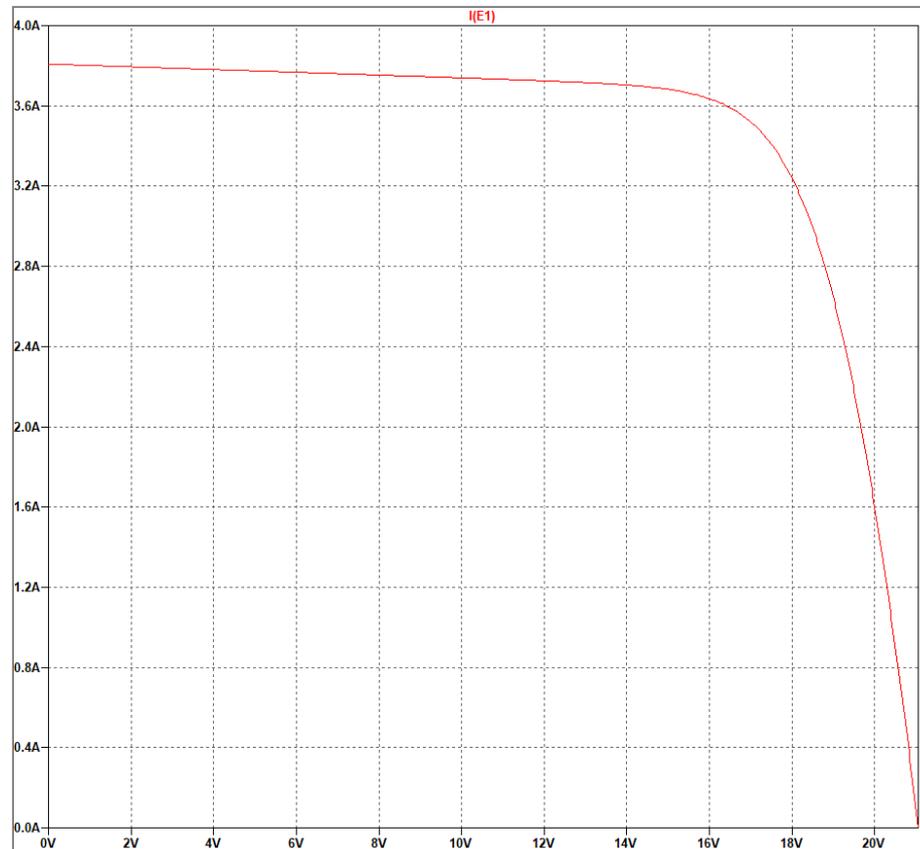


Fig.2.2 Captura LTspice de la curva I-V del panel para 25°C

Cabe destacar que el modelo ya citado permite regular la irradiancia para así poder realizar simulaciones en caso de situaciones desfavorables para el panel, como puedan ser el paso de una nube u ocultación parcial o completa del sol.

El caso de diseño que se ha contemplado para realizar el resto de las etapas que constituyen el inversor es el de máxima irradiancia, es decir, en caso de exposición total.

De esta manera se puede determinar el máximo rendimiento al que podrá llegar el inversor en las condiciones más favorables. Cabe destacar que para poder conectar este panel (y el modelo SPICE) con el bus de continua, es necesaria la inclusión de un condensador en paralelo con la salida. Pues, tal y como se verá más adelante, el convertidor DC/DC de la siguiente etapa requiere energía reactiva para poder cargar su inductancia de magnetización, debido a que se trata de un convertidor con transformador, y el panel no es capaz de proporcionar dicha energía reactiva. No obstante, al colocar un condensador sí será posible pues será capaz de actuar como fuente de reactiva.

### 3. Etapa II: Bus de Continua

En esta etapa se desarrollará el bus de continua. El objetivo de esta etapa es elevar la tensión estándar del panel a 400V mediante un convertidor DC/DC. Se explicará el porqué de la topología seleccionada, los criterios y las consideraciones de diseño. También se hablará el rendimiento y el circuito de control.

#### 3.1. Selección de la topología

La selección de una topología para el bus de continua es esencial para el desarrollo del inversor, pues el convertidor debe ser capaz de elevar la tensión desde los 17.1V que permite el panel, hasta unos 400V. Esto requiere pues, una topología tipo *High Step-up*, o, en otras palabras, una topología capaz de conseguir altos valores de tensión en la salida.

Topologías capaces de conseguir esto pueden ser la *Flyback*, *SEPIC*, *ĆUK*, *Forward*, *Push-Pull*, *Full Bridge*. Un método habitual es el uso de topologías en cascada a fin de obtener una tensión mayor a la salida, pero esto reduce notablemente el rendimiento y aumenta mucho la complejidad del diseño.

Uno de los criterios que se deben tener en cuenta a la hora de seleccionar una topología debe ser la cantidad de interruptores a controlar, debido a que cuanto mayor número de interruptores a controlar más complejo va a ser el diseño. Por otro lado, es necesario atender a la propia complejidad del convertidor (independientemente del control).

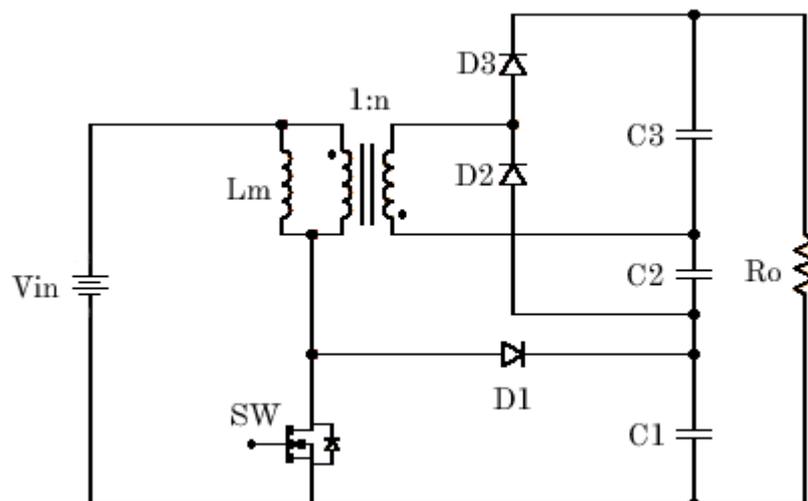


Fig.3.1 Convertidor *Boost-Flyback* con multiplicador de tensión

El convertidor *Flyback* debido a su relativa simplicidad, el hecho de que solo posea un interruptor a controlar y además de eso brinde aislamiento galvánico lo hace un muy candidato. No obstante, en este caso se ha optado por una topología tipo *Boost-Flyback* como se puede ver en [6], pues es exactamente igual a la topología *Flyback* pero con la diferencia de que permite obtener con bastante facilidad altos voltajes. El único inconveniente que presenta es la pérdida de aislamiento galvánico con respecto al *Flyback*. La versión del convertidor *Boost-Flyback* que se ha seleccionado es la versión con célula multiplicadora de tensión empleada en [7]. Siendo así la topología seleccionada la *Boost-Flyback* con multiplicador de tensión (ver figura 3.1).

Antes de pasar al siguiente punto, es importante remarcar la complejidad del control de un convertidor cuando funciona en Modo de Conducción Continuo (CCM), debido a que el compensador para lazo cerrado debe ser de alta calidad y es requerida la linealización de los interruptores tal y como se describe en [9]. Otro problema que plantea el CCM es la dificultad para mantenerlo funcionando en este modo, debido a que, si la corriente que se solicita en la carga es pequeña, es posible que el convertidor entre en Modo de Conducción Discontinuo (DCM) lo que supondría un problema ya que el circuito de control debería ser capaz de trabajar tanto en CCM como en DCM.

Por otra parte, es posible hacer que el convertidor trabaje en modo *Boundary* pero requiere variaciones en la frecuencia. Tiene ventajas en el modo de funcionamiento, pero la circuitería es más compleja.

Es por este motivo, que el convertidor trabajará en (DCM) ya que esto facilita enormemente la tarea de control y no es necesaria la linealización de los interruptores. A su vez, si se diseña en DCM para la corriente máxima de salida, se garantiza que para todo el rango de corrientes inferiores a esta máxima el convertidor continuará en DCM. La estabilidad en este modo de funcionamiento es mucho mayor, por lo que la compensación del bucle es tan solo una red RC que, en general, no necesita un análisis profundo de las ecuaciones de transferencia.

Con esto se opta por el Modo de Conducción Discontinuo.

## 3.2. Diseño y simulaciones

Como ya se ha aclarado en el punto anterior, el convertidor trabajará en DCM para que el control no se haga excesivamente complejo. No obstante, el diseño de un convertidor en DCM requiere el análisis y la deducción de las ecuaciones de este, añadiendo 3 estados:  $T_1$ ,  $T_2$ ,  $T_3$ . Esto dificulta sobremanera el cálculo del convertidor. En este caso, para el convertidor *Boost-Flyback*, la deducción de las ecuaciones en DCM no es algo trivial. Por tanto, una forma alternativa de trabajar e igual de válida puede ser trabajar en el caso crítico, ya que las ecuaciones para CCM y para DCM en este caso darán exactamente los mismos valores. Se hará pues, que la corriente máxima que puede dar el panel sea el caso crítico, esto permitirá que se puedan emplear las ecuaciones en CCM para un diseño en DCM, ya que para corrientes inferiores a la máxima (que en este caso es la crítica) el dispositivo solo podrá funcionar en DCM.

Así pues, para diseñar el convertidor en modo continuo será necesario utilizar las siguientes ecuaciones (la descripción del funcionamiento y el desarrollo de las ecuaciones del convertidor se encuentran en la sección 7.2 de **Anexos** en este documento):

- Relación de voltajes

$$M = \frac{V_o}{V_i} = \frac{1+n}{1-D} \quad (1)$$

- Valor de la inductancia de magnetización

$$L_{CCM} > \alpha \cdot \frac{V_i D}{2f} \cdot \frac{(1-D)}{(1+n)} \cdot \frac{R}{V_o}, \alpha > 1 \quad (2)$$

En (2)  $\alpha$  debe ser mayor que 1 para CCM, pero en el caso crítico debe ser 1.

- Valor de los condensadores

$$C > \frac{2 \cdot I_o \cdot D + I_o \cdot (1-D)}{0.1 \cdot V_o \cdot f} \quad (3)$$

Con estas ecuaciones se puede realizar el diseño en modo continuo. Para ello se han fijado los siguientes valores:

- $D = 0.5$
- $f = 50\text{kHz}$
- $R = V_o/I_o$
- $P_i = P_o$
- $P_o = V_o \cdot I_o$
- $P_i = V_i \cdot I_i$
- $I_i$  se ha tomado como la máxima que puede entregar el panel (3.5A)
- $V_o = 400\text{V}$
- $V_i$  se ha tomado como la máxima que puede entregar el panel (17.1V)
- $\alpha = 1$  para poder asegurar caso crítico

Despejando el valor de  $n$  a partir de la ecuación (1),  $L_{CCM}$  de (2) y  $C$  de (3) se obtienen los valores que se emplearán en la simulación (ver Tabla 1):

$V_i(\text{V})$	$V_o(\text{V})$	$D$	$M$	$f(\text{kHz})$	$N_{sp}$	$L_p(\mu\text{H})$	$C(\text{nF})$	$R(\text{ohm})$	$I_o(\text{A})$
17.1	400	0.5	23.3918	50	10.6959	24.428	224.437	2673.35	0.15

Tabla 1. Valores de componentes DC/DC en caso crítico

La capacidad del condensador ha sido multiplicada por un factor 2. No obstante, ya que (3) lo permite, la capacidad se elevará hasta 225nF debido a que ya se han realizado las pruebas y esta capacidad permite obtener una buena salida.

Con estos valores, se armará en LTspice un circuito igual al de la figura 3.1 con una señal de control generada artificialmente con una fuente de tensión cuadrada, y componentes ideales, salvo el interruptor (SW de la figura 3.1) que se simulará empleando un transistor MOSFET modelo IXFB300N10P del fabricante IXYS.

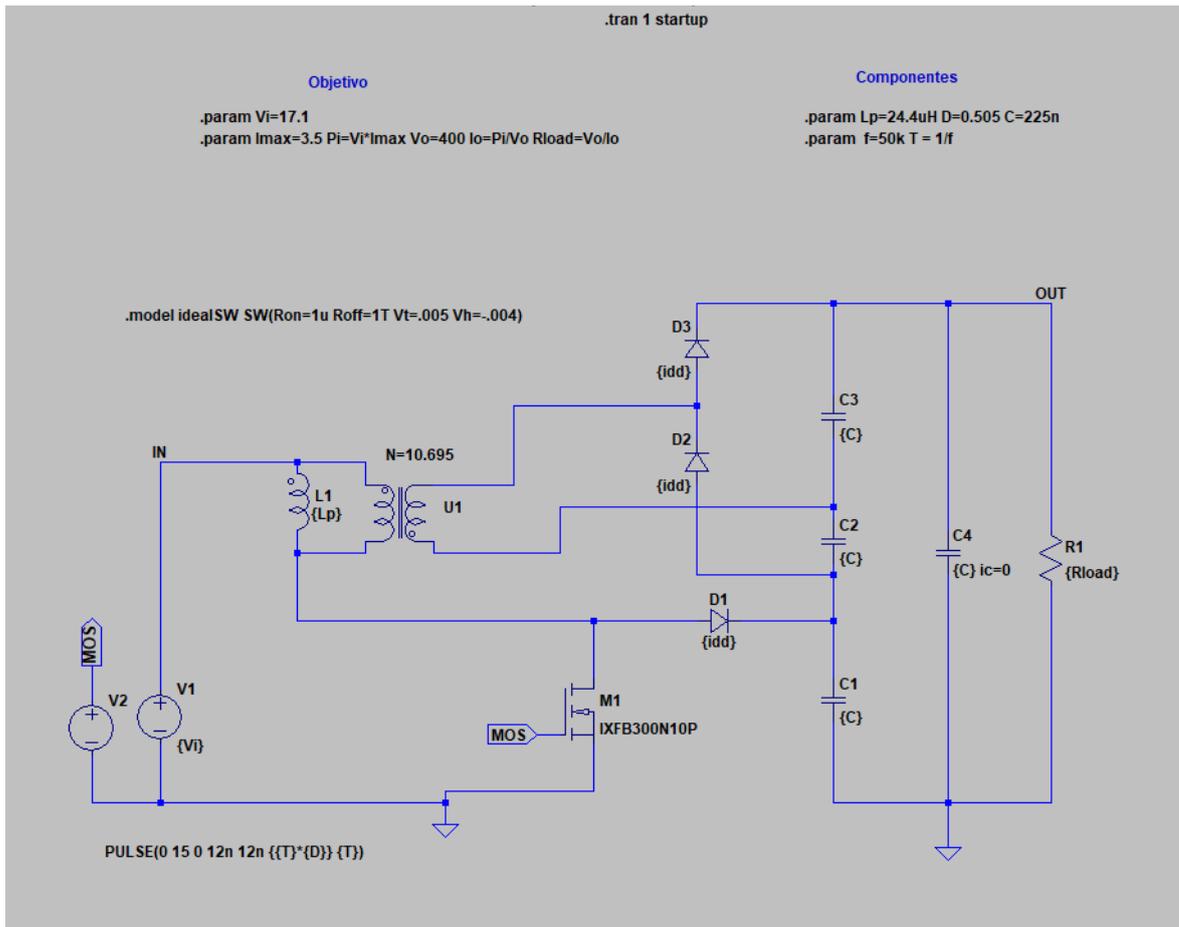


Fig. 3.2 Captura de LTspice del *Boost-Flyback* ideal en caso crítico

Para verificar que el convertidor trabaja en caso crítico es necesario observar la forma de onda de la corriente en la bobina de magnetización ( $L_p$  en la figura 3.2) y comprobar que se en ningún momento llegue a tener cambios de signos y que el valor mínimo de la corriente valga cero (o máximo según el caso). La figura 3.3 es una captura de la forma de onda en esta simulación, en la que se puede apreciar el funcionamiento en caso crítico (ver figura 3.3).

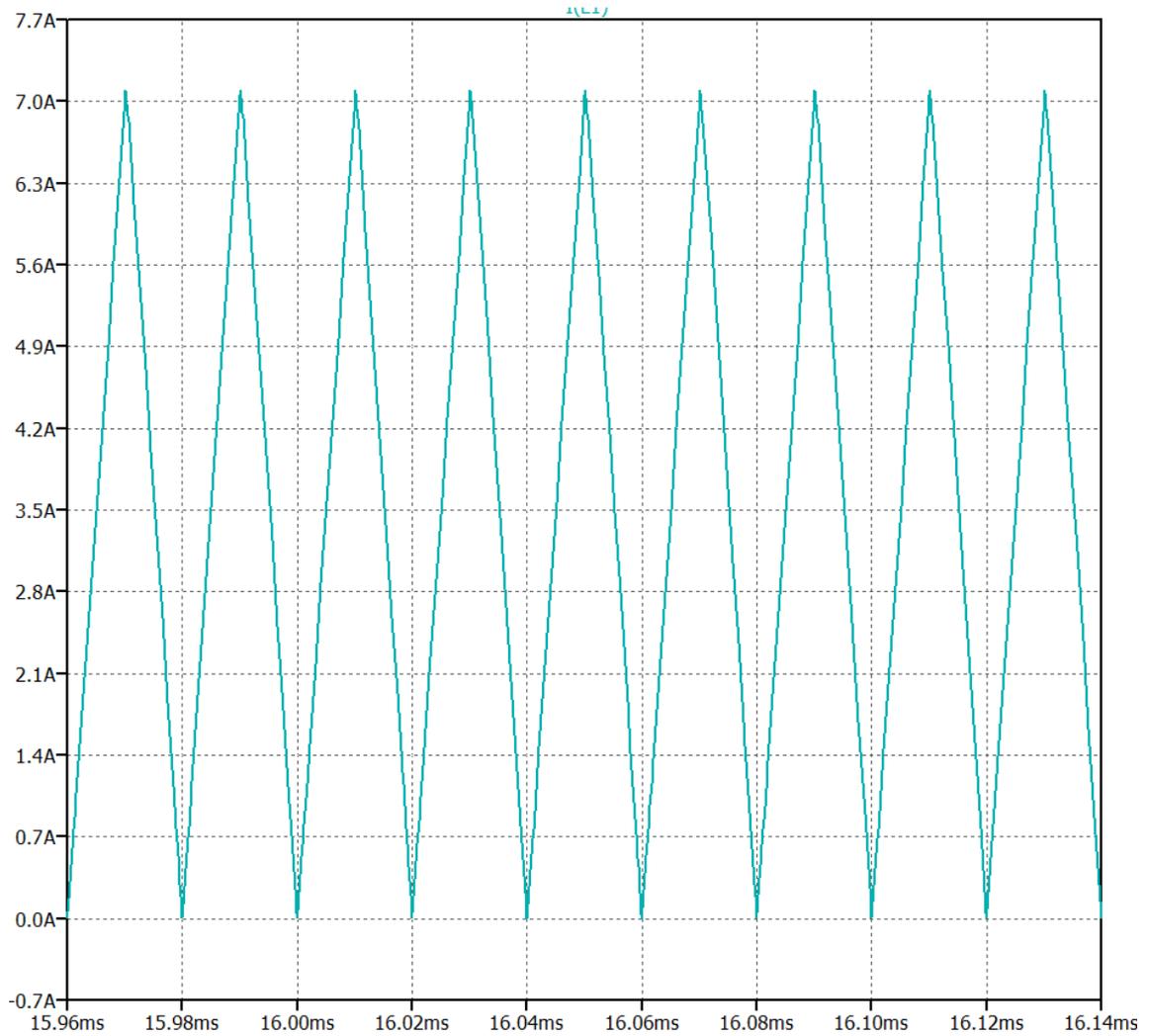


Fig. 3.3 Captura de LTspice de la corriente de magnetización en caso crítico en el estacionario

Una vez cumplido esto se verifica que el sistema haya llegado al valor de consiga. Al no existir arranque suave es posible ver un sobrepaso en tensión. Este sobrepaso debe evitarse para no dañar el resto de los componentes del equipo, o al menos limitarse. Además de esto es posible visualizar un valor de rizado de salida. Este rizado es aceptable debido a que su valor es de alrededor de 4.3V, lo que tan solo supone un 1.07% del valor de tensión objetivo (400V), lo que lo convierte en un rizado minúsculo (ver figuras 3.5 y 3.4)

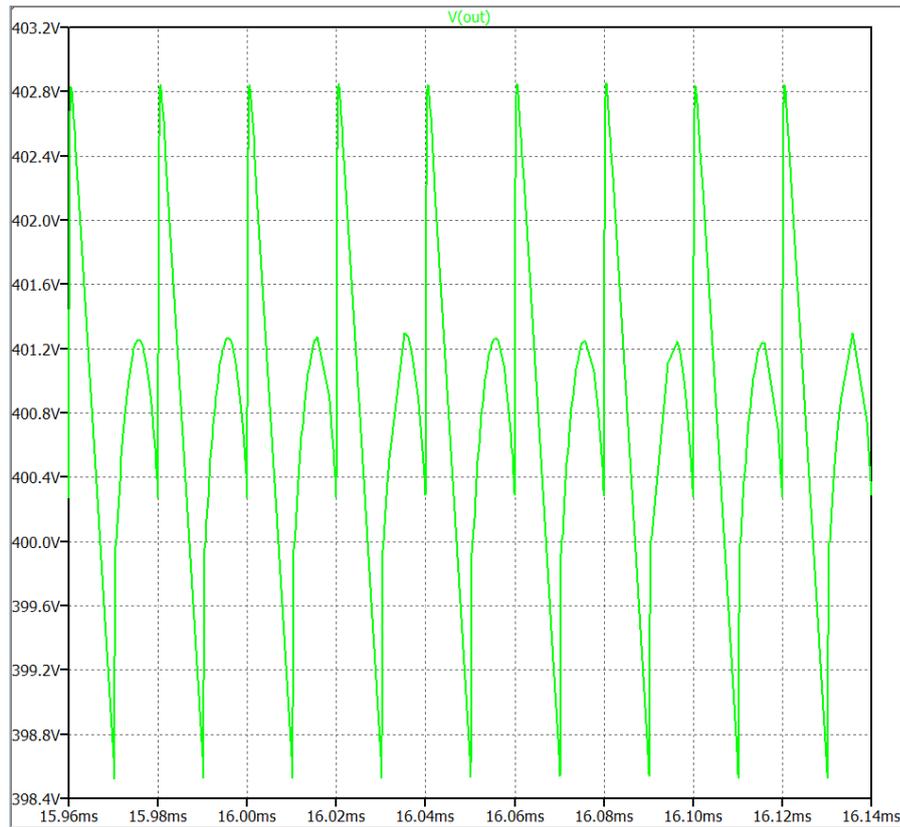


Fig. 3.4 Captura de LTspice de la tensión de rizado de salida en caso crítico

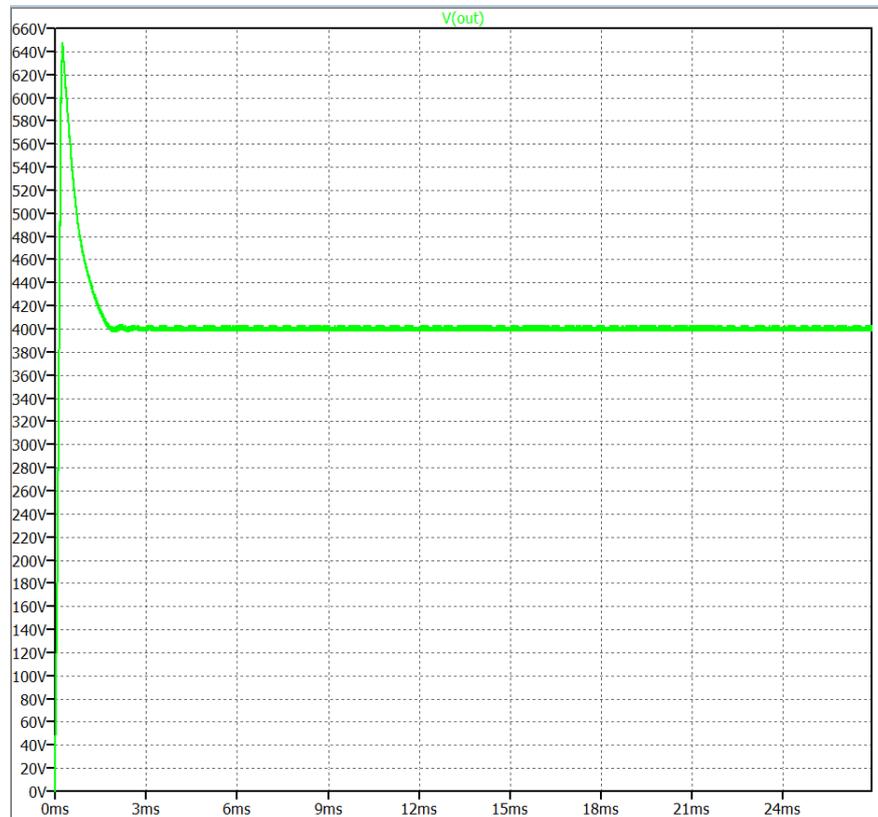


Fig. 3.5 Captura de LTspice de la tensión de salida de 400V en caso crítico

A raíz de lo visto en la figura 3.5 es posible concluir que el diseño cumple con el objetivo. Por tanto, ahora será necesario añadir elementos reales y reducir el valor de la inductancia de magnetización hasta cumplir la condición para operación en modo discontinuo (4).

$$L_{DCM} < \varepsilon \cdot L_{CCM}, \varepsilon \in (0, 1) \quad (4)$$

La inclusión de elementos reales y paso a DCM requerirá la modificación de los componentes: inclusión de resistencias parásitas, una inductancia de pérdidas para representar el flujo de dispersión del transformador, diodos reales, un filtro de entrada y la adición de un par de condensadores, cambio de ciclo de trabajo, ajuste de condensadores para corregir el rizado.

Los valores parásitos y modificaciones que se han tomado son los siguientes:

- Inductancia de pérdida ( $L_k$ ) igual al 5% de la inductancia de magnetización en DCM
- Resistencia parásita de la inductancia de magnetización  $0.021\Omega$ .
- ESR de los condensadores  $0.01\Omega$ .
- Relación de vueltas del transformador ajustada a 12
- Ciclo de trabajo ajustado a 0.205
- Inductancia de magnetización que garantiza DCM  $4\mu H$
- Condensador de salida de  $1.5\mu F$
- Resistencia serie de la fuente  $0.01\Omega$

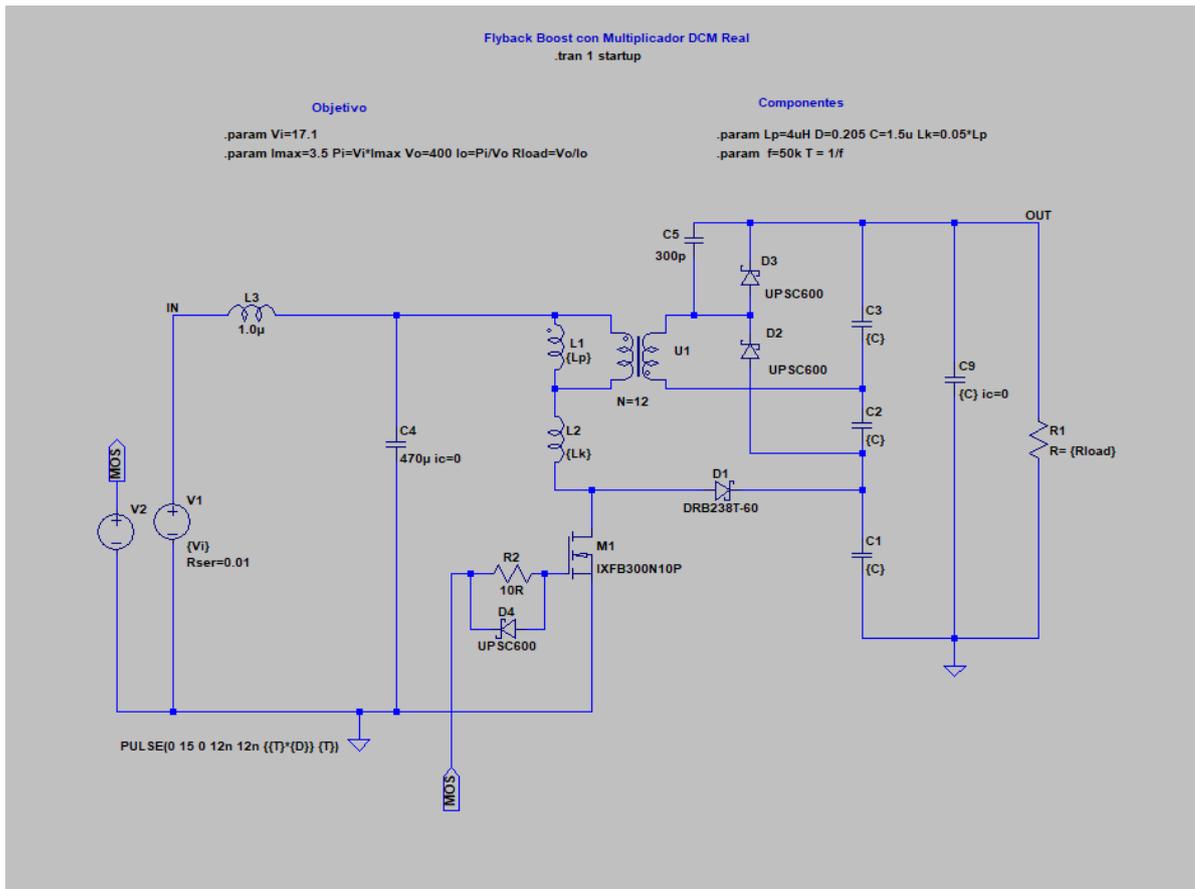


Fig. 3.6 Captura LTspice del convertidor con elementos reales en DCM

Observando la corriente de la inductancia de magnetización es posible apreciar que se cumple el funcionamiento en modo discontinuo. Es apreciable también una ondulación debida a la inductancia de pérdidas (ver figura 3.7).

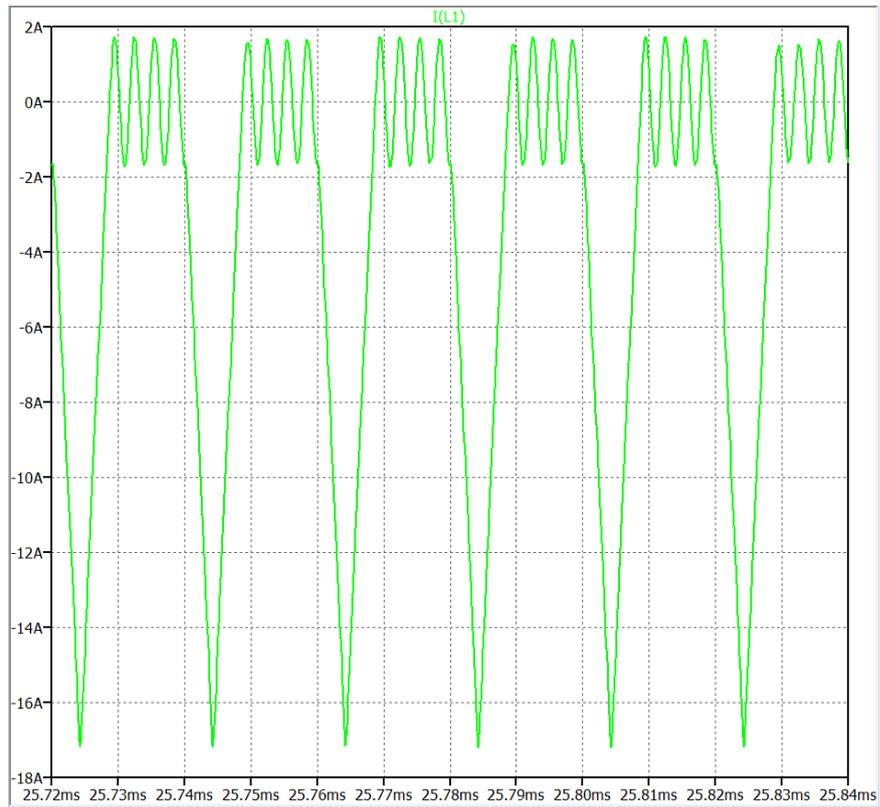


Fig. 3.7 Captura de LTspice de la corriente de magnetización en DCM en el estacionario

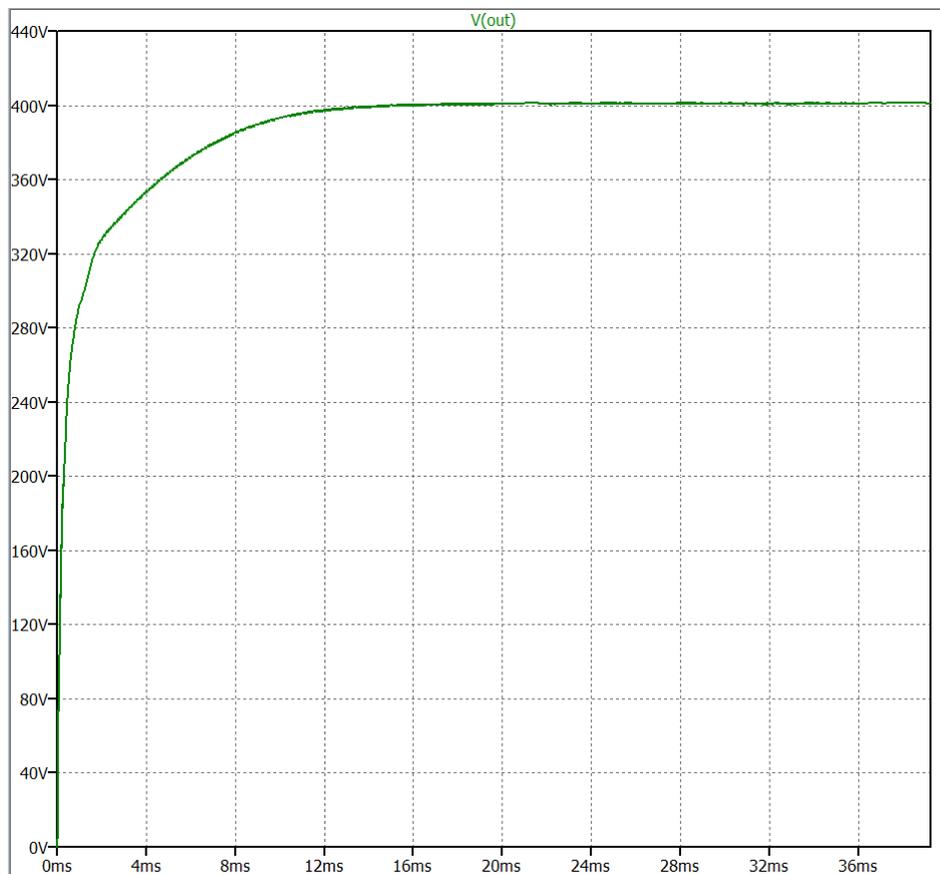


Fig. 3.8 Captura LTspice de la tensión de salida de 400V en DCM con elementos reales

En este caso el rizado es extremadamente pequeño (alrededor de 800mV), no obstante, existe una ondulación en la salida provocada por una resonancia debido a la inductancia de magnetización (ver figura 3.9).

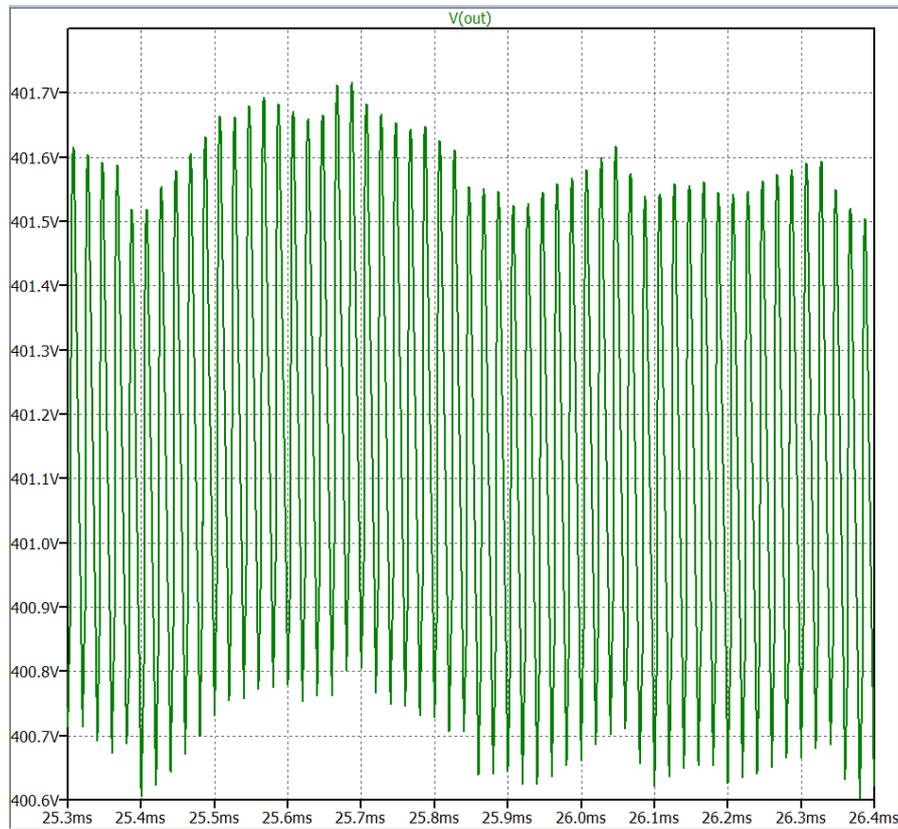


Fig. 3.9 Captura LTspice de la ondulación en DCM

En este punto el rendimiento del convertidor es del 92.38%. Esto es debido a las pérdidas producidas en la inductancia de magnetización, la de pérdidas, el filtro de entrada, los diodos, los condensadores, la resistencia de puerta y el transistor. Las pérdidas por conmutación en el transistor son menores de lo que serían normalmente, debido a que por la propia naturaleza de la topología se da *soft-switching* durante el *ON*. A continuación, se muestra un recuento de las pérdidas:

Filtro	Ind. Mag.	Diodos	Ind. Perd	MOSFET	Cond	R y D puerta
2.96W	933.58mW	474.9mW	52.919mW	496.97mW	48.685mW	0.172W

Tabla 1.2 Valores aproximados de pérdidas

### 3.3. Lazo de control

El lazo de control se ha realizado empleando un controlador LT1244 (ver sección **Anexos**) que realiza un control en modo corriente (internamente cuenta con un amplificador en modo corriente), que es el modo más utilizado porque tiene una respuesta más rápida ante posibles variaciones de la tensión de entrada. Este controlador testea la corriente en el MOSFET mediante una resistencia y cuenta con un sistema de control de sobrecorriente.

El control es necesario ya que permite a la salida volver al valor de consigna en caso de perturbación. En el caso de los convertidores DC/DC es conveniente emplear un sistema que garantice un arranque suave (para poder evitar sobrepasos). En este caso, se ha empleado el circuito de arranque suave recomendado por el fabricante, sin embargo, no se ha conseguido evitar el sobrepaso. No obstante, pese a que existe sobrepaso, se ha conseguido que sea de un valor lo suficientemente pequeño para no afectar al resto de componentes.

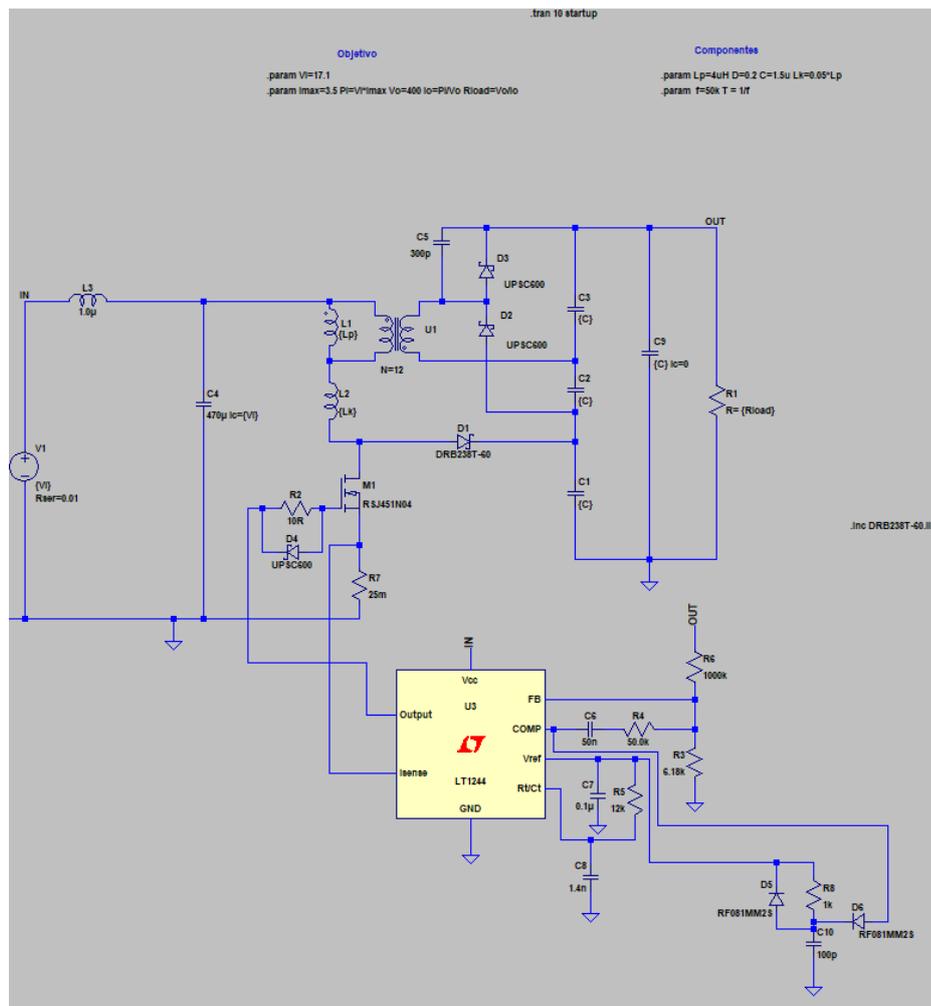


Fig. 3.10 Captura del convertidor en DCM con elementos reales en lazo cerrado

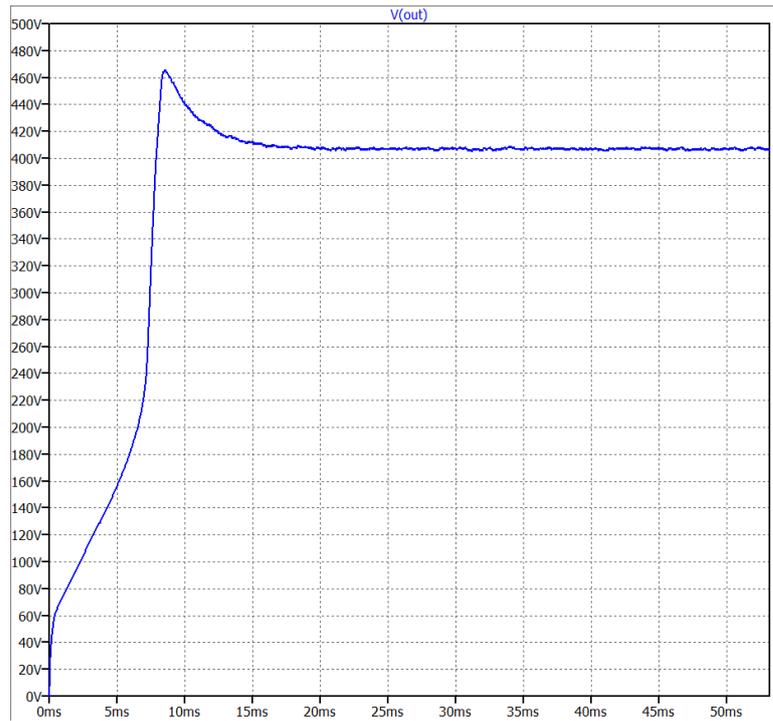


Fig. 3.11.1 Salida controlada con sobrepaso limitado

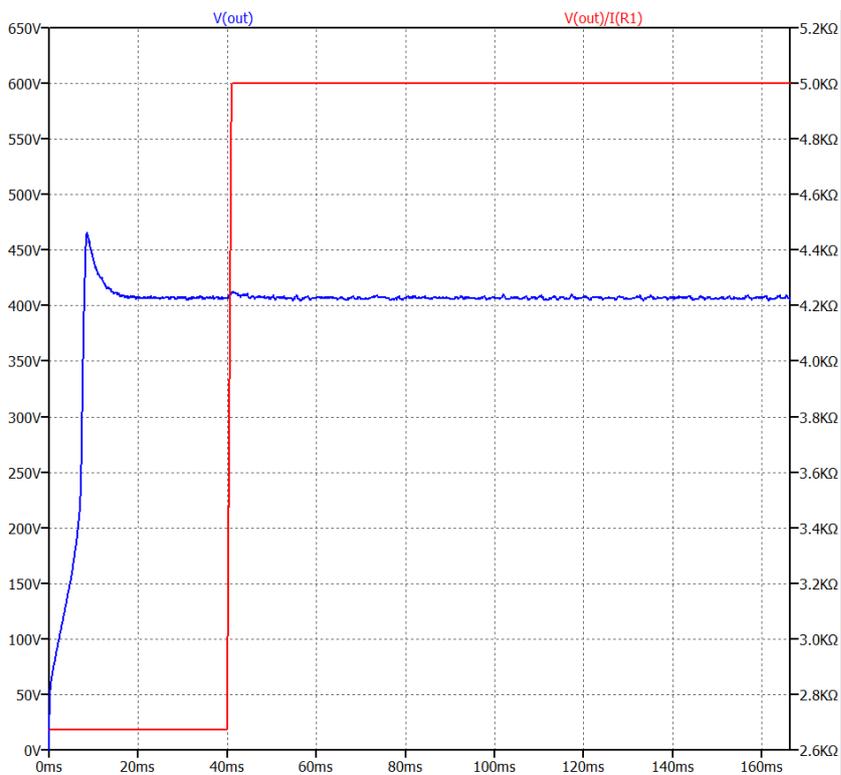


Fig. 3.11.2 Regulación con cambio de carga (40ms).

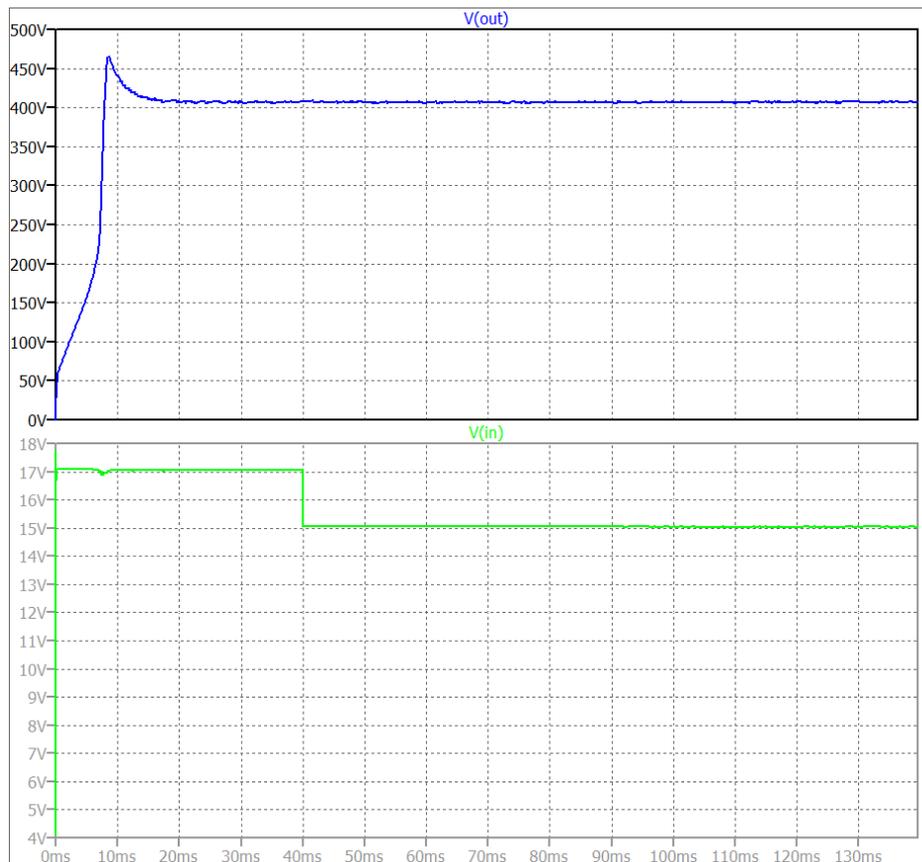


Fig. 3.11.3 Regulación con cambio de tensión de entrada (40ms)

La salida del convertidor finalmente queda en 406V aproximadamente, lo que se tomará como válido.

## 4. Etapa III: Puente Inversor

En esta sección se desarrollará el puente inversor, desde un circuito oscilador hasta los *drivers* empleados para el funcionamiento del puente. Todos los circuitos han sido diseñados para poder trabajar en modo *single-supply* y, por tanto, se ha empleado una técnica especial para generar una señal SPWM (*Sinusoidal Pulse Width Modulation*) personalizada para controlar el puente.

El puente en H funcionará con una técnica de conmutación en doble frecuencia, esto quiere decir que una rama conmutará a una frecuencia de 50Hz mientras que otra rama conmutará a 50kHz, si se desea generar en la salida una senoidal a 50Hz es necesario conmutar con un factor de al menos 500. Debido a que las pérdidas por conmutación son directamente proporcionales a la frecuencia [8] esta técnica permitirá reducir las pérdidas de una rama del puente mil veces, esta se trata de una opción de alto rendimiento, pero también hay otras formas de reducir las pérdidas como podrían ser hacer un puente

resonante o bien reducir la frecuencia de conmutación. A continuación, se muestra la estrategia de conmutación para clarificar lo anterior:

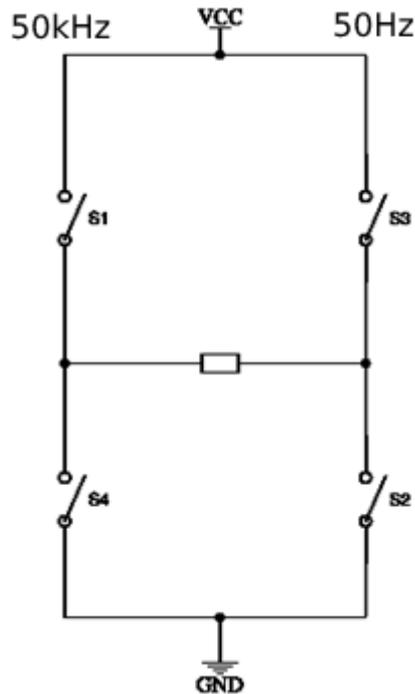


Fig.4.1 Esquema del puente H

Como se ha comentado anteriormente la estrategia de conmutación consiste en hacer que una rama abra y cierre los interruptores a una frecuencia de 50Hz (ver interruptores S3 y S2 en la figura 4.1) y la otra lo haga a 50kHz (ver interruptores S1 y S4 en la figura 4.1). Al usar esta técnica, durante el tiempo de *ON* del interruptor S3, que a su vez implica el tiempo de *OFF* del interruptor S2, los interruptores S1 y S4 se abren y cierran varias veces debido a que conmutan a una frecuencia mayor. Esto se puede ver claramente en la figura 4.2, en la que se muestra el esquema de conmutación aplicando esta técnica.

Al estar en *ON* del interruptor S3, que a su vez implica el tiempo de *OFF* del interruptor S2, se puede tener el interruptor S1 en *ON* y S4 en *OFF*. Lo que lleva a la situación de la figura 4.2.a, en la que al estar la carga al mismo potencial en ambos bornes no recibe corriente.

Si el interruptor S3 continua en *ON*, S2 también continua en *OFF*, pero esta vez el interruptor S1 se pone en *OFF* y el S4 pasa a estar en *ON* se obtendrá la situación de la figura 4.2.b, en la que la corriente es capaz de fluir por la carga en un sentido que se considerará (al menos durante esta aclaración) como positivo.

Ahora si S3 cambia a estado de *OFF*, y ahora S2 se pone en *ON*, pero S1 pasa a *ON* y S4 a *OFF* se llegará a la situación de la figura 4.2.c. Este caso es análogo a la situación de la figura 4.2.b, tan solo que la corriente circula en sentido, que con respecto al caso anterior, negativo debido a la inversión de potenciales en la carga.

Finalmente, si S3 continua en estado *OFF* pero S2 se pone en *ON* y, a su vez, S1 pasa a *OFF* y S4 se pone en *ON* llegamos al caso de la figura 4.2.d en la que la tensión en la carga es cero por lo que no fluye corriente.

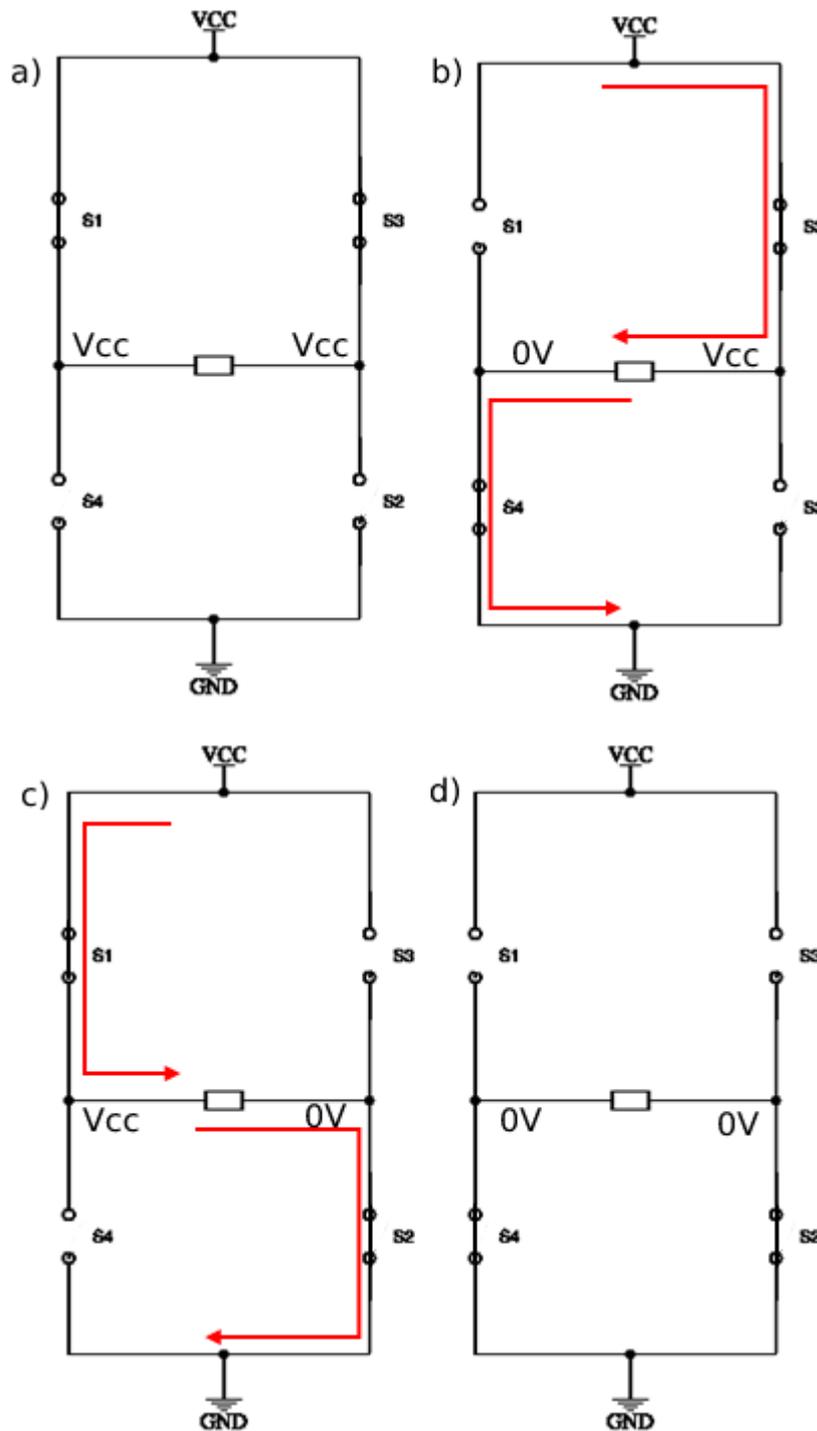


Fig 4.2 a) S1 y S3 *ON*, S4 y S2 *OFF* b) S4 y S3 *ON*, S1 y S2 *OFF*  
 c) S1 y S2 *ON*, S3 y S4 *OFF* d) S1 y S3 *OFF*, S4 y S2 *ON*

Para conseguir que esta etapa cumpla con lo mencionado anteriormente se ha dividido en subetapas (ver figura 4.3).

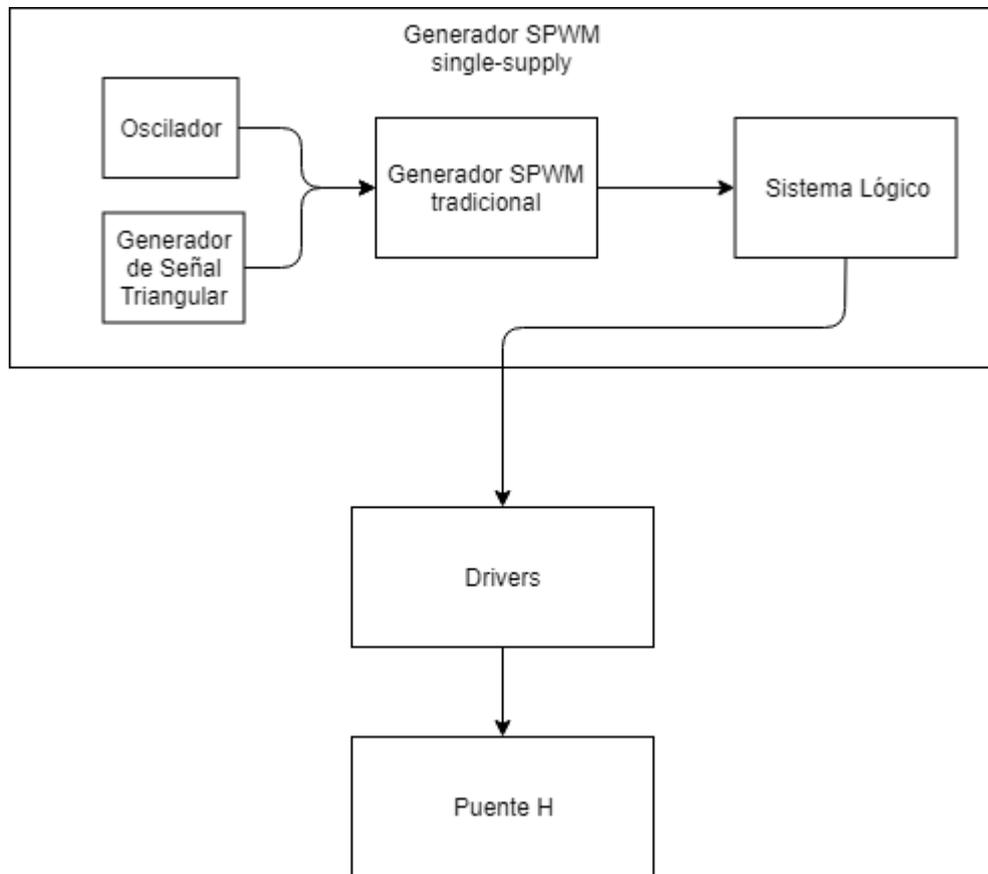


Fig. 4.3 Esquema de la Etapa III

## 4.1. Generador de SPWM

El generador de SPWM es clave para hacer funcionar el puente inversor. La señal de salida de este generador es la encargada de abrir y cerrar los interruptores y así generar la senoidal final.

La señal SPWM que se ha diseñado para aplicar la técnica ya mencionada, se basa en generar señales PWM (*Pulse Width Modulation*) mediante una señal senoidal de 50Hz comparada con una triangular de 50kHz que hará de señal portadora (ver figura 4.4.1). Para poder diseñar el generador de PWM (que incluye el generador de triangular) se ha empleado el generador de señal triangular incluido en la hoja de datos del LT1714 (ver **Anexos**) cuyos componentes se han ajustado para poder conseguir una triangular de frecuencia 50kHz. Este generador se basa en un amplificador de vídeo LT1809 *Rail-to-Rail* con un *slew-rate* muy elevado para poder garantizar una salida lo más perfecta posible. Todo el bloque del generador de triangular se puede ver en la figura 4.4.2, este bloque consiste en un generador de señal cuadrada empleando un LT1714 (*single-supply*)

cuya salida entra en un integrador que genera así la señal triangular deseada (también *single-supply*). Es importante remarcar que la señal es triangular, no diente de sierra.

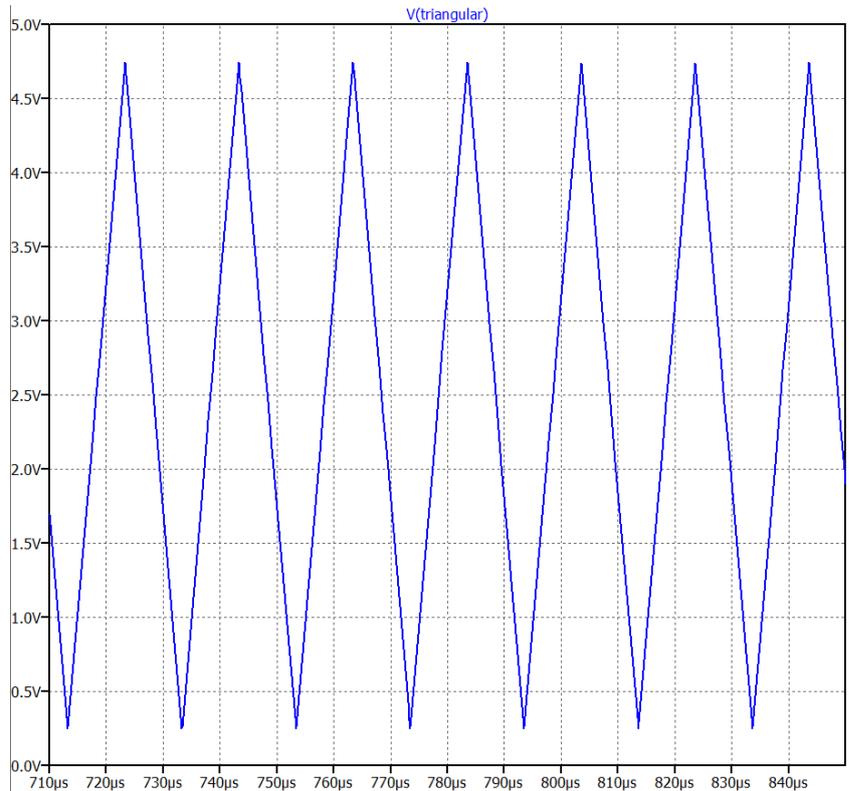


Fig. 4.4.1 Captura LTspice de la señal triangular

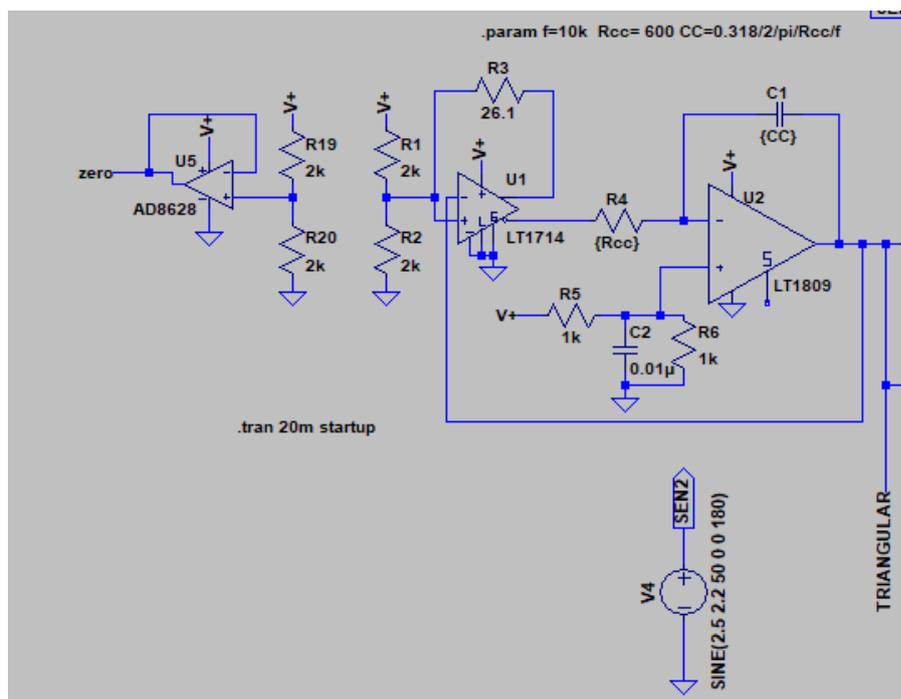


Fig. 4.4.2 Generador de señal triangular

Para generar a partir de la señal triangular la SPWM deseada es necesario emplear comparadores, para poder obtener el PWM del semiciclo positivo y el PWM del semiciclo negativo de una señal seno (ver figura 4.5.2).

La principal idea para generar este SPWM consiste en tomar la el semiciclo positivo de un seno y compararlo con la triangular, de esta manera se obtendrá un PWM correspondiente al semiciclo positivo de un seno, quedando así codificado. Por otra parte, haciendo lo mismo con el semiciclo positivo del mismo seno desfasado  $180^\circ$  se consigue codificar en valores positivos el semiciclo negativo del seno sin desfase. (ver figura 4.5.1.a y 4.5.1.b).

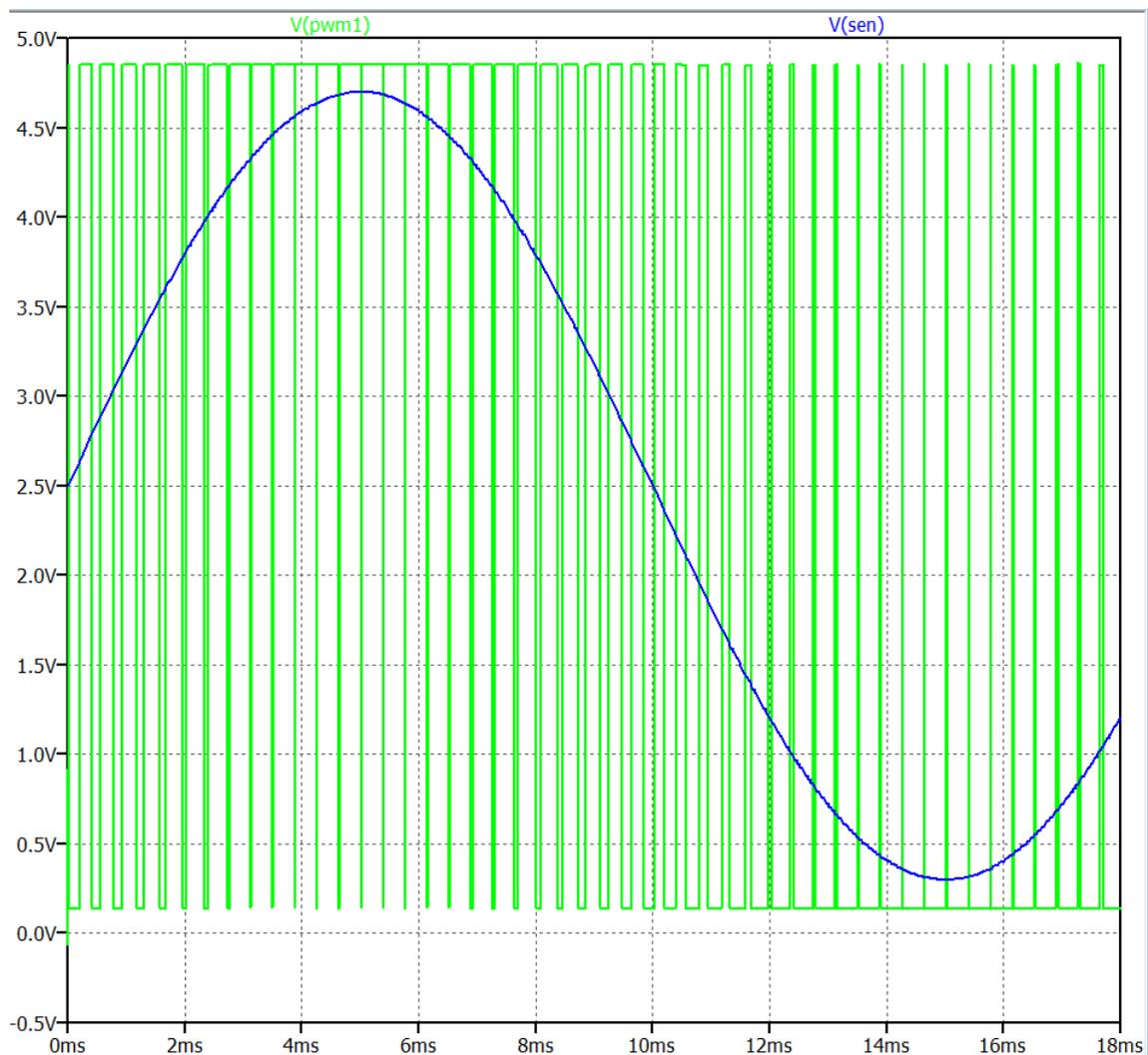


Fig. 4.5.1 a) Seno codificado

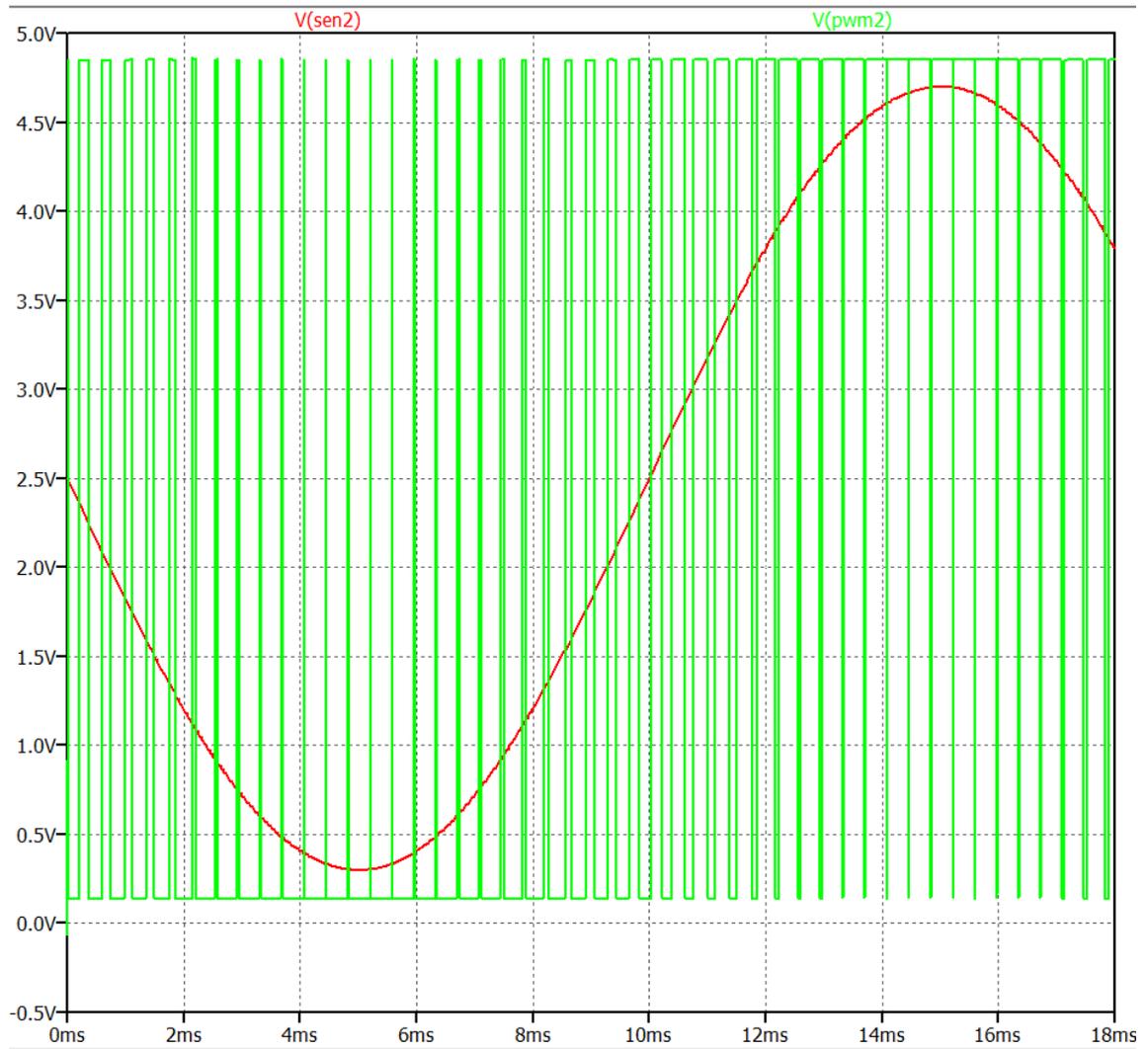


Fig. 4.5.1 b) Seno desfasado  $180^\circ$  codificado

La señal senoidal (desde ahora señal A) y su desfasada  $180^\circ$  (desde ahora señal B) serán las señales moduladoras, que permitirán codificar el semiciclo positivo (señal A) y el semiciclo negativo (señal B) de una senoidal de 50Hz como un SPWM de 50kHz.

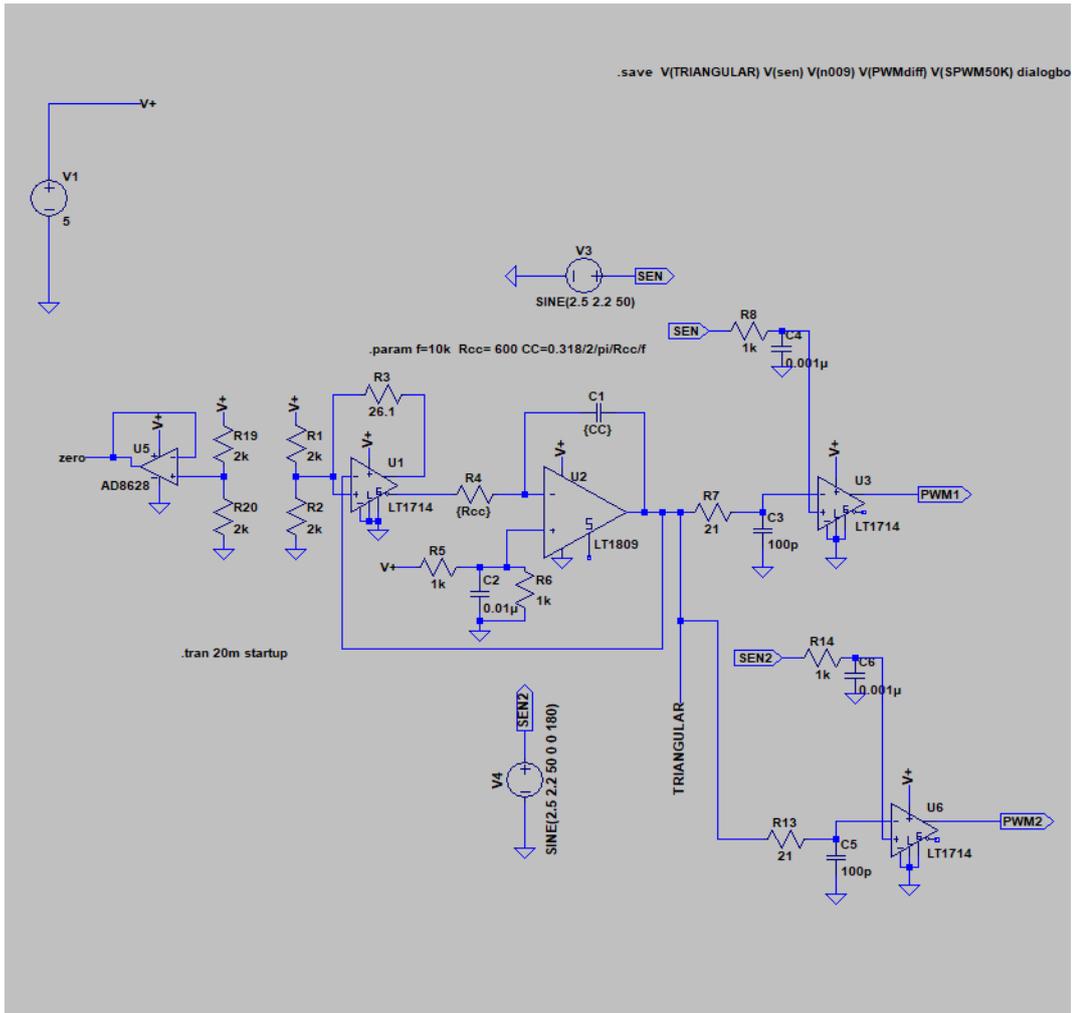


Fig. 4.5.2 Captura LTspice del generador de PWM

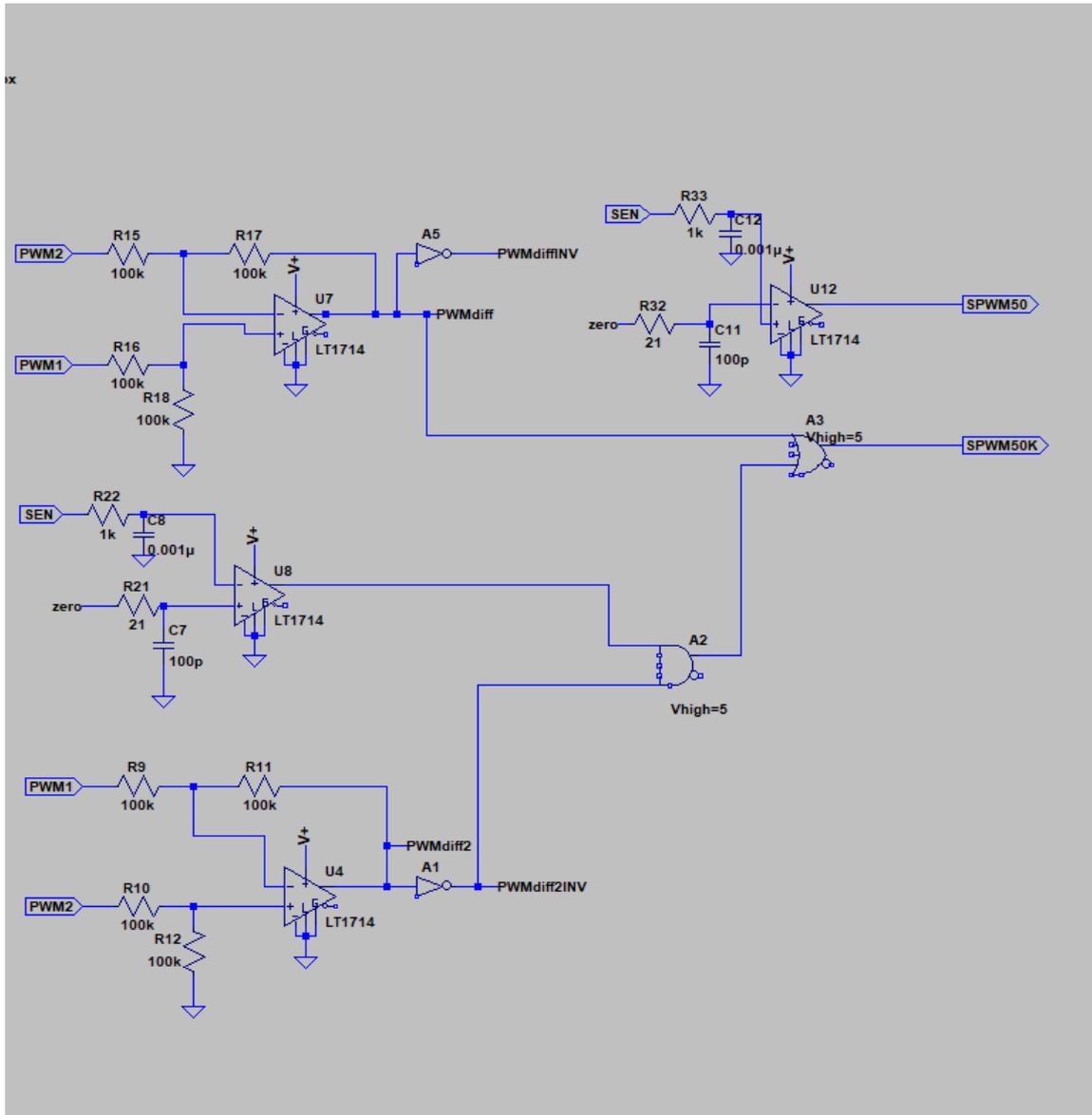


Fig. 4.5.3 Captura LTspice parte generadora SPWM 50kHz

La señal de salida se ha conseguido tomando los PWM de las señales A y B (figuras 4.5.1.a y 4.5.1.b), y se les han eliminado las partes correspondientes a los semiciclos que no les corresponden, es decir, de la señal de la figura 4.5.1.a tan solo interesa la parte que codifica al semiciclo positivo de la senoidal de 50Hz (señal A), mientras que de la señal de la figura 4.5.1.b tan solo interesa la parte que codifica a los semiciclos negativos de la senoidal a 50Hz (señal B). Mediante un arreglo de restadores *single-supply* y puertas lógicas (ver figura 4.5.3) es posible aislar estas partes y así después sumarlas para obtener la señal SPWM sobre el cero (ver figura 4.8).

El arreglo de puertas lógicas y restadores ya mencionado consiste en lo siguiente:

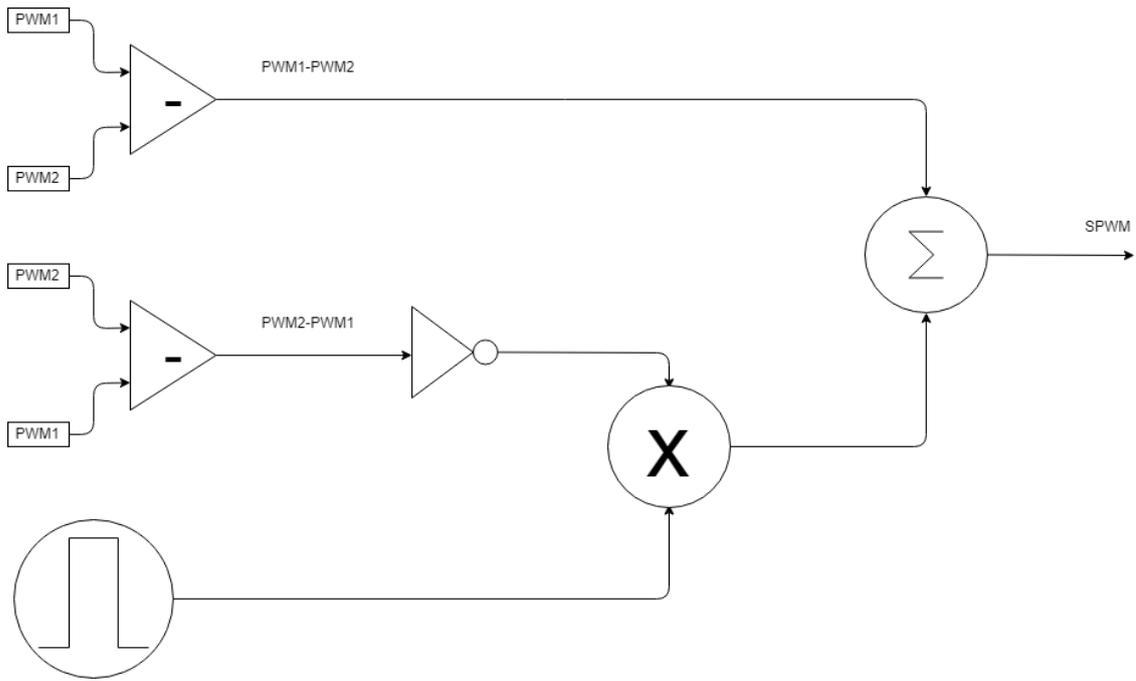


Fig. 4.6 Diagrama de obtención del SPWM

Si se resta la señal de la figura 4.5.1.b (PWM2) a la señal 4.5.1.a (PWM1) se obtendrá una señal como PWM DIFF de la figura 4.7 (ver también figura 4.6), esto permite que ya se tenga la “mitad” de la señal SPWM (la parte correspondiente a los semiciclos positivos).

Para obtener la parte correspondiente a los semiciclos negativos se requiere una estrategia algo más compleja. Se realiza un procedimiento similar al anterior, solo que esta vez se resta PWM1 a PWM2 (ver figura 4.6) y se invierte, una vez hecho esto resulta una salida similar a la figura 4.6.2:

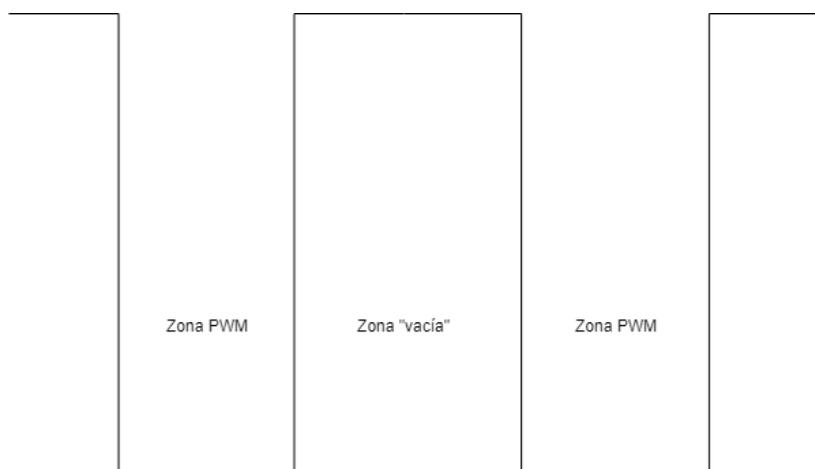


Fig. 4.6.1 Diagrama PWM

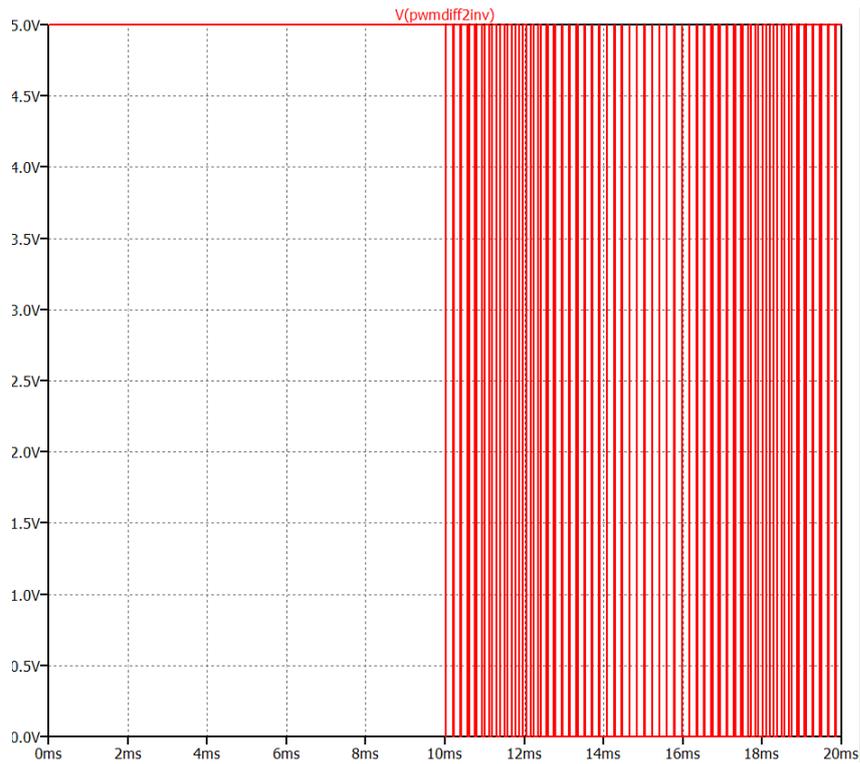


Fig 4.6.2 PWM real

En la figura 4.6.1 se muestra la figura 4.6.2 de forma esquemática y dividida por zonas.

El problema llegado a este punto es que lo único que interesa es la zona PWM, no la zona “vacía”. Por ello es necesario el uso de un generador de pulso cuadrado preciso (figura 4.6), que consiga generar una señal que al multiplicarse por la señal de la figura 4.6.2 ponga a 0V la zona “vacía”, generando así la señal PWM DIFF2 de la figura 4.7. De esta manera la señal ya puede sumarse con PWM DIFF por medio de una puerta OR, dando como resultado la señal SPWM buscada (ver figura 4.8).

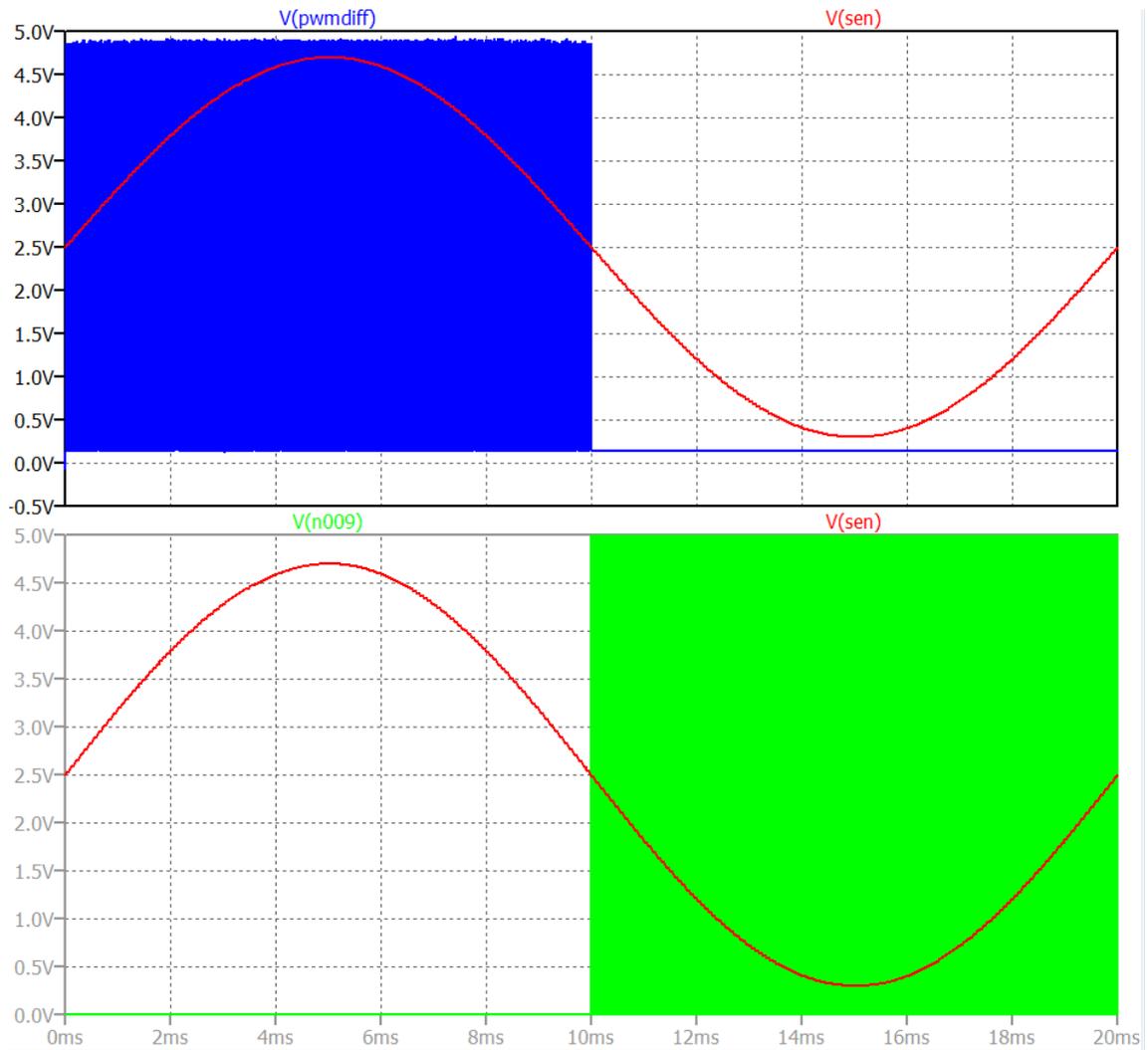


Fig. 4.7 PWM DIFF (ARRIBA) PWM DIFF2 (ABAJO)

La señal SPWM resultante de estas modificaciones se caracteriza por tener codificados en valores por encima del cero tanto los semiciclos positivos como los negativos de la onda senoidal objetivo, será esencial para controlar los interruptores de alta frecuencia (ella y su inversa) ya que permitirá crear la senoidal final. (ver figuras 4.8 y 4.9).

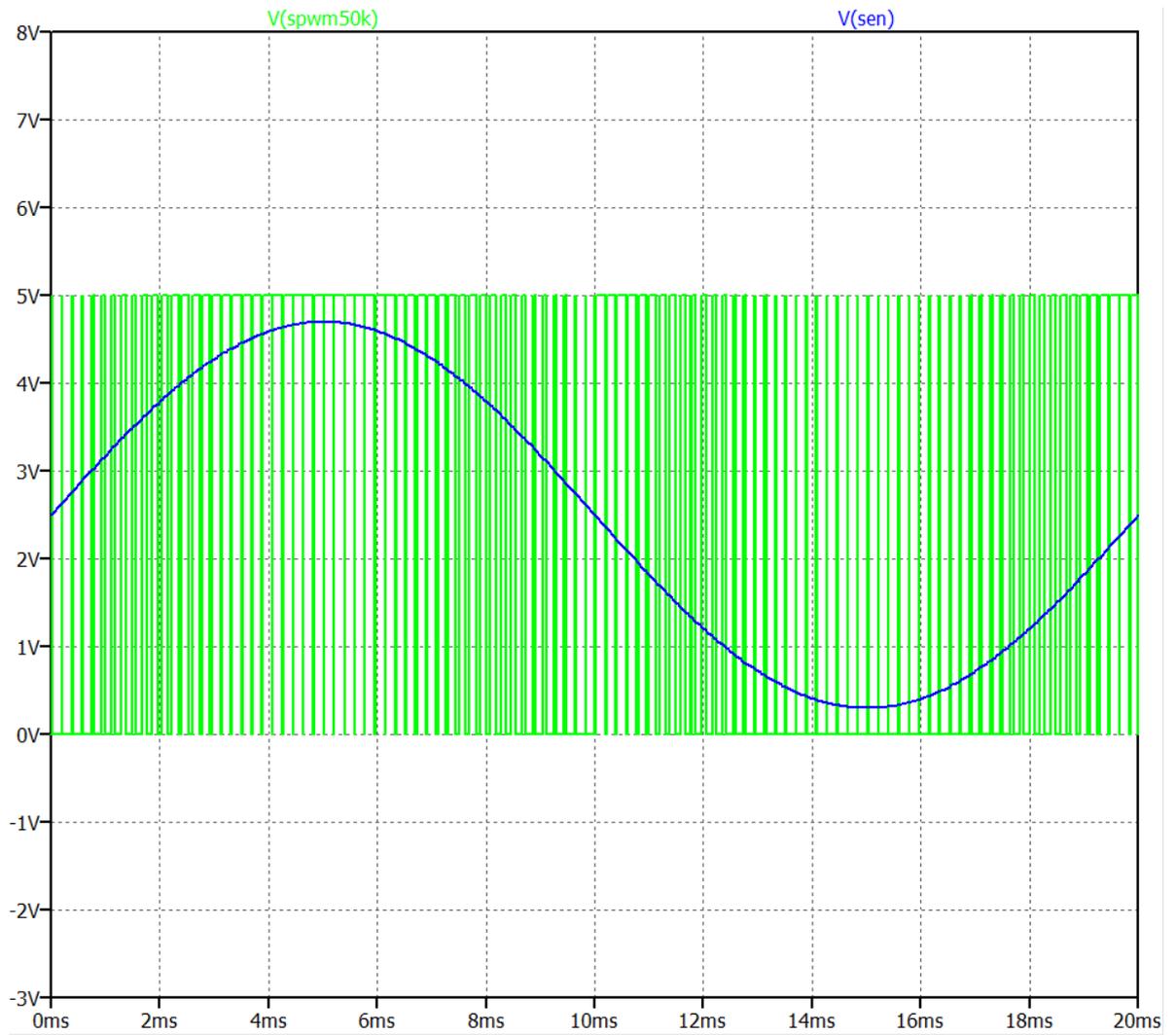


Fig. 4.8 Captura LTspice SPWM de frecuencia reducida

En la figura 4.8 se muestra la señal SPWM de salida a una frecuencia menor de 50kHz solo a fin de que se pueda visualizar con claridad en este trabajo.

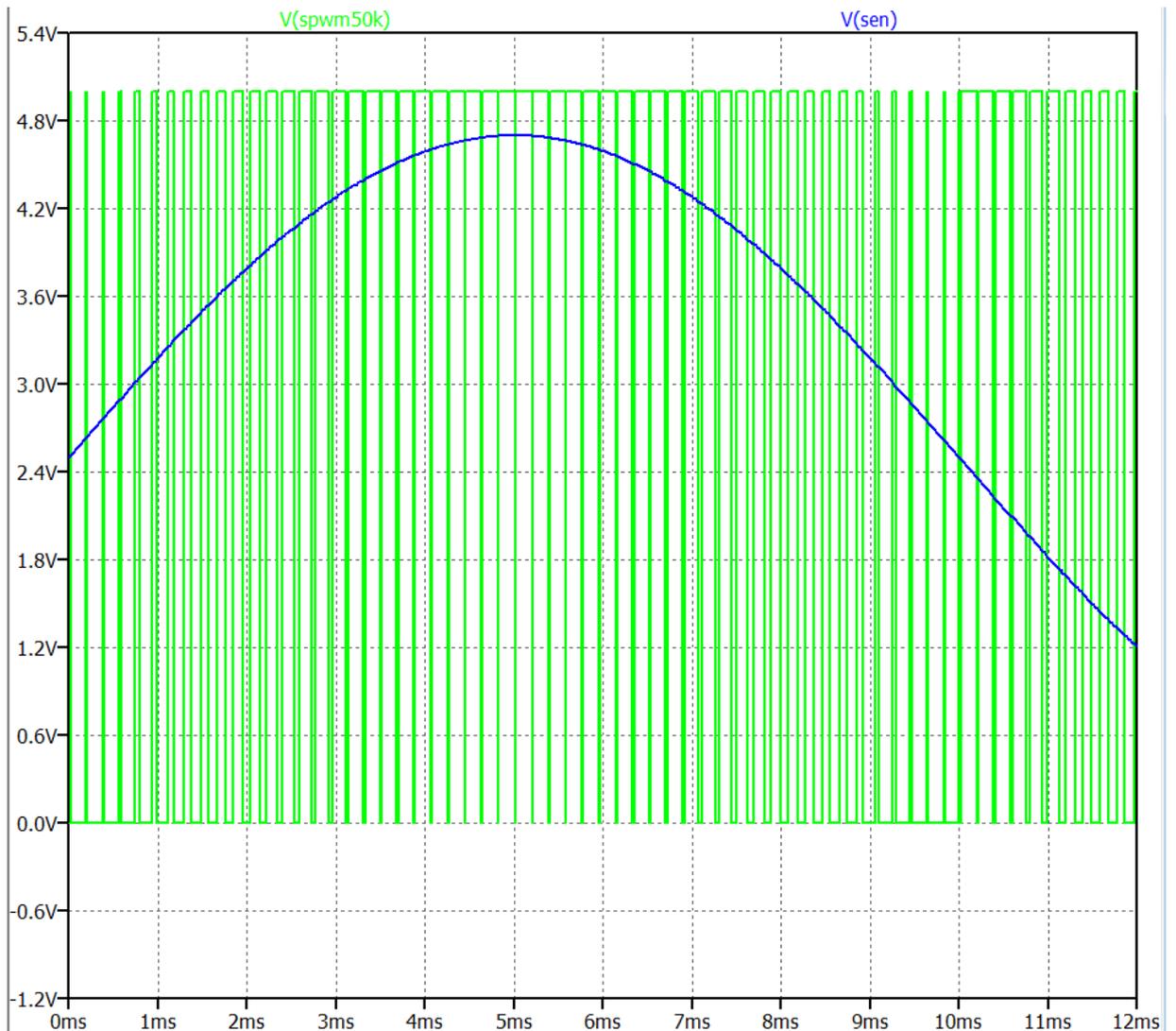


Fig.4.9 Captura LTspice SPWM de frecuencia reducida *zoom*

Es difícil de apreciar en la figura 4.9 debido a que la frecuencia es muy alta, pero los máximos del seno de 50Hz deben (y de hecho lo hacen) provocar que el SPWM tenga en esos puntos los pulsos de mayor anchura.

Por otro lado, también es necesario generar un SPWM de 50Hz para controlar los interruptores de baja frecuencia (ver figura 4.5.3).

De esta manera, introduciendo la SPWM de alta frecuencia y su inversa en los interruptores S1 y S4 (ver figura 4.1) mientras por S3 y S2 entra un SPWM de baja frecuencia (y su inversa) será posible generar la señal final.

## 4.2. Oscilador

Para el diseño del generador de SPWM es necesaria la implementación de un oscilador que sea capaz de suministrar una señal senoidal lo más pura posible a una frecuencia de 50Hz. También será necesario que se pueda obtener de dicho circuito la misma señal senoidal desfasada 180°.

Para conseguir el objetivo se ha empleado un oscilador puente de Wien con diodos estabilizadores en antiparalelo (ver figura 4.1).

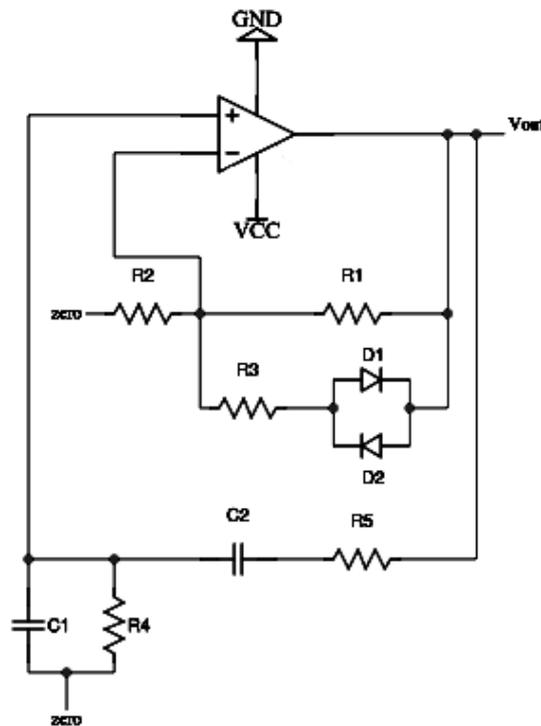


Fig. 4.10 Oscilador Puente de Wien *single supply*

Para que se produzca oscilación debe cumplirse el criterio de Barkhausen, es decir, la ganancia de bucle  $A(f)\beta(f) = 1$ . Aplicando esto al circuito de la figura 4.10 se obtiene la condición de diseño:

$$R_2 > 2R_1 \quad (5)$$

Tal y como se establece en [10].

En este caso al haber diodos estabilizadores, a fin de evitar el recorte de la señal debido a un incremento en las oscilaciones que dé como resultado la saturación de la salida del amplificador, la resistencia  $R_2$  queda formada por el valor de las resistencias  $R_2$  y  $R_3$  de

la figura 4.10. A su vez de [10] es posible obtener el valor de las resistencias R5 y R4, así como de los condensadores C1 y C2 mediante la siguiente expresión:

$$f = \frac{1}{2\pi RC} \quad (6)$$

Fijando el valor de R o C en esta ecuación, y deseándose  $f=50\text{Hz}$  es posible obtener el valor de todos los componentes.

A continuación, se muestra una tabla con los valores seleccionados y la verificación de las ecuaciones:

R1(k $\Omega$ )	R2(k $\Omega$ )	R3(k $\Omega$ )	R4(k $\Omega$ )	R5(k $\Omega$ )	C1(nF)	C2(nF)
21	10	200	25.064	25.064	127	127

Tabla 2. Valores del oscilador puente de Wien para 50Hz

Aplicando estos valores de R1, R2 y R3 como se hace en [10] es posible, junto con los diodos generar oscilaciones sostenidas en el tiempo sin recortes en la señal.

Por otra parte, fijando un condensador de 127nF queda una resistencia de 25.064k $\Omega$  si se desea obtener una oscilación de 50Hz.

$$R = \frac{1}{2\pi f C} = \frac{1}{2\pi \cdot 50\text{Hz} \cdot 127\text{nF}} = 25.0637\text{k}\Omega$$

Es importante indicar que en la figura 4.10 aparecen dos puntos del circuito indicados como *zero*, que normalmente estarían a tierra. Esto se debe a que se desea que el oscilador funcione en modo *single supply*, y para conseguirlo se ha creado un cero virtual que ha sido colocado donde iría la tierra en el circuito (salvo en la polarización del op-amp).

La señal de salida resulta ser una senoidal a 50Hz de pocos milivoltios de pico. Por ello se pasa la señal por un amplificador no inversor de ganancia 2.3, para así obtener una señal mayor. Posteriormente la señal amplificada se hace pasar por un amplificador inversor de ganancia 1, para así obtener la señal desfasada 180°. Ambos amplificadores funcionan en modo *single supply*, por lo que se conectan también a *zero* (ver figuras 4.11, 4.12 y 4.13).

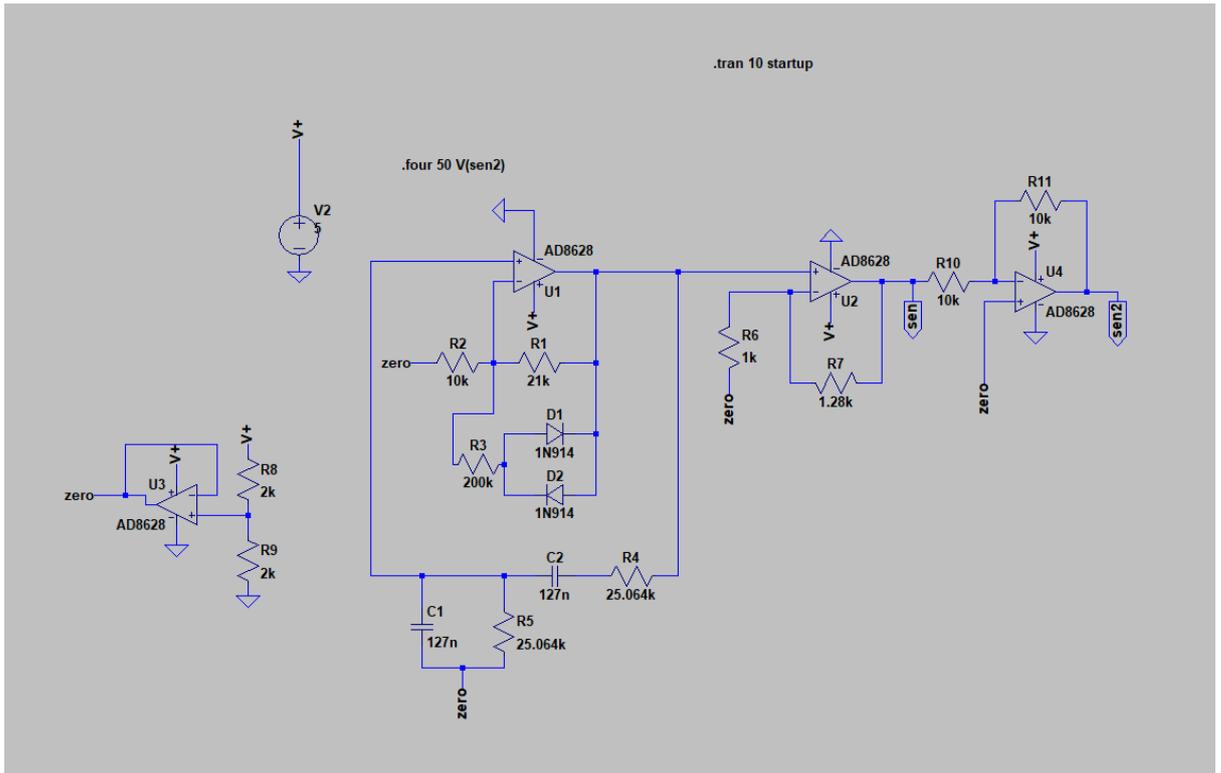


Fig. 4.11 Captura LTspice del oscilador puente de Wien

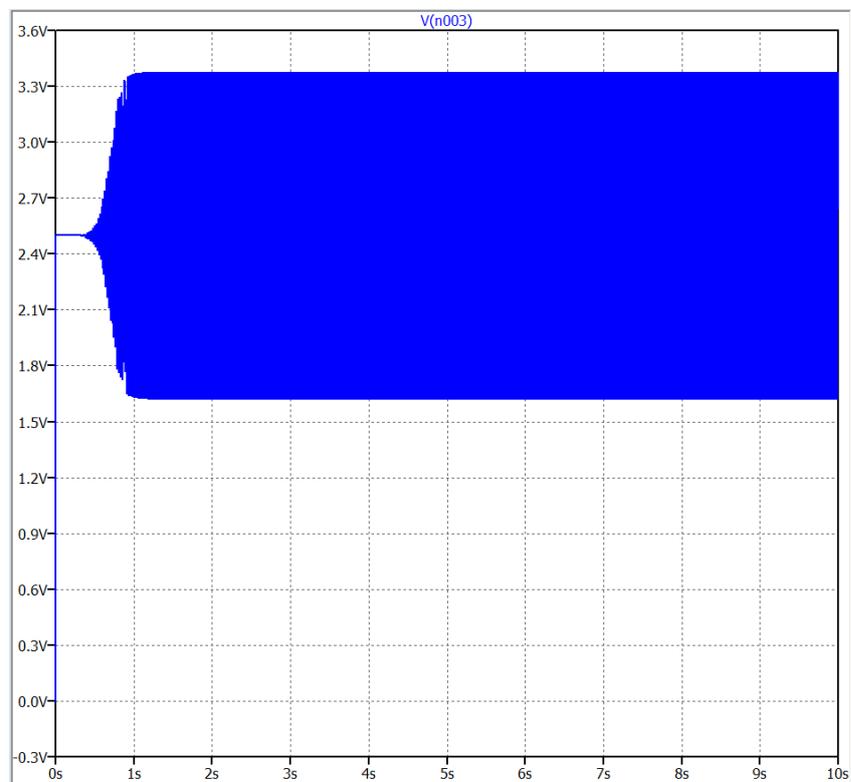


Fig. 4.12 Captura LTspice del transitorio del oscilador sin amplificar

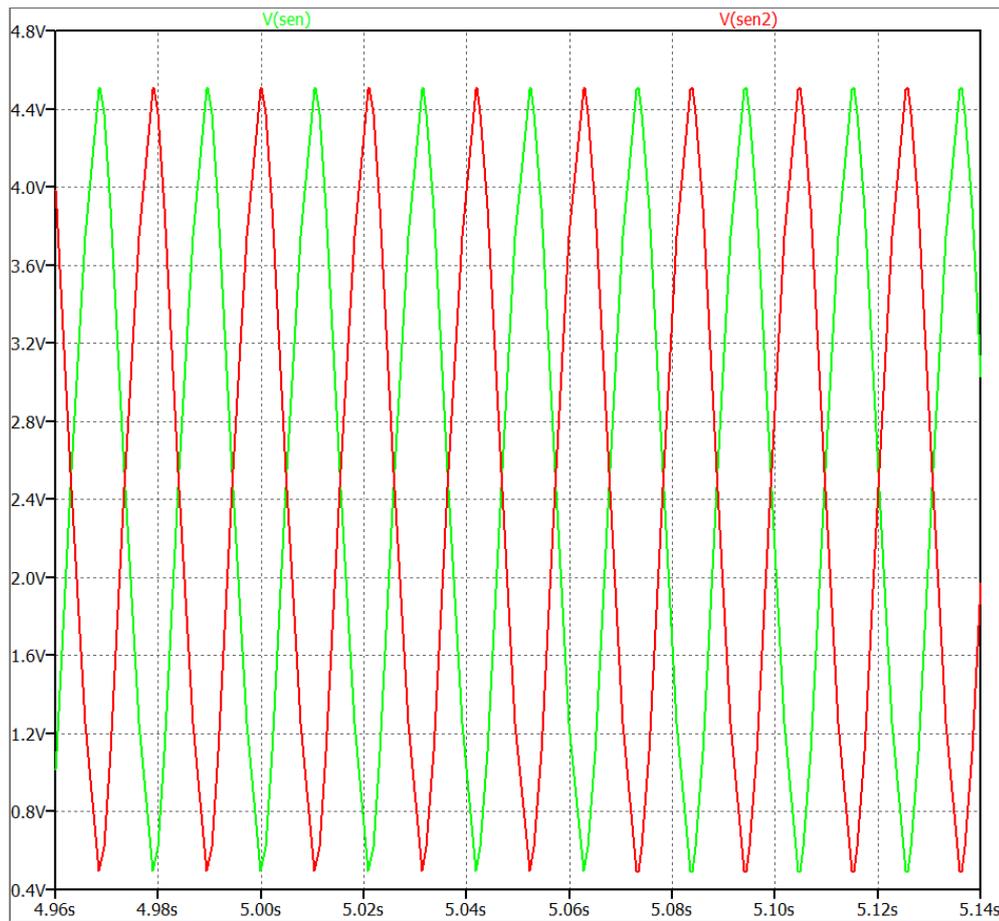


Fig. 4.13 Captura LTspice de la señal amplificada sin desfase y desfasada

### 4.3. Drivers, *deadtime* y puente

En la sección 4 del presente trabajo se estableció que el puente inversor (figura 4.14) conmuta con una estrategia en la que la conmutación de S1 y S4 se hará con la señal SPWM desfasada 180°, de esta forma sucederá lo siguiente: al conmutar S2 a 50Hz permanecerá cerrado mientras que S3 estará abierto durante ese tiempo. En la “ventana” en la que S2 está cerrado, S1 se abre y cierra mucho más rápido (a su vez S4 lo hará en los estados opuestos a S1), esto generará el semiciclo positivo de la señal senoidal objetivo. Por otra parte, cuando S3 se ha cerrado, S2 está abierto, de esta manera S4 conmuta rápido durante la “ventana” de S3 (con S1 en los estados opuestos a S4), dando así lugar a los semiciclos negativos de la señal objetivo.

Esta técnica de conmutación entraña un problema, el hecho de llegar a cortocircuitar el puente, es decir, si durante el flanco de bajada de la señal de S1 se da el flanco de subida de la señal de S4, durante ese instante se producirá en la rama de la izquierda un cortocircuito, de tal forma que el pico de corriente circulante pueda llegar a producir daños en los interruptores (figura 4.15). Es por esto por lo que es necesaria la inclusión

de un *deadtime*, es decir, un pequeño intervalo de tiempo entre el flanco de bajada de la señal y el flanco de subida de su desfasada (figura 4.16).

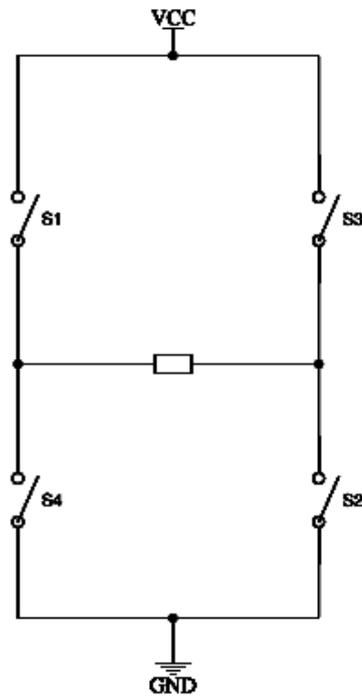


Fig. 4.14. *Full Bridge* conceptual

S1	S2	S3	S4
SPWM 50kHz	SPWM 50Hz	SPWM 50Hz desfasado 180°	SPWM 50kHz desfasado 180°

Tabla 3. Estrategia de conmutación

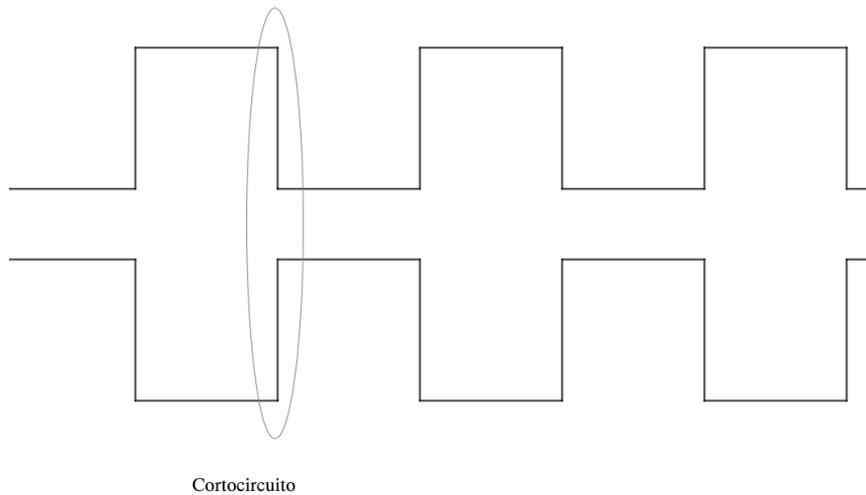


Fig. 4.15. Conmutación sin *deadtime*

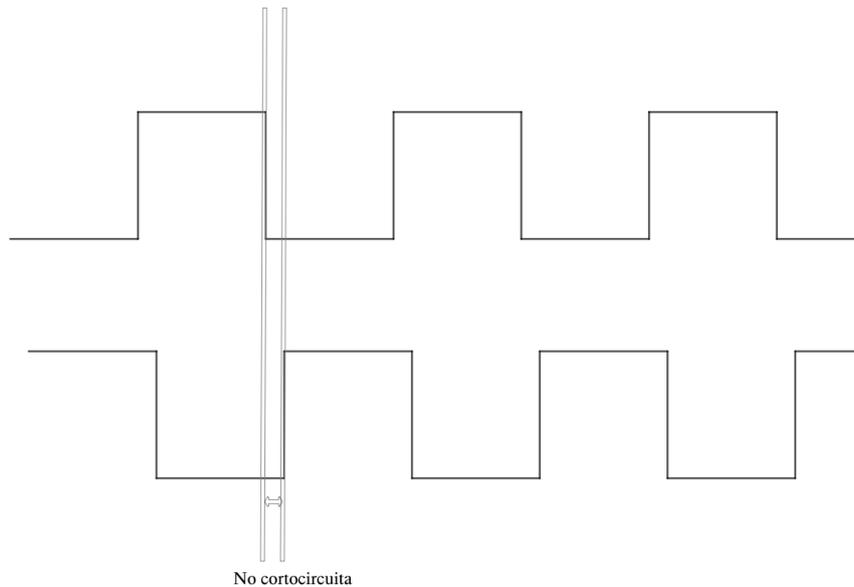


Fig. 4.16. Conmutación con *deadtime* (solo en los flancos marcados)

A continuación, se muestra la simulación final del puente inversor. Como interruptores se han empleado unos transistores MOSFET cuya señal de control es una imitación de la SPWM tratada en el punto anterior construida con una fuente controlada para poder reducir el tiempo de simulación a fin de mostrar el resultado en este apartado (en la simulación final esta fuente no estará, en su lugar se encontrará el verdadero circuito generador de SPWM). Se han empleado unos *drivers* para semipuente (*Half Bridge*) LT1158 (ver sección **Anexos**) que generan el *deadtime* y adaptan la tensión para poder controlar los MOSFET S1 y S3.

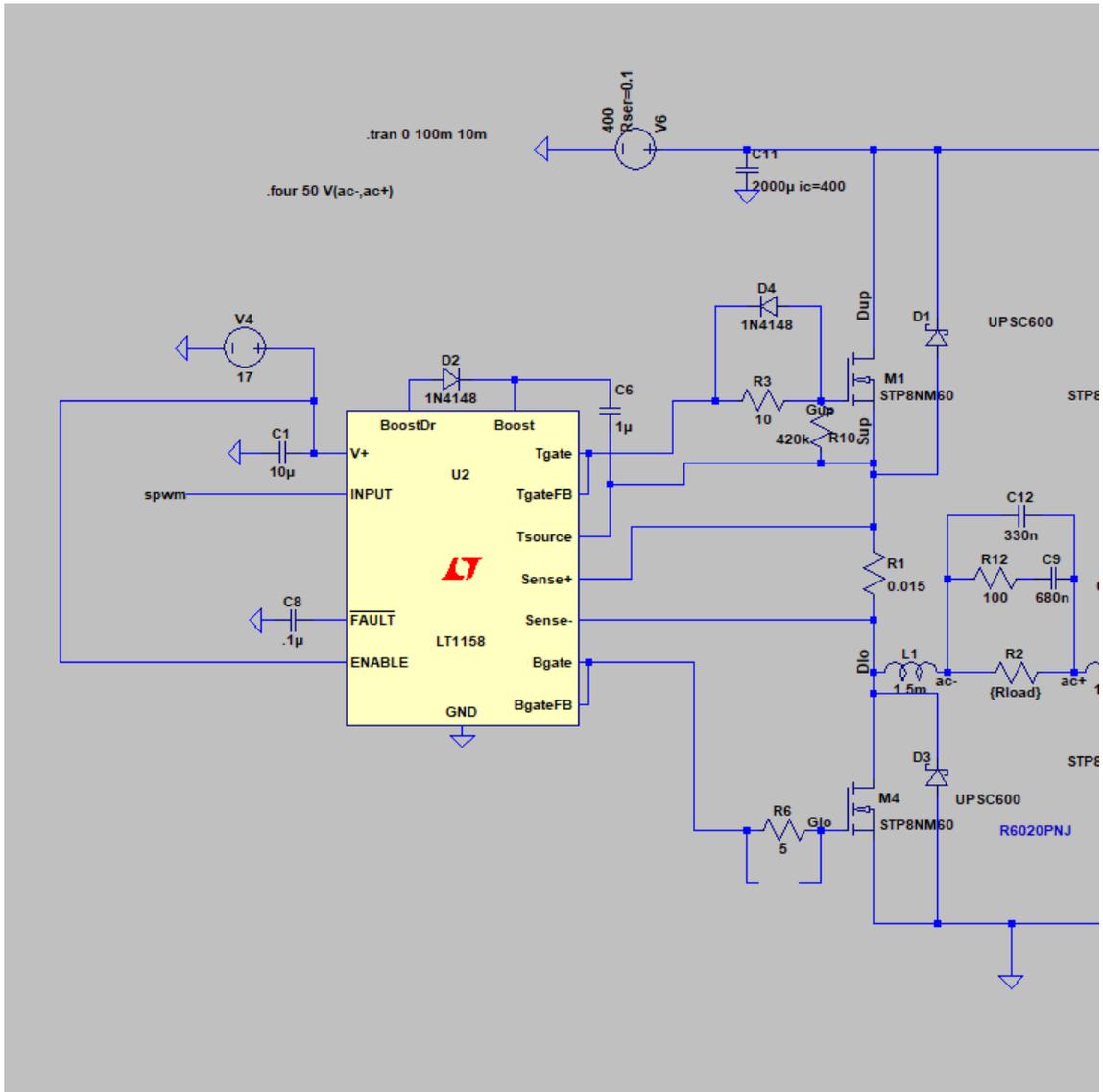


Fig. 4.16. Puente inversor lado izquierdo

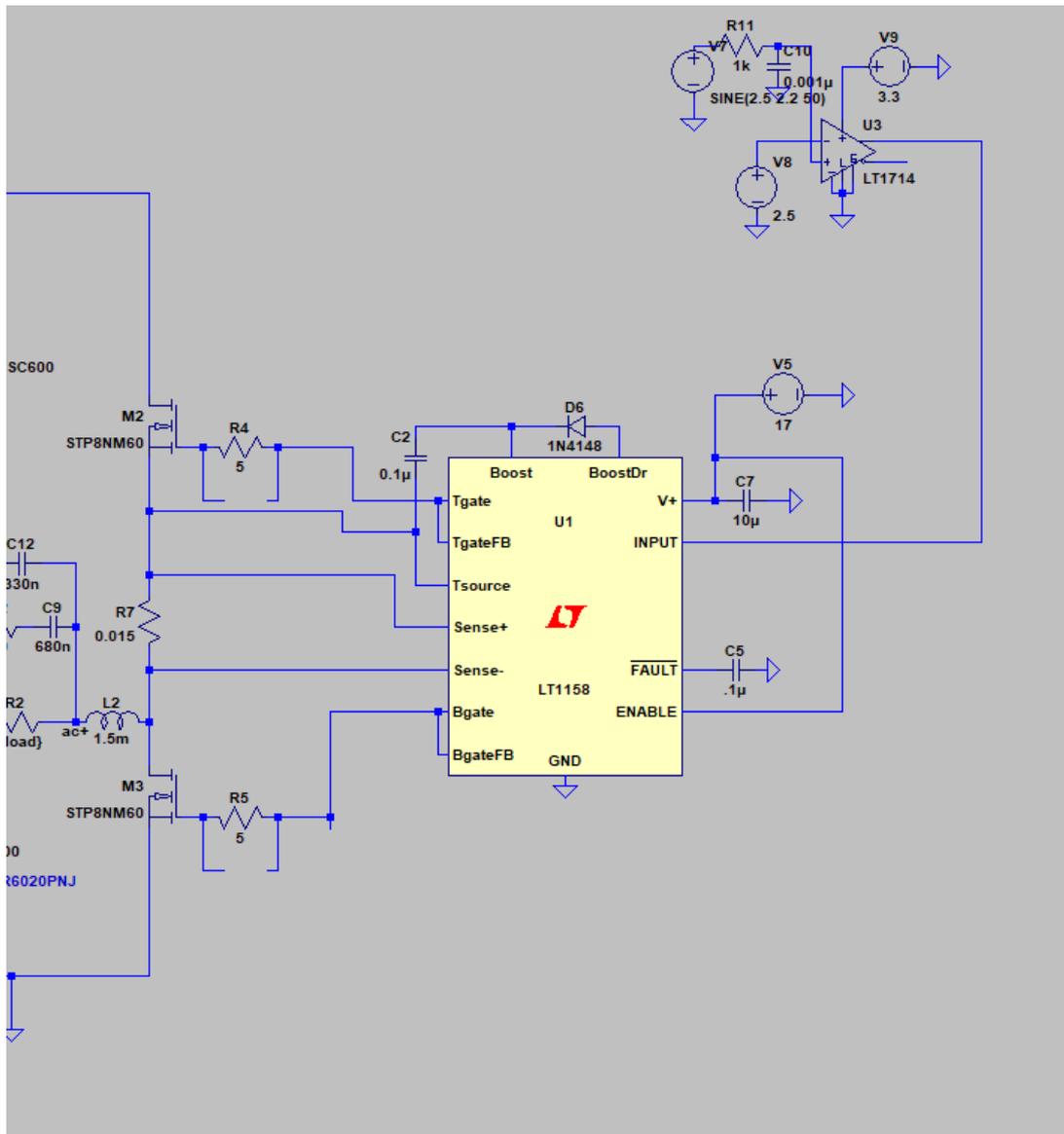


Fig. 4.17 Puente inversor lado derecho

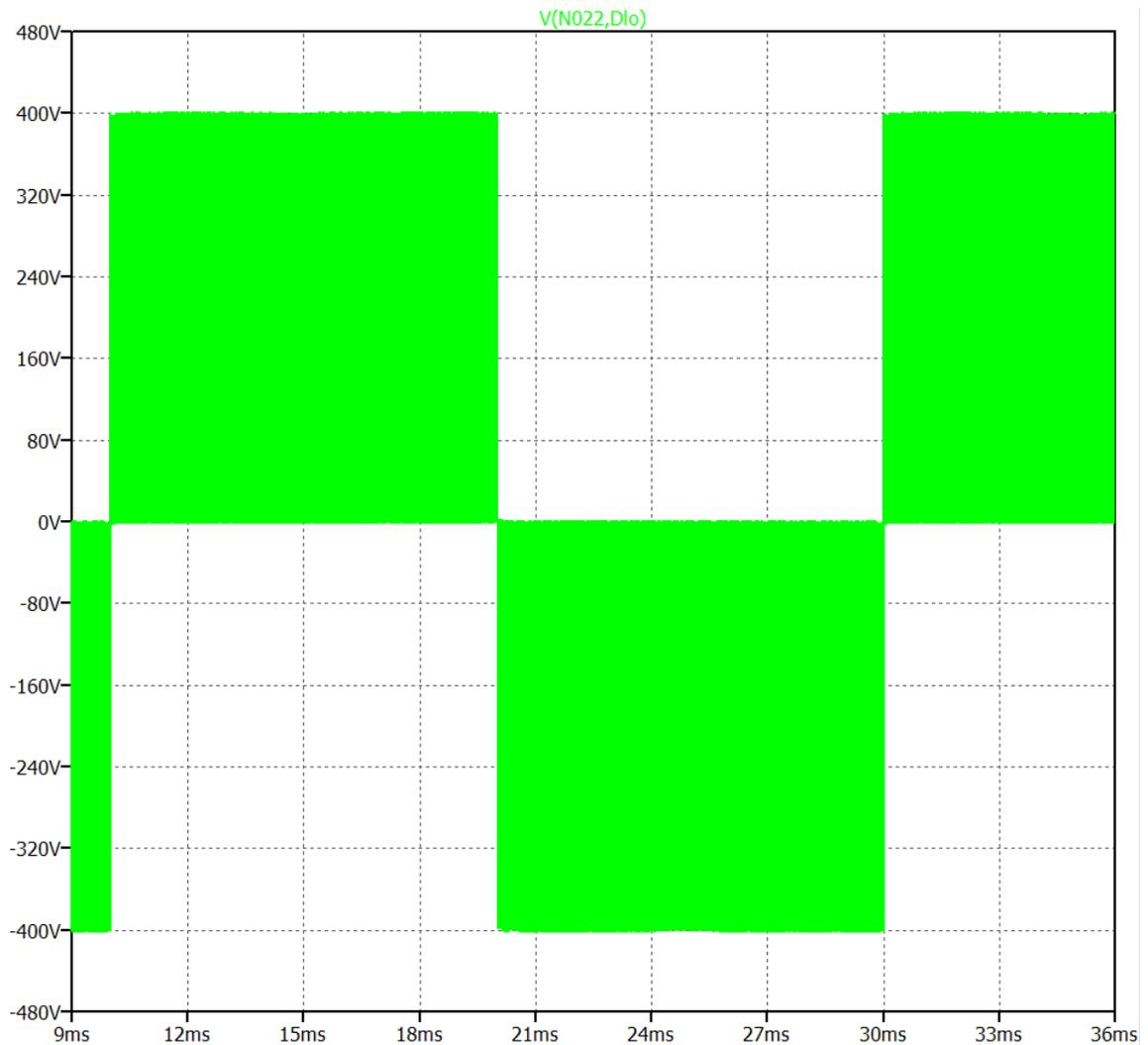


Fig. 4.18. Salida del inversor de 400V de pico

Antes de continuar es importante hacer notar que el puente trabaja en *hard-switching* por tanto existen unas pérdidas por conmutación elevadas. En las figuras 4.16 y 4.17 se puede apreciar un arreglo de resistencia y diodo en la puerta de los transistores del puente. Esto se debe a que a fin de reducir las pérdidas por conmutación se juega con los circuitos de carga y descarga de la capacidad parásita de los interruptores de tal manera que se vean modificados los tiempos de subida y bajada de las corrientes de los interruptores.

Si retirásemos estos arreglos de resistencia y diodo obtendríamos algo como lo siguiente:

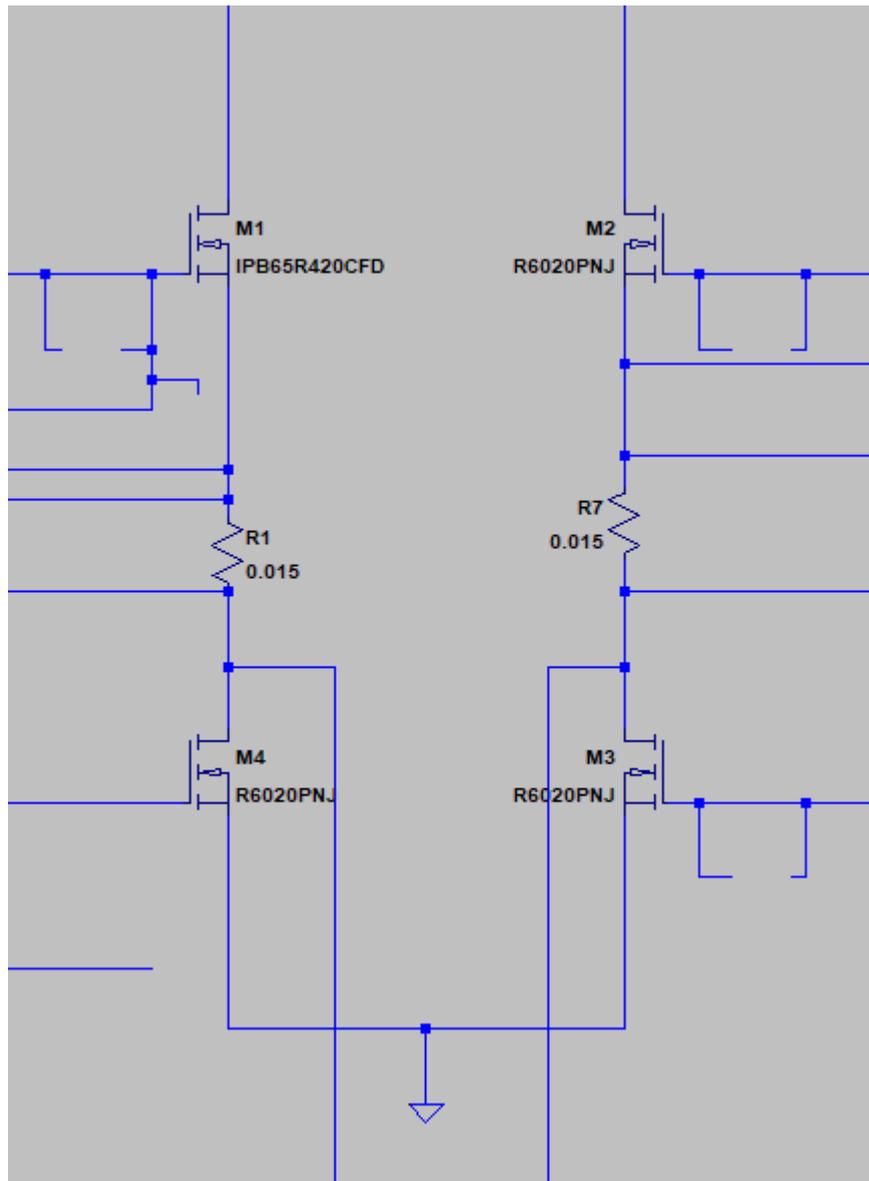


Fig. 4.19 Puente sin optimizar

Aquí surgen dos problemas, el primero es que el *deadtime* no funciona como sería deseable, por tanto, hay cortocircuitos, y el segundo es que los interruptores disipan grandes cantidades de potencia:

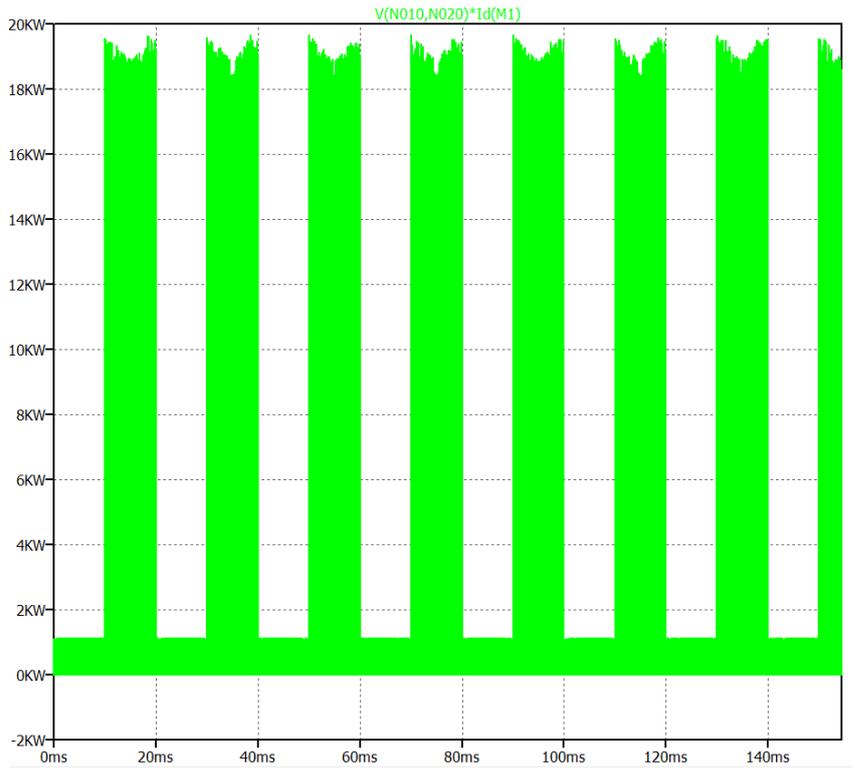


Fig. 4.20 Disipación sw sin optimizar

No obstante, si se coloca la resistencia y el diodo de manera meticulosa:

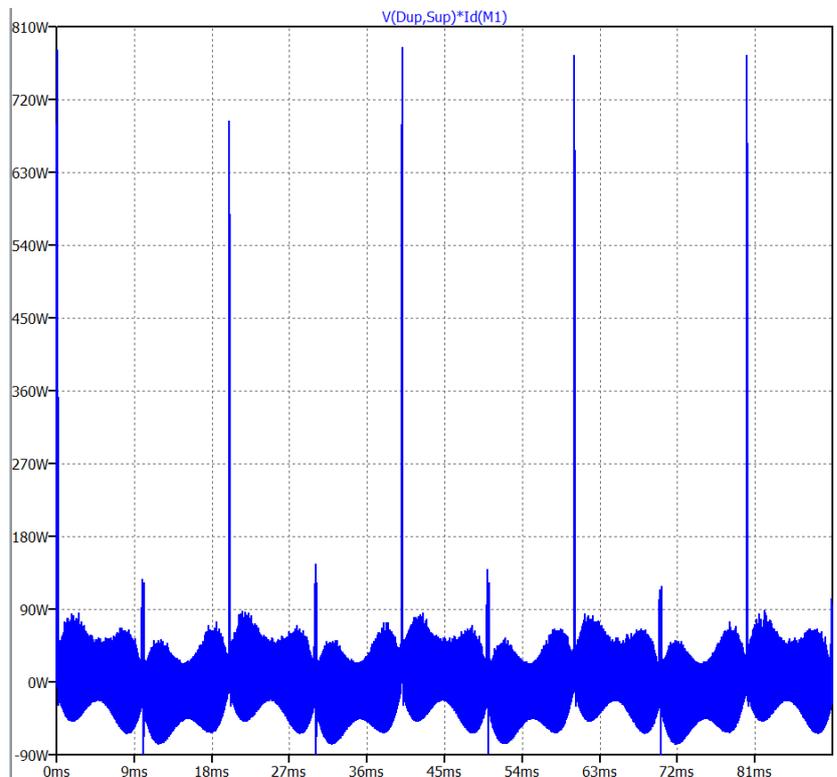


Fig. 4.21 Disipación optimizada

En este punto el rendimiento del puente inversor es del 99.04%.

## 5. Etapa IV: Filtro de Salida

En este punto se tratará el filtro de salida y la señal resultante.

### 5.1. Filtro

Un análisis espectral de la señal de la figura 4.18 revela que tiene una frecuencia de 50Hz (la deseada) y otras frecuencias en 50kHz hacia arriba (las que se desean rechazar). Será necesaria la implementación de un filtro para poder evitar los armónicos de alta frecuencia y también para poder filtrar toda la continua que sea posible (ver figura 5.1).

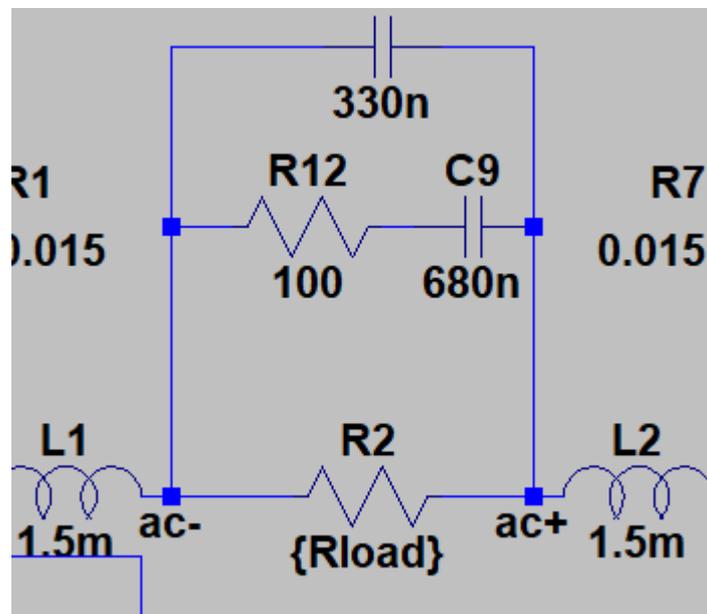


Fig. 5.1 Captura LTspice filtro de salida

Con este filtro se consigue la señal de salida de la figura 5.2.

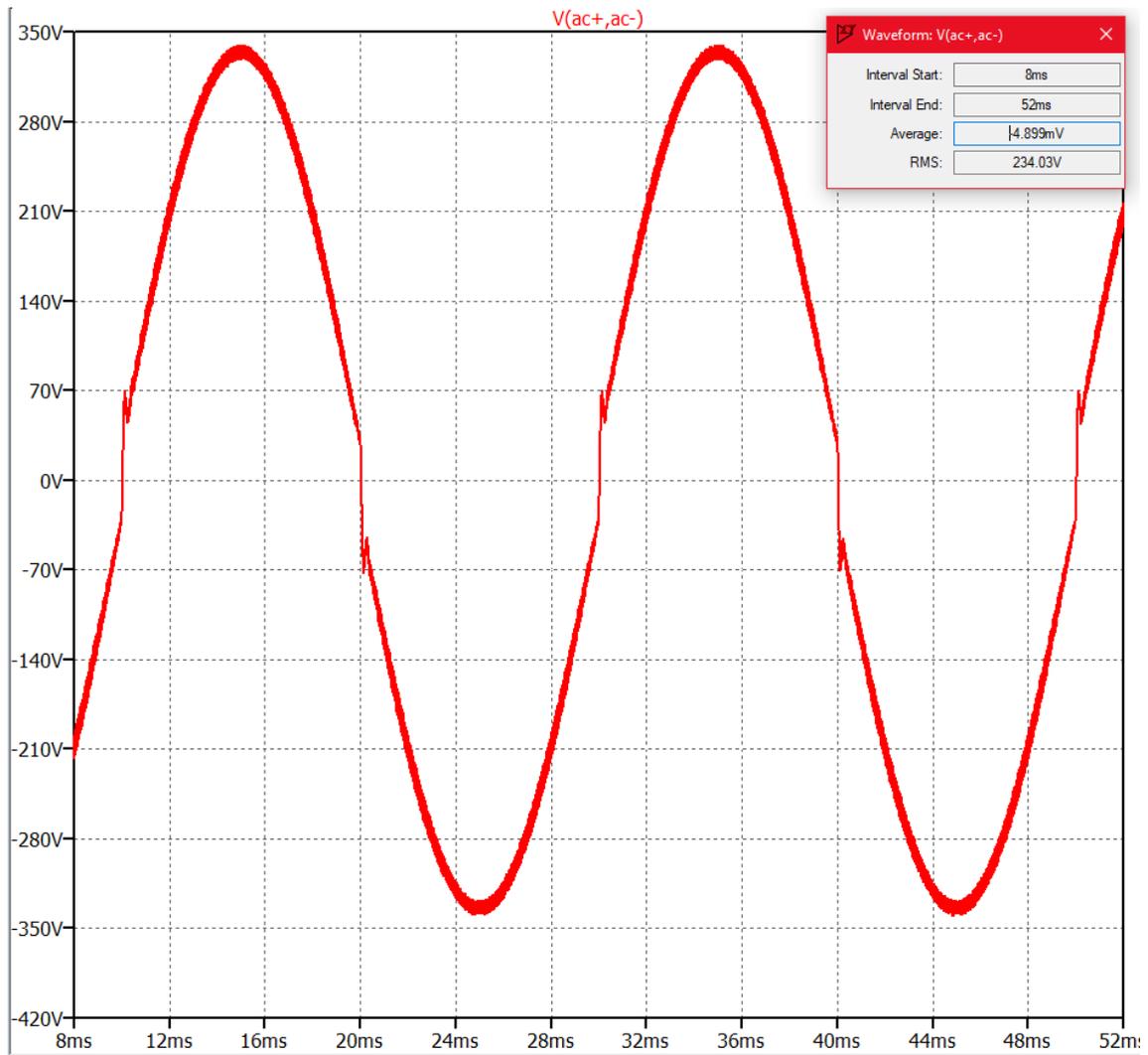


Fig. 5.2 Captura LTspice salida inversor-filtrada en el estacionario

Esta señal es de  $234.03V_{RMS}$ , los cuales están en los parámetros aceptables para la tensión de red, por tanto, el resultado de salida final es el deseado.

## 5.2. Calidad de la señal y contenido en armónicos

La señal resultante es una senoidal de 50Hz de frecuencia y  $230V_{RMS}$ . Esta señal cuenta con una pequeña componente de continua por debajo de los 50Hz y una pequeña componente de alta frecuencia, pero son considerablemente más pequeñas que la componente de 50Hz (ver figura 5.3).

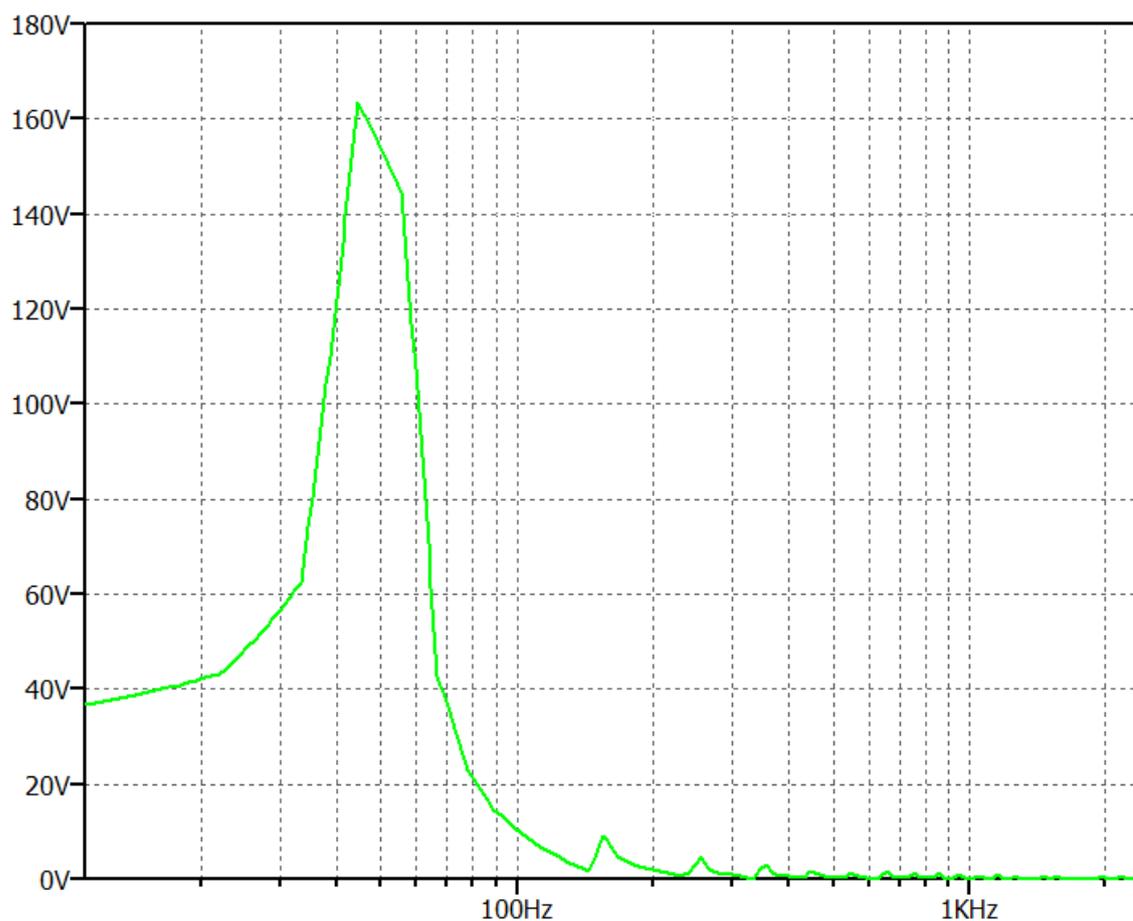


Fig. 5.3 Captura LTspice FFT

Tras la incorporación de la etapa de filtrado el rendimiento del puente decae hasta el 96.06%.

## 6. Protecciones

Este apartado se ha realizado de manera teórica, y versa sobre lo referente a las protecciones del dispositivo.

### 6.1. Subtensión

En ciertas ocasiones el panel no será capaz de dar la tensión mínima necesaria para que funcione el inversor, por tanto, es necesario instalar una protección contra subtensión. Este problema también puede darse cuando la tensión a la entrada del inversor es inversa, es decir, que el panel se conecte al revés de cómo debería.

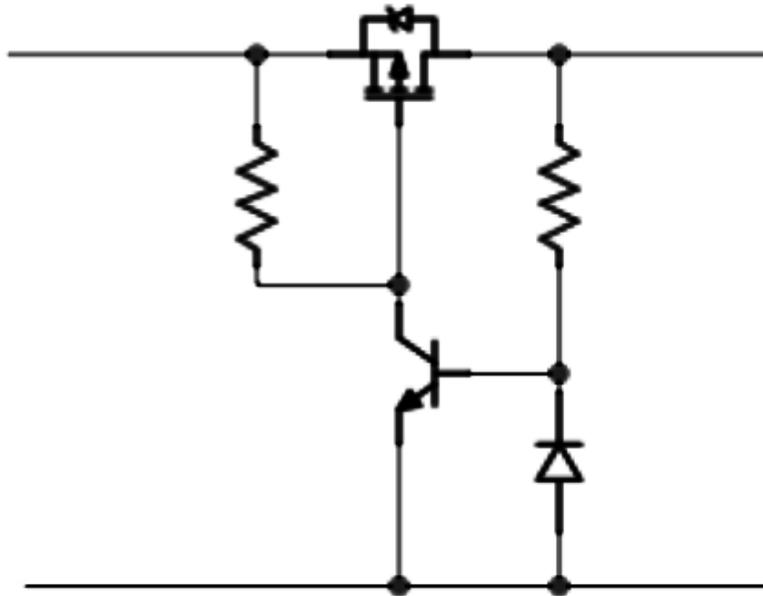


Fig. 6.1 Protección contra tensión inversa

## 6.2. Sobrecorriente

Un importante problema puede ser la sobrecorriente (cortocircuito), puede producirse cuando por error se conecta otro panel de un mayor voltaje o cuando simplemente conecto los terminales de entrada entre sí.

Para esta protección podría optarse por un fusible y un TVS.

Independientemente de esto, como ya se dijo en el punto 3.3, el controlador que se emplea en el convertidor cuenta con una protección de sobrecorriente en el MOSFET, por tanto, como el controlador mira constantemente la corriente del transistor es posible cortar la corriente de salida del convertidor, protegiendo el conjunto contra cortocircuitos.

## 7. Anexos

### 7.1. Hoja de datos del panel solar



## BP MSX 60

60-Watt Multicrystalline  
Photovoltaic Module

BP Solar's MSX series is a premium line of PV modules with a 25-year performance warranty, tightly controlled electrical parameters, and labeling showing each module's tested electrical characteristics. The MSX 60 provides 60 watts of nominal maximum power, and is well-suited to traditional applications of photovoltaics such as telecommunications, remote villages and clinics, pumping, and land-based aids to navigation. Its attractive bronze-anodized frame also suits it well for architectural applications.

#### Proven Materials and Construction

BP Solar's quarter-century of field experience shows in every aspect of these module's construction and materials:

- 36 multicrystalline silicon solar cells configured as two 18-cell series strings;
- Cells are laminated between sheets of ethylene vinyl acetate (EVA) and high-transmissivity low-iron 3mm tempered glass;
- Frame strength exceeds requirements of certifying agencies.



Bronze Anodized  
Universal Frame

#### High-Capacity Versatile Junction Box

The junction box is raintight (IP54 rated) and accepts PG13.5 or 1/2" nominal conduit or cable fittings. Its volume (411cc, 25 cubic inches) and 6-terminal connection block enable most system array connections (putting modules in series or parallel) to be made right in the junction box.

Options include:

- blocking and bypass diodes;
- an oversize terminal block which accepts conductors up to 25mm<sup>2</sup> (AWG #4); standard terminals accept up to 6mm<sup>2</sup> (AWG #10);
- a Solarstate™ charge regulator.

Shipped in 12V configuration, modules may easily be switched to 6V configuration by moving leads in the junction box. Six-volt modules are interded to support 6V loads, and are not recommended as series elements in higher voltage arrays.

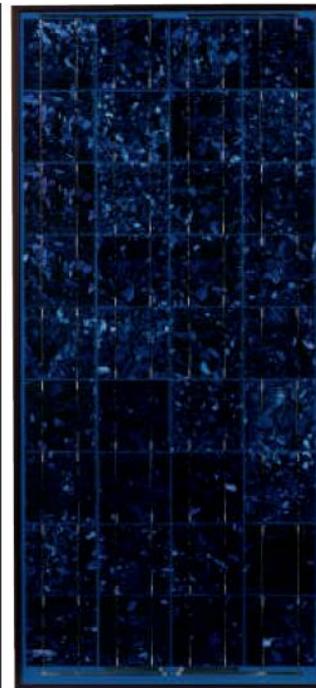
#### Quality and Safety

- Manufactured in ISO 9001-certified factories;
- Certified by PowerMark Corporation;
- Listed by Underwriter's Laboratories for electrical and fire safety (Class C fire rating);
- Certified by TÜV Rheinland as Class II equipment;
- Approved by Factory Mutual Research for application in NEC Class 1, Division 2, Groups C & D hazardous locations;
- Compliant with the requirements of IEC 61215 including:
  - repetitive cycling between -40°C and 85°C at 85% relative humidity;
  - simulated impact of 25mm (one-inch) hail at terminal velocity;
  - a "damp heat" test, consisting of 1000 hours of exposure to 85°C and 85% relative humidity;
  - a "hot-spot" test, which determines a module's ability to tolerate localized shadowing (which can cause reverse-biased operation and localized heating);
  - static loading, front and back, of 2400 pascals (50 psf); front loading (e.g. snow) of 5400 pascals (113 psf).

#### Limited Warranties

- Power output for 25 years;
- Freedom from defects in materials and workmanship for 5 years.

See our website or your local representative for full terms of these warranties.



BP MSX 60

#### Individually Tested and Labeled

Each module tested and labeled with its actual output—voltage, current, and power at maximum power point ( $P_{max}$ )—at Standard Test Conditions and Standard Operating Conditions.



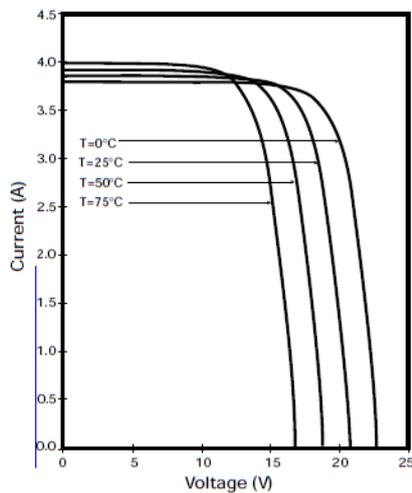
### Electrical Characteristics<sup>1</sup>

	BP MSX 60	BP MSX 64 <sup>4</sup>
Maximum power ( $P_{max}$ ) <sup>2</sup>	60W	64W
Voltage at $P_{max}$ ( $V_{mp}$ )	17.1V	17.5V
Current at $P_{max}$ ( $I_{mp}$ )	3.5A	3.66A
Minimum $P_{max}$	58W	62W
Short-circuit current ( $I_{sc}$ )	3.8A	4.0A
Open-circuit voltage ( $V_{oc}$ )	21.1V	21.3V
Temperature coefficient of $I_{sc}$	(0.065±0.015)%/°C	
Temperature coefficient of $V_{oc}$	-(80±10)mV/°C	
Temperature coefficient of power	-(0.5±0.05)%/°C	
NOCT <sup>3</sup>	47±2°C	
Maximum system voltage	600V (U.S. NEC rating) 1000V (TÜV Rheinland rating)	
Maximum series fuse rating	20A	

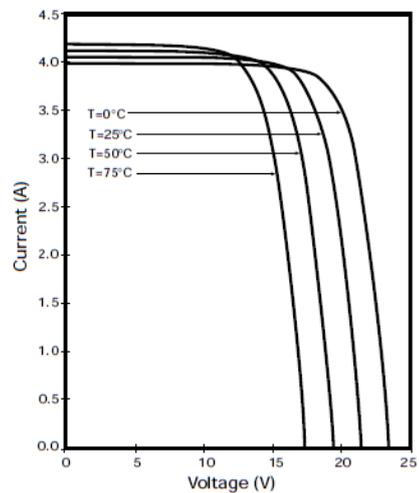
### Notes

- These data represent the performance of typical MSX 60 and MSX 64 modules as measured at their output terminals, and do not include the effect of such additional equipment as diodes or cables. The data are based on measurements made in accordance with ASTM E1036 corrected to SRC (Standard Reporting Conditions, also known as STC or Standard Test Conditions), which are:
  - illumination of 1 kW/m<sup>2</sup> (1 sun) at spectral distribution of AM 1.5 (ASTM E892 global spectral irradiance);
  - cell temperature of 25°C.
- During the stabilization process which occurs during the first few months of deployment, module power may decrease approximately 3% from typical  $P_{max}$ .
- The cells in an illuminated module operate hotter than the ambient temperature. NOCT (Nominal Operating Cell Temperature) is an indicator of this temperature differential and is the cell temperature under Standard Operating Conditions: ambient temperature of 20°C, solar irradiation of 0.8 kW/m<sup>2</sup>, and wind speed of 1 m/s.
- The power of solar cells varies in the normal course of production; the MSX 64 is assembled in limited quantities using cells of slightly higher power than the MSX 60.

MSX 60 I-V Curves



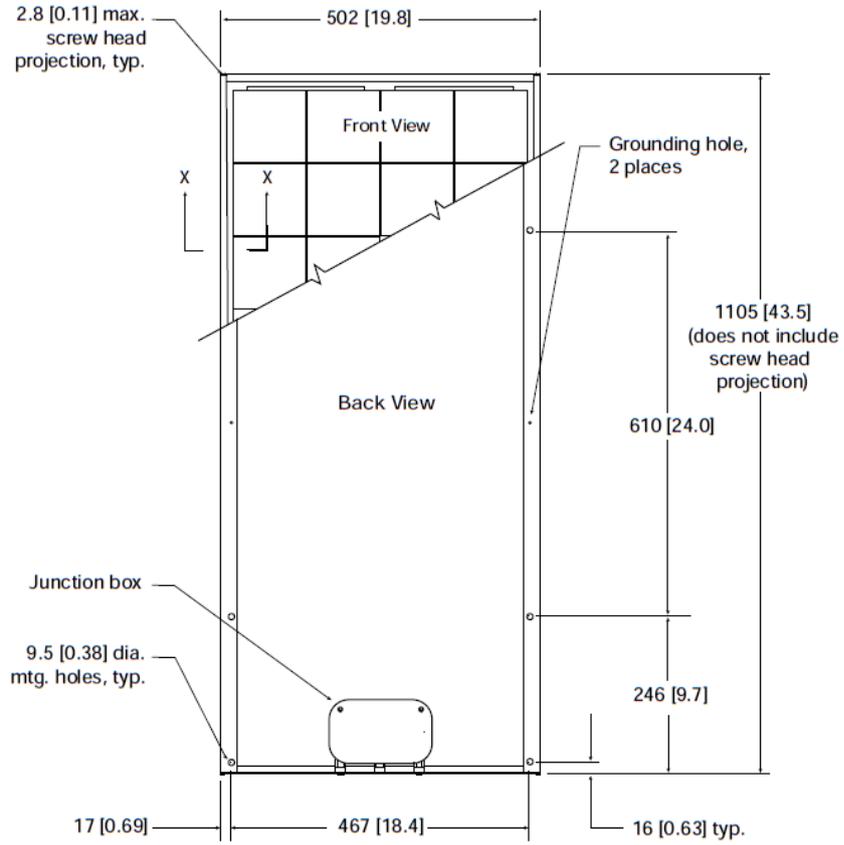
MSX 64 I-V Curves



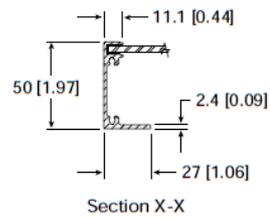
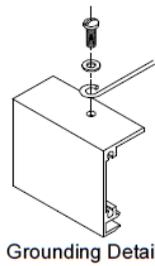
## Mechanical Characteristics

Weight  
MSX 60 7.2 kg (15.9 pounds)

Dimensions  
Unbracketed dimensions are in millimeters.  
Dimensions in brackets are in inches.  
Overall tolerances  $\pm 3\text{mm}$  (1/8")



MSX 60



## 7.2. Funcionamiento del convertidor y ecuaciones

El funcionamiento del circuito del convertidor y la deducción de las ecuaciones de diseño se mostrará a continuación (se realizará en CCM por cuestiones de simplicidad):

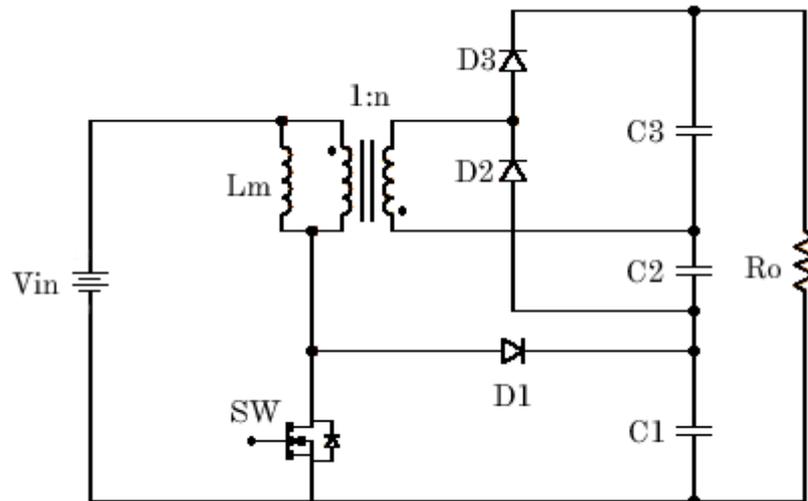


Fig.3.1 Convertidor *Boost-Flyback* con multiplicador de tensión

El modelo de transformador empleado habitualmente en aplicaciones electrónicas consiste en un transformador ideal, que permite elevar o reducir tensión según la relación de transformación, aislamiento galvánico perfecto. Se emplea también la convención del punto y una inductancia de magnetización paralela con la inductancia del primario del transformador ideal ( $L_m$  en la figura 3.1). Este transformador con inductancia de magnetización suele ser el mejor modelo para circuitos cuya función sea la de comportarse como una fuente de alimentación, como es el caso, tal y como se establece en [8].

La principal función de esta inductancia de magnetización es la de modelar la magnetización del núcleo, necesaria para el funcionamiento del transformador.

Para poder deducir las ecuaciones es necesario establecer el comportamiento en *ON* y en *OFF* del circuito:

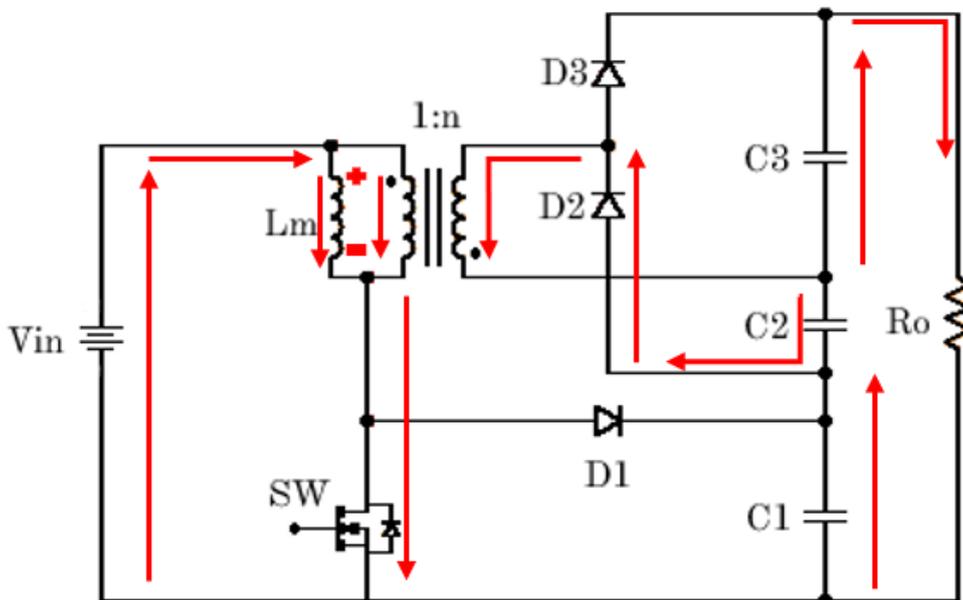


Fig.3.1 (a) Convertidor *Boost-Flyback ON*

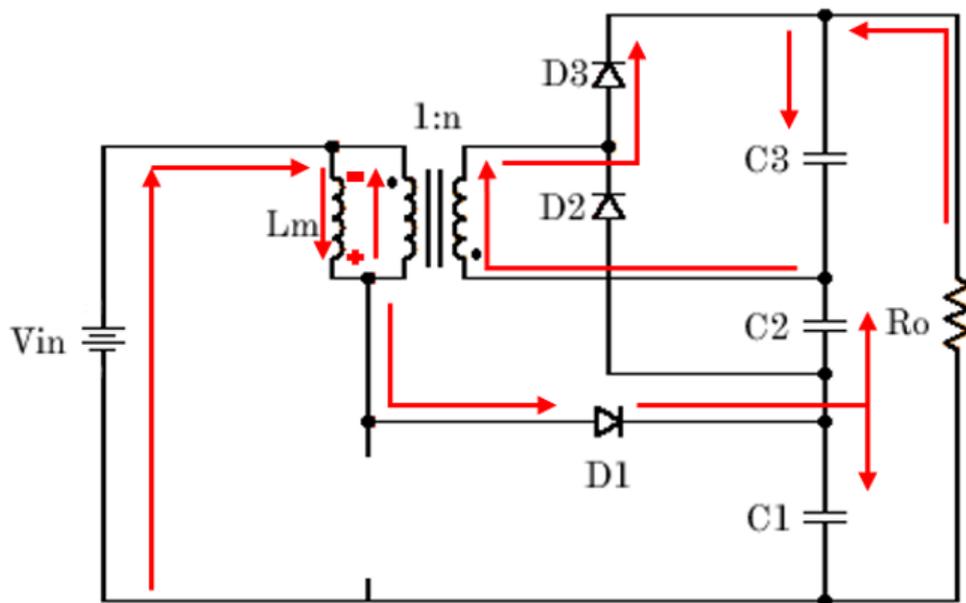


Fig.3.1 (b) Convertidor *Boost-Flyback OFF*

Durante el encendido (ver figura 3.1 a) la inductancia de magnetización se carga con la corriente que viene de la fuente, la inductancia del primario lo hace también, que pasa posteriormente al interruptor SW. Mientras en el primario sucede todo esto, en el secundario se produce la descarga del condensador C1 (este análisis se realiza en el estacionario por lo que antes del estado actual el condensador debía estar cargado) y del condensador C3. A su vez, el condensador C2 se comienza a cargar a través del diodo D2 por medio del secundario del transformador.

Por otra parte, durante el apagado (ver figura 3.1 b) es necesaria la descarga del condensador C2 por medio del diodo D3 (produciendo la carga de C3 junto con la corriente extraída de la carga), y pasando por el secundario del transformador. Por su parte los condensadores C3 y C1 deben cargarse. Al circular la corriente por el secundario y atendiendo a la regla del punto, se fuerza en el primario una tensión opuesta a la que existía en el estado anterior, por lo que la corriente sale de la inductancia de magnetización. En este caso la tensión del ánodo del diodo D1 es mayor que la de C1 (puesto que se ha descargado) lo que produce el cierre de D1 y ello conlleva a la carga de C1.

Del circuito de ON es posible deducir lo siguiente:

$$\langle v_{LM\ ON} \rangle = \frac{1}{T} \int_0^{T_{ON}} v_{LM}(t) dt = V_i \quad (7.2.1)$$

$$v_{C2} = -v_{L2} = n \cdot v_{LM} = n \cdot V_i \quad (7.2.2)$$

$$v_{LP} = v_{LM} = -n \cdot v_{LS} \quad \text{donde} \quad n = \frac{N_2}{N_1} \quad (7.2.3)$$

$$i_{LM} = i_i - i_{1ON} \quad (7.2.4)$$

$$i_2 = i_{C3} + i_{C2} = i_{C2} + i_{C1} \Rightarrow i_{C3} = i_{C1} = -I_o \quad (7.2.5)$$

Para ambos circuitos se cumple:

$$V_o = V_{C1} + V_{C2} + V_{C3} \quad (7.2.6)$$

Donde  $v_{LM}$  es la tensión en la bobina  $L_m$ ,  $V_i$  es la tensión de entrada,  $v_{LP}$  y  $v_{LS}$  son las tensiones en el primario y el secundario del transformador respectivamente,  $N_2$  y  $N_1$  son las vueltas de las bobinas secundaria y primaria, respectivamente. Por su parte  $i_1$  es la corriente en la bobina del primario y a su vez  $i_2$  es la corriente en la bobina del secundario. Finalmente,  $I_o$  será la corriente por la carga.

Del circuito de OFF es posible deducir lo siguiente:

$$i_{1OFF} = i_i - i_{LM} \quad (7.2.7)$$

$$\begin{cases} i_2 + I_o = i_{C3} \\ i_2 = i_{C3} + i_{C2} \end{cases} \Rightarrow i_{C2} = -I_o \quad (7.2.8)$$

$$v_{C1} = v_i - v_{LM} \quad (7.2.9)$$

$$v_{C1} \approx V_{C1} \text{ en el estacionario} \quad (7.2.10)$$

$$v_{C3} = v_{LS} = n \cdot v_{LP} = n \cdot v_{LM} = n(v_{C1} - v_i) = -n(v_i - v_{C1}) \quad (7.2.11)$$

De 7.2.9, 7.2.10, 7.2.11, 7.2.2 y 7.2.6 se tiene:

$$V_o = (n + 1)V_{C1} \quad (7.2.12)$$

Atendiendo a que el sistema se está calculando en CCM:

Analizando los condensadores C2 y C3:

$$\langle i_{C2} \rangle = \frac{1}{T} \int_0^{T_{ON}} i_{C2} dt + \frac{1}{T} \int_0^{T_{OFF}} i_{C2} dt = 0 \Rightarrow \frac{1}{T} \int_0^{T_{ON}} i_{C2} dt = -\frac{1}{T} \int_0^{T_{OFF}} i_{C2} dt = I_o(1 - D) \quad (7.2.13)$$

$$\langle i_{C3} \rangle = \frac{1}{T} \int_0^{T_{ON}} i_{C3} dt + \frac{1}{T} \int_0^{T_{OFF}} i_{C3} dt = 0 \Rightarrow \frac{1}{T} \int_0^{T_{ON}} i_{C3} dt = -\frac{1}{T} \int_0^{T_{OFF}} i_{C3} dt = I_o D \quad (7.2.14)$$

Teniendo en cuenta que al tratarse de un transformador se debe cumplir que:

$$i_1 = n \cdot i_2 \quad (7.2.15)$$

Si se emplean 7.2.4 y 7.2.7:

$$\langle i_{LM} \rangle = \frac{1}{T} \int_0^{T_{ON}} (i_i - i_{1ON}) dt + \frac{1}{T} \int_0^{T_{OFF}} (i_i - i_{1OFF}) dt$$

Que, a su vez, empleando 7.2.8, 7.2.5, 7.2.13, 7.2.14 y 7.2.15 se obtiene:

$$\langle i_{LM} \rangle = \frac{1}{T} \int_0^{T_{ON}} (i_i - i_{1ON}) dt + \frac{1}{T} \int_0^{T_{OFF}} (i_i - i_{1OFF}) dt =$$

$$I_i D + I_i(1 - D) - n(I_o(1 - D) - I_o D) - n(I_o D - I_o(1 - D)) =$$

$$I_i = I_{LM} \quad (7.2.16)$$

De 7.2.1 y atendiendo de que se trata de un inductor se puede obtener:

$$v_{LM} = L_m \frac{di_{LM}}{dt} \Rightarrow \int_0^{T_{ON}} \frac{v_{LM}}{L_m} dt = \int_0^{T_{ON}} di_{LM} \Rightarrow \Delta i_{LM ON} = \frac{V_i D}{L_m f} \quad (7.2.17)$$

De 7.2.9 y atendiendo de que se trata de un inductor se puede obtener:

$$v_{LM} = L_m \frac{di_{LM}}{dt} \Rightarrow \int_0^{T_{OFF}} \frac{v_i - v_{C1}}{L_m} dt = \int_0^{T_{OFF}} di_{LM} \Rightarrow \Delta i_{LM OFF} = \frac{1}{L_{mf}} \left[ V_i (1 - D) - \frac{V_o}{n+1} (1 - D) \right] \quad (7.2.18)$$

Ahora de 7.2.17 y 7.2.18 y sabiendo que en el estacionario el rizado ON debe ser igual al rizado OFF en corriente:

$$\Delta i_{LM ON} + \Delta i_{LM OFF} = 0 \Rightarrow M = \frac{V_o}{V_i} = \frac{I_i}{I_o} = \frac{1+n}{1-D} \quad (7.2.19) \text{ o } (1)$$

Ahora si aplicamos la condición de modo continuo:

$$I_{Lmín} = I_L - \frac{\Delta i_L}{2} = I_i - \frac{V_i D}{2L_{mf}} > 0 \Rightarrow I_i > \frac{V_i D}{2L_{mf}} \Rightarrow L_m > \frac{V_i D}{2I_i f} \quad (7.2.20)$$

Lo que, usando la ecuación 7.2.19, finalmente lleva a:

$$L_{CCM} > \alpha \cdot \frac{V_i D}{2I_i f} \cdot \frac{1+n}{1-D} \cdot \frac{R}{V_o}, \quad \text{con } \alpha > 1 \quad (7.2.21) \text{ o } (2)$$

De forma general para los tres condensadores se tiene:

$$i_{ci} = C_i \frac{dv_{Ci}}{dt} \quad (7.2.22)$$

Por tanto, haciendo una aproximación a tramos lineales se tiene:

$$\Delta v_{c1} = \frac{-I_o D}{C_{1f}} \quad (7.2.23)$$

$$\Delta v_{c2} = \frac{-I_o(1-D)}{C_2 f} \quad (7.2.24)$$

$$\Delta v_{c3} = \frac{-I_o D}{C_3 f} \quad (7.2.25)$$

Por tanto:

$$\Delta v_o = \Delta v_{c1} + \Delta v_{c2} + \Delta v_{c3} \quad (7.2.26)$$

Imponiendo un rizado menor del 10% del valor medio de la tensión de salida y empleando las 4 ecuaciones anteriores. Asumiendo que los tres condensadores son iguales:

$$\Delta V_o < 0.1 \Rightarrow \frac{2I_o D}{C_f} + \frac{I_o(1-D)}{C_f} < 0.1 \cdot V_o \Rightarrow C > \frac{2I_o D + I_o(1-D)}{0.1 \cdot V_o \cdot f} \quad (7.2.27) \text{ o } (3)$$

Teniendo en cuenta que la ecuación 7.2.21 es la que garantiza el funcionamiento en modo de conducción continuo, debido a que garantiza que el valor mínimo de la corriente en la inductancia de magnetización esté por encima de 0. Si se empleará una inductancia menor, se podría hacer que el sistema funcionase en modo de conducción discontinuo. Es decir:

$$L_{DCM} < \varepsilon \cdot L_{CCM}, \varepsilon \in (0, 1) \quad (7.2.28) \text{ o } (4)$$



## FEATURES

- Drives Gate of Top Side MOSFET Above  $V^+$
- Operates at Supply Voltages from 5V to 30V
- 150ns Transition Times Driving 3000pF
- Over 500mA Peak Driver Current
- Adaptive Non-Overlap Gate Drives
- Continuous Current Limit Protection
- Auto Shutdown and Retry Capability
- Internal Charge Pump for DC Operation
- Built-In Gate Voltage Protection
- Compatible with Current-Sensing MOSFETs
- TTL/CMOS Input Levels
- Fault Output Indication

## APPLICATIONS

- PWM of High Current Inductive Loads
- Half Bridge and Full Bridge Motor Control
- Synchronous Step-Down Switching Regulators
- Three-Phase Brushless Motor Drive
- High Current Transducer Drivers
- Battery-Operated Logic-Level MOSFETs

## DESCRIPTION

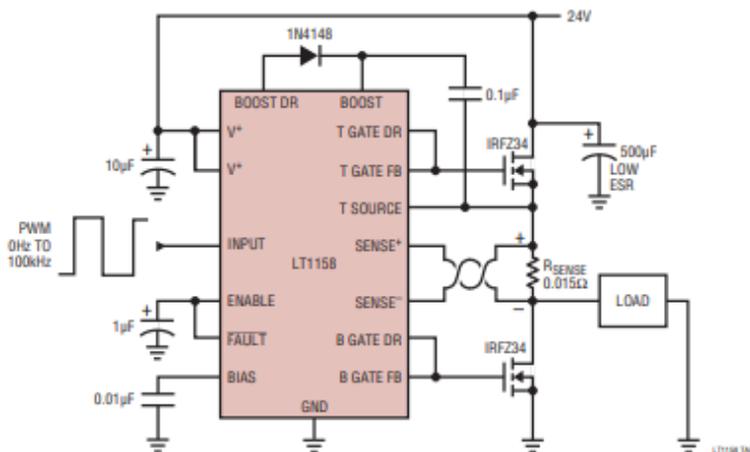
A single input pin on the LT<sup>®</sup>1158 synchronously controls two N-channel power MOSFETs in a totem pole configuration. Unique adaptive protection against shoot-through currents eliminates all matching requirements for the two MOSFETs. This greatly eases the design of high efficiency motor control and switching regulator systems.

A continuous current limit loop in the LT1158 regulates short-circuit current in the top power MOSFET. Higher start-up currents are allowed as long as the MOSFET  $V_{DS}$  does not exceed 1.2V. By returning the **FAULT** output to the enable input, the LT1158 will automatically shut down in the event of a fault and retry when an internal pull-up current has recharged the enable capacitor.

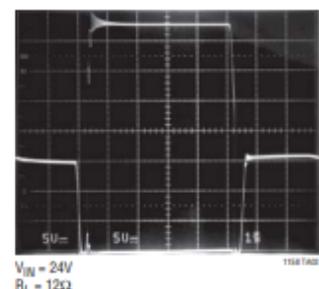
An on-chip charge pump is switched in when needed to turn on the top N-channel MOSFET continuously. Special circuitry ensures that the top side gate drive is safely maintained in the transition between PWM and DC operation. The gate-to-source voltages are internally limited to 14.5V when operating at higher supply voltages.

LT, LT, LTC and LTM are registered trademarks of Linear Technology Corporation. All other trademarks are the property of their respective owners. Protected by U.S. Patents including 5385118.

## TYPICAL APPLICATION



Top and Bottom Gate Waveforms





## 8. Bibliografía y Referencias

- [1] Edward L.Owen “History [origin of the inverter]”  
En: *IEEE Industry Applications Magazine*, Enero/Febrero 1996 URL:  
<https://ieeexplore.ieee.org/stamp/stamp.jsp?arnumber=476602>
- [2] Northern Arizona Wind and Sun *Official Website*. Inverter Basics and Selecting the Right Model. English. [Online]. Visitado: 06-08-2019. URL:  
<https://www.solar-electric.com/learning-center/inverter-basics-selection.html/>
- [3] EnergySage *Official Website*. String inverters vs. power optimizers vs. microinverters. English. [Online]. Visitado: 07-08-2019. URL:  
<https://www.energysage.com/solar/101/string-inverters-microinverters-power-optimizers/>
- [4] Aurel Gontean et al. “A Novel High Accuracy PV Cell Model Including Self Heating and Parameter Variation”. En: MDPI-Energies, Diciembre 2017 DOI:  
<https://doi.org/10.3390/en11010036> URL: <https://www.mdpi.com/1996-1073/11/1/36>
- [5] TESS *Official Website*. Support Section. English [Online]. Visitado: 08-08-2019. URL: <http://tess.upt.ro/>
- [6] Liu, Y., Dou, Y., Du, M., Wei, K., Gerard, H., Andersen, M. A. E., & Ouyang, Z. “High Frequency Wide Output Range Boost-Flyback Converter with Zero Voltage Switching”. En: Proceedings of 2nd IEEE International Power Electronics and Application Conference and Exposition IEEE. 2018. DOI:  
<https://doi.org/10.1109/PEAC.2018.8590669>
- [7] Ju-Won Baek et al. “High Boost converter using voltage multiplier”. En: 31st Annual Conference of IEEE Industrial Electronics Society, 2005. IECON 2005. URL:  
<https://ieeexplore.ieee.org/document/1568967>  
DOI:[10.1109/IECON.2005.1568967](https://doi.org/10.1109/IECON.2005.1568967)
- [8] Daniel W. Hart “Power Electronics” Ed. McGraw-Hill, 2011
- [9] Robert W. Erickson “Fundamentals of Power Electronics” Ed. Kluwer
- [10] Allan R. Hambley “Electrónica” 2ª Edición. Ed. Prentice Hall

