

# Desarrollo de circuitos *flanger* para pedales de efecto



**Alumno:** Asbel Luis Lorenzo

**Tutor:** Francisco Javier Llopis Cánovas

**Grado:** Grado en Ingeniería Electrónica Industrial y Automática

**Escuela Superior de Ingeniería y Tecnología**

**Universidad de La Laguna**

**Curso:** 2022 /2023

## **Agradecimientos**

Este proyecto no hubiese sido posible sin la ayuda de diversas personas que en mayor o menor medida han aportado su parte en todo esto. Quiero aprovechar este espacio para expresar mi agradecimiento.

En primer lugar, quiero agradecer a mi tutor Francisco Llopis su incansable ayuda durante todos estos meses, sus consejos y paciencia. También quiero agradecer a Delfín Darías la ayuda prestada en el laboratorio, dándome acceso a todo el material necesario para desarrollar este proyecto.

Un agradecimiento especial a mi familia, Miriam, Geni, Carlos y Carmen por su ánimo y apoyo a lo largo de este proceso en el cual nunca han dejado de alentarme y creer en mí incluso más que yo mismo.

También quiero dar las gracias a mis compañeros de grado, ahora amigos, sin los cuales no hubiese podido llegar hasta aquí, Alejandro, Guillermo, Jose y Carlos.

Por último, quiero dar mi agradecimiento a todos aquellos que han contribuido de alguna manera, brindando recursos, compartiendo experiencia o simplemente brindándome apoyo.

## Índice:

1. Resumen.....	7
1.1 Abstract.....	8
2. Introducción.....	9
1.1 Guitarra eléctrica.....	10
1.2 ¿Qué es el efecto <i>flanger</i> ?.....	11
2. Filtro de peine.....	17
2.1 Filtro <i>FIR (Finite Impulse Response)</i> .....	18
2.2 Filtro <i>IIR (Infinite Impulse Response)</i> .....	21
3. Circuito analógico.....	24
3.1 Entrada de la guitarra.....	24
3.2 <i>BBD (Bucket Brigade Device)</i> .....	25
3.3 Oscilador de baja frecuencia <i>LFO (Low Frequency Oscillator)</i> .....	27
3.4 Sección de señal retardada.....	35
3.5 Sección final y señal modulada.....	36
4. Placa de circuito impreso (PCB).....	38
4.1 Enrutamiento de señales.....	39
4.2 Ancho de las pistas.....	40
4.3 Diámetro de las vías.....	41
4.4 Disposición de los componentes y uso de huellas adecuadas.....	41
4.5 Diseño final.....	42
4.6 Mejoras al diseño analógico.....	43
5. Fabricación.....	44
6. Implementación del efecto <i>flanger</i> en la Teensy3.6.....	47
8. Presupuesto y comparación de costos.....	53
8. Conclusión.....	56
8.1 Conclusion.....	57
9. Bibliografía.....	59
10. Anexos.....	61
Anexo1.....	61
Anexo2.....	62
Anexo 3.....	63
Anexo 4.....	65
Anexo 5.....	68
Anexo 6.....	71

## Índice de figuras

Figura 1.1. Pastilla single coil.....	10
Figura 1.2. Efecto flanger (esquema de Simulink).....	12
Figura 1.3. Señal limpia. ....	12
Figura 1.4. Señal con flanger.....	13
Figura 1.5. Señal limpia. ....	14
Figura 1.6. Señal retardada. ....	14
Figura 1.7. Señal modulada.....	15
Figura 1.8. Espectrograma de la señal limpia.....	16
Figura 1.9. Espectrograma de la señal modulada. ....	16
Figura 2.1. Filtro FIR [2]. ....	18
Figura 2.2. Respuesta a un impulso del filtro FIR. ....	20
Figura 2.3. filtro FIR. ....	21
Figura 2.4. Filtro IFF [2].....	22
Figura 2.5. Respuesta a un impulso filtro IIR. ....	23
Figura 2.6. Filtro IIR. ....	24
Figura 3.1. Entrada señal de guitarra. ....	25
Figura 3.2. Esquema del BBD MN3207 [1]. ....	26
Figura 3.3. LFO [3]. ....	27
Figura 3.4. Característica de transferencia en tensión. ....	29
Figura 3.5. Circuito generador de onda.....	30
Figura 3.6. Ondas de salida .....	31
Figura 3.7. Oscilador CMOS [4]. ....	32
Figura 3.8. Señales de reloj $\Phi_1$ y $\Phi_2$ .....	35
Figura 3.9. Entrada de señal al BBD y salida.....	36
Figura 3.10. Sección final.....	38
Figura 4.1. Placa vista desde el editor de PCB en KiCad7.0.....	42
Figura 4.2. Imagen 3D del prototipo. ....	43
Figura 4.3. Potenciómetro añadido Clean amount. ....	44
Figura 4.4. Potenciómetro añadido Flange Gain.....	44
Figura 5.1. Impresión en acetato e insoladora.....	45
Figura 5.2. Comprobación de la placa.....	46
Figura 5.3. Taladrado de la placa.....	46
Figura 5.3. Placa prototipo con los componentes soldados.....	47

Figura 6.2. Esquema del diseño..... 48

## Índice tablas

Tabla 2.1. Efectos y su retardo.....	18
Tabla 4.1. Valores de nuestra PCB. ....	40
Tabla 7.1. Presupuesto del prototipo analógico.....	56
Tabla 7.2. Presupuesto flanger digital .....	56

## 1. Resumen

Con el mundo de la música en continuo cambio, el desarrollo de los efectos digitales es cada vez más común debido a la versatilidad y personalización de estos. Estos efectos basados en algoritmos de procesamiento de señal nos brindan todo un abanico de posibilidades, pudiendo ejecutar varios efectos sonoros desde un único aparato, lo que les ha hecho convertirse en herramientas indispensables para los músicos.

A pesar de esto, los efectos analógicos, basados en circuitos electrónicos con componentes discretos aún siguen utilizándose ampliamente. Aunque muchos no brindan un efecto tan puro como el que aportaría un efecto digital, son precisamente estos matices los que aún, hoy en día, muchos músicos siguen apreciando.

Este proyecto pretende mostrar el proceso de diseño y creación de un prototipo de pedal de efectos *flanger* para guitarra eléctrica, realizando una implementación analógica del mismo y otra digital mediante el uso de un entorno de desarrollo. Se ha de tener en cuenta que este tipo de efecto pertenece a la familia de efectos de modulación mediante retardo de tiempo. El efecto obtenido depende del intervalo de tiempos en el que varía el retardo. En concreto, con el *flanger* se toma una copia de la señal de audio original y esta es retardada para posteriormente ser sumada con la señal original, obteniendo este particular efecto. La suma de una señal retardada con su señal original da lugar a una suma de las mismas cuando están en fase. Así se obtiene una señal con mayor amplitud. Por el contrario, cuando estén desfasadas la suma tiene menor amplitud que en el caso anterior.

Este efecto está basado en los filtros de peine, los cuales reciben su nombre debido a la forma que presenta su función de transferencia. Principalmente se clasifican estos filtros en dos, los filtros *FIR (Finite Impulse Response)* e *IIR (Infinite Impulse Response)*.

La implementación del pedal analógico se divide en varias etapas:

- Diseño
- Pruebas de escucha
- Verificación del modelo
- Diseño de placa impresa y soldado
- Pruebas de escucha del prototipo

Los distintos diseños y pruebas se realizan en el laboratorio probando diferentes configuraciones y eligiendo distintos componentes. Tras

diversas pruebas se consigue un modelo con el que se consigue un efecto lo suficientemente perceptible. Hecho esto, se diseña la placa impresa, se fabrica y se sueldan los componentes obteniendo el prototipo. Se realizan comprobaciones y pruebas de escucha para detectar posibles errores de fabricación o diseño. Una vez comprobado que la placa cumple con los requisitos pasamos al diseño digital mediante el entorno de desarrollo que nos aporta la placa Teensy 3.6.

Se implementa un código para aplicar el efecto *flanger* a una señal de audio de entrada, obteniendo un resultado satisfactorio y comprobando la versatilidad que nos aportan estas soluciones en entornos digitales.

### 1.1 Abstract

In the ever-changing world of music, the development of digital effects is becoming more and more common due to their versatility and customisation. These effects, based on signal processing algorithms, offer a whole range of possibilities, being able to execute several sound effects from a single device. This has made them indispensable tools for musicians.

Despite this, analogue effects, based on electronic circuits and physical components, are still widely used. Although many do not provide as pure an effect as a digital effect, it is precisely these nuances that, still today, many musicians continue to appreciate.

This project aims to show the design and creation process of a prototype flanger-effect pedal for electric guitar, making an analogue implementation of the same and a digital implementation through the use of a development environment. It must be taken into account that this type of effect belongs to the family of modulation effects by means of time delay. This means that it is based on delaying an audio signal a certain period of time, depending the type of obtained effect on the time interval in which it varies. Specifically, the flanger takes a copy of the original audio signal and this is delayed and then added to the original signal. The addition of a delayed signal with its original signal means that in cases where they are in the same phase, they end up adding together. This results in a signal with greater amplitude and, on the other hand, in cases where they are out of phase, the resultant amplitude is smaller.

This effect is based on comb filters, which receive their name due to the shape of their transfer function. These filters are mainly divided



into two, the *FIR (Finite Impulse Response)* and *IIR (Infinite Impulse Response)* filters.

The implementation of the analogue pedal will be divided into the following parts:

- Design
- Listening tests
- Model verification
- Printed and soldered board design
- Prototype listening tests

The different designs and tests are carried out in the laboratory by trying out different configurations and choosing different components. After several tests, a model is obtained which applies a sufficiently perceptible effect. After this, the printed board is designed, manufactured and the components are soldered together to form the prototype. Checks and listening tests are carried out to detect possible manufacturing or design errors. Once we have checked that the board meets the requirements, we move on to the digital design using the development environment provided by the Teensy 3.6 board.

A code is created to apply the flanger to an input audio signal from this board, obtaining a satisfactory result and verifying the versatility that these digital environments provide us with.

## 2. Introducción

Hoy en día podemos encontrar una amplia gama de efectos de sonido en el ámbito musical, efectos que se aplican tanto a los instrumentos como a las voces de los intérpretes. De hecho, se ha vuelto casi una obligación tratar las señales de audio empleando diferentes técnicas de modulación para obtener el resultado deseado.

Por otra parte, en las últimas décadas la tecnología digital ha hecho posible generar efectos musicales con un único aparato (ordenador, pedalera, sintetizador, mesa de sonido) a las diferentes líneas de audio que captan independientemente el sonido de los instrumentos. Sin embargo, aún hoy en día los aparatos empleados para generar efectos analógicos siguen teniendo una gran aceptación, pudiendo ser encontrados en cualquier tienda o web especializada.

A finales de los años 40 el diseñador de guitarras y experto en técnicas de grabación Lester William Polsfuss, más conocido por el seudónimo Les Paul, desarrolló por primera vez lo que se conoce hoy en día como efecto *flanger* en la canción "Mamies' s Boogie". Mediante la

reproducción de dos discos de acetato al mismo tiempo y retrasando la reproducción de uno de ellos, gracias al control de velocidad del reproductor que usaba, obtuvo lo que a posteriori sería llamado *flanging*. Sin embargo, la técnica no sería realmente conocida hasta 1966 cuando el ingeniero de sonido Ken Townsend, quien trabajaba en los estudios Abbey Road, usara este efecto aplicándolo a la voz de John Lennon en el tema "Tomorrow Never Knows". Para ello se grabó la voz en dos cintas obteniendo dos pistas idénticas. Pero esta vez se optó por reproducir ambas cintas a la vez y retardar una respecto de la otra -presionando con el dedo en la pestaña del carrete.

### 1.1 Guitarra eléctrica

Se trata de un instrumento de cuerdas metálicas que produce su sonido convirtiendo la vibración de estas en señales eléctricas, las cuales luego pueden ser amplificadas o modificadas mediante efectos como el que se trata en este proyecto. Dicha vibración es transformada en una señal eléctrica gracias a transductores piezoeléctricos conocidos como pastillas. Las pastillas están colocadas entre las cuerdas y el cuerpo de la guitarra y constan de un imán para cada una de las cuerdas, un bobinado de cobre y en algunos casos un encapsulado o embellecedor. Al golpear la cuerda, esta vibra distorsionando el campo magnético generado por el imán, con lo cual se induce una tensión en la bobina.



**Figura 1.1. Pastilla single coil**

El voltaje inducido viene dado por la ley de Lenz:

$$V = N \frac{d\Phi}{dt} \quad (1.1)$$

siendo  $d\Phi/dt$  la variación del flujo magnético en el tiempo, la cual es directamente proporcional a la velocidad a la que la cuerda atraviesa el campo, y  $N$  es el número de vueltas del conductor arrollado a la bobina.

Hay principalmente dos tipos de pastillas los cuales se utilizarán dependiendo del sonido que se desee obtener:

- *Single coil*: Como se muestra en la imagen 1 son pastillas simples que tienen una única bobina. De ellas se obtiene un sonido limpio y agudo y tienen mejor respuesta a altas frecuencias. Presentan el problema de recoger interferencias electromagnéticas que provocan un ligero zumbido (*hum*) en el sonido que general.
- *Humbucker*: Son pastillas de bobinado doble. Con ellas se obtiene mayor tensión de salida que con las anteriores y corrigen el efecto *hum*, pero aportan mayor presencia en los graves por su peor respuesta a altas frecuencias.

## 1.2 ¿Qué es el efecto *flanger*?

Consiste en un efecto de modulación por el cual a una señal se le aplica un retardo de entre 1 a 15 milisegundos, provocando un desfase de esta respecto a la señal original. La señal retardada se mezcla con la señal original.

Específicamente, al combinar dos señales idénticas, la diferencia de fase entre ambas da lugar a una respuesta como la de un filtro de peine. Matemáticamente, la respuesta en el dominio del tiempo se expresa como:

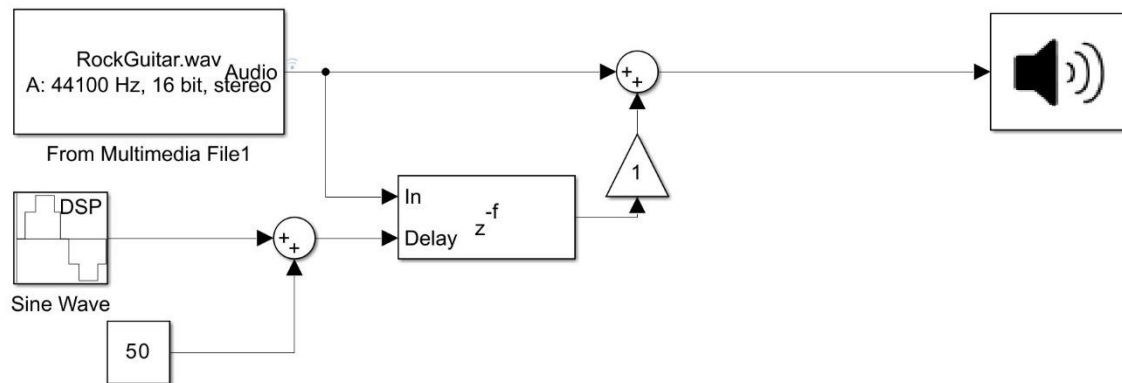
$$y(t) = x(t) + x(t - d(t)) \quad (1.2)$$

siendo  $y(t)$  la señal resultante de la suma de la señal original de la guitarra,  $x(t)$ , y la misma señal  $x(t)$  con un retardo de tiempo  $d(t)$ .

Si las componentes de frecuencia de las señales están en fase, entonces se combinan produciendo una señal más fuerte (interferencia

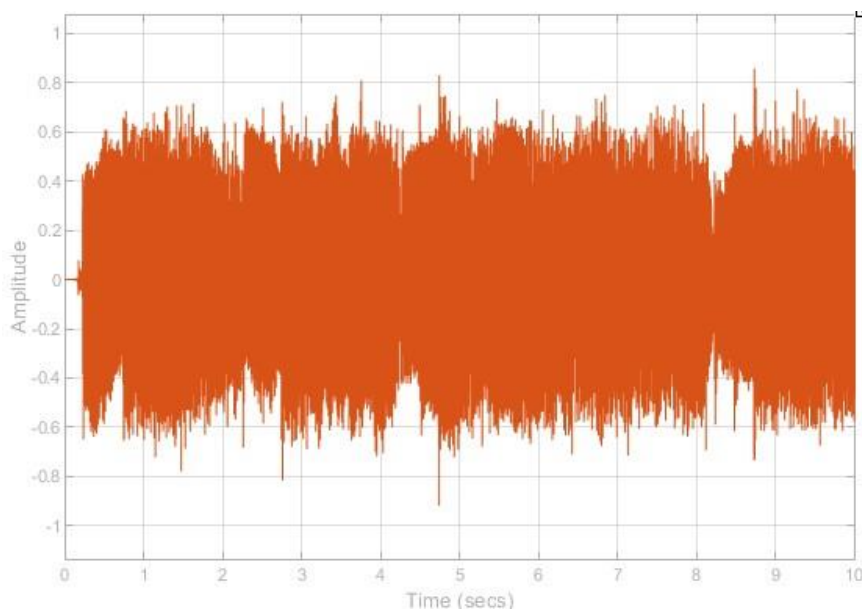
constructiva). Si están desfasadas se anularán mutuamente (interferencia destructiva), dando como resultado un efecto metálico, similar al sonido que provoca un avión al pasar cerca de nosotros.

En la Figura 1.2 se muestra un esquema de Simulink en el que se observa la mezcla de una señal de audio "limpia" y esa misma señal retardada una vez aplicado el efecto *flanger*.

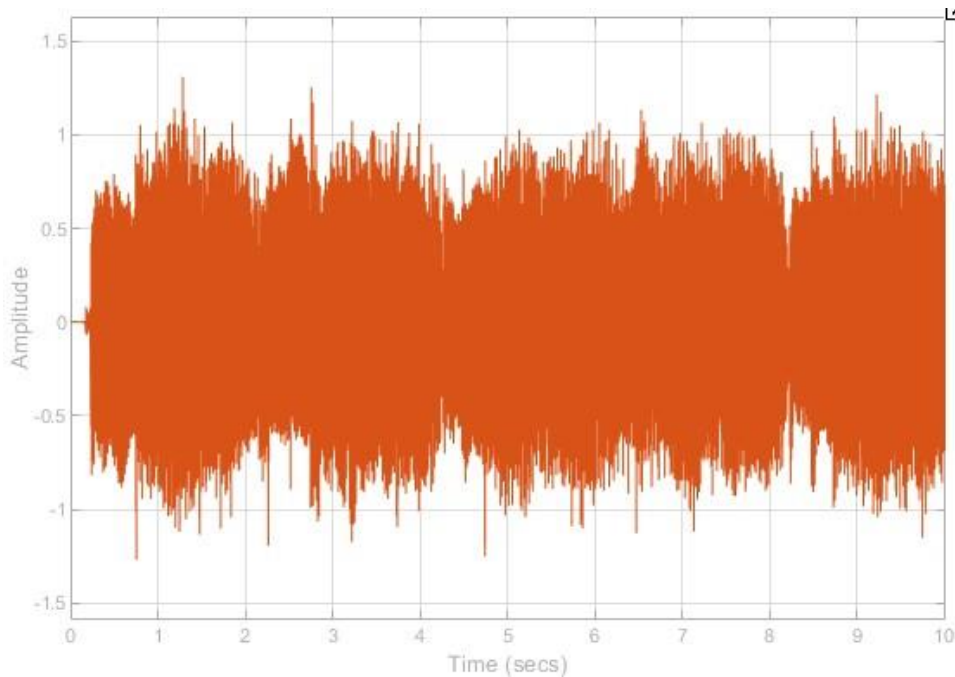


**Figura 1.2. Efecto flanger (esquema de Simulink).**

En las figuras 1.3 y 1.4 se observan dos señales: la primera de ellas corresponde a un pasaje de 10 segundos de un *riff* de guitarra eléctrica, mientras que la segunda se obtiene tratando dicha señal con el efecto *flanger*.



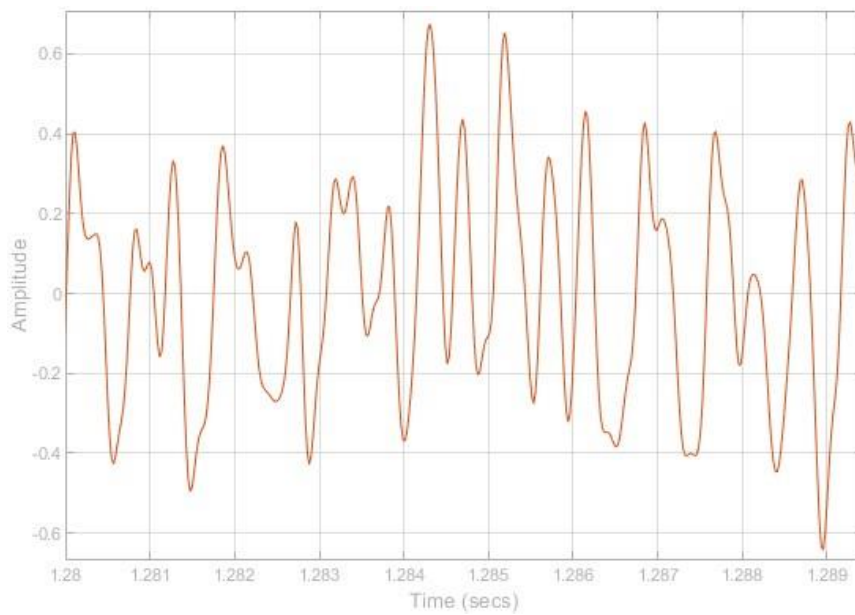
**Figura 1.3. Señal limpia.**



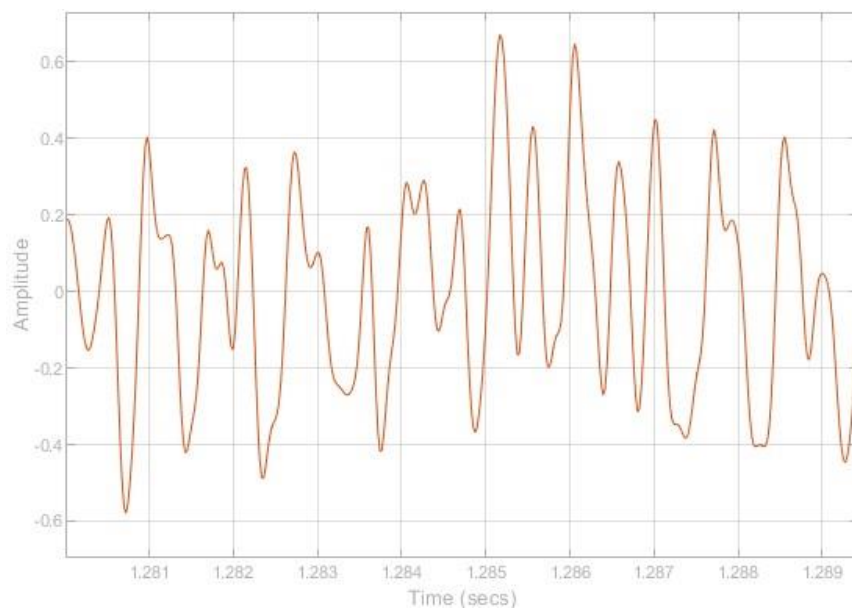
**Figura 1.4. Señal con flanger.**

En la Figura 1.4 se puede apreciar cómo la señal modulada alcanza valores de amplitud mayores que los de la señal limpia. La interferencia constructiva produce un aumento de la amplitud en diversos puntos, mientras que, para los casos en que la señal está desfasada respecto de la otra debido a la interferencia destructiva, se observa una disminución de la amplitud respecto de la señal original (Figura 1.3).

En las Figura 1.5 y 1.6 se presentan partes de la señal limpia y de la señal retardada: ambas son sumadas para obtener la señal final con efecto *flanger*.

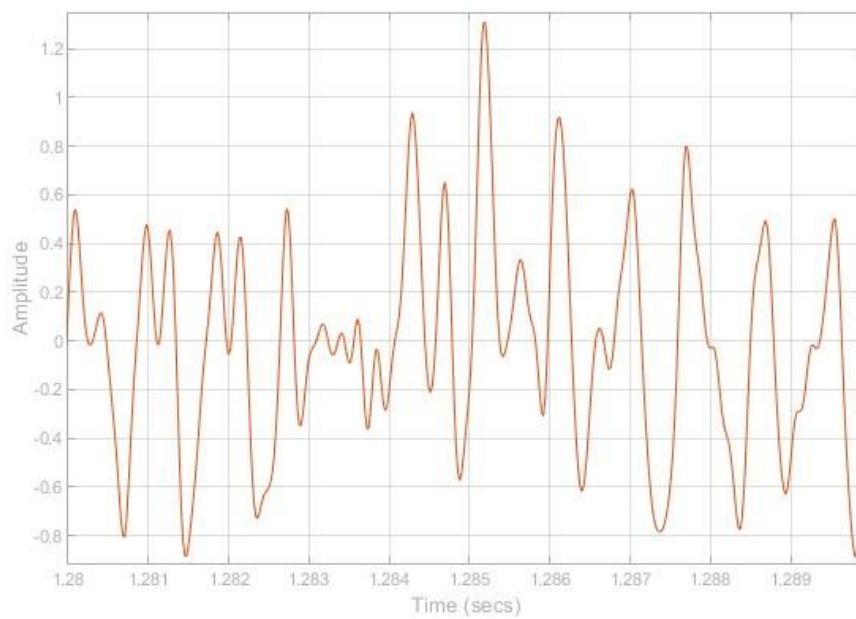


**Figura 1.5. Señal limpia.**



**Figura 1.6. Señal retardada.**

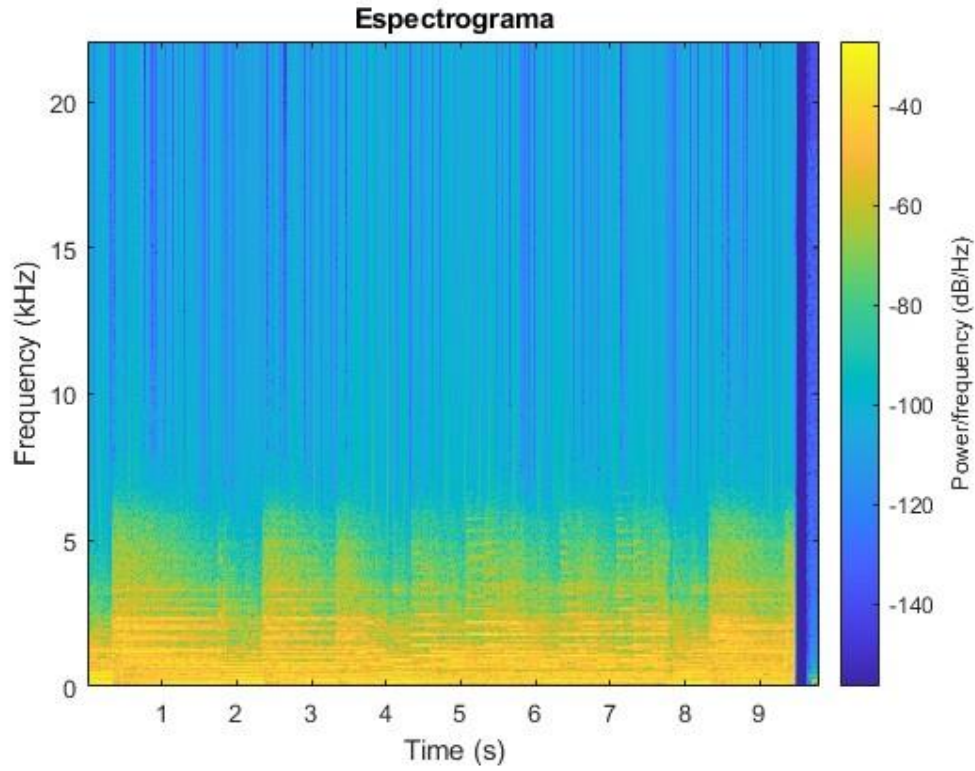
El filtro de peine provoca la combinación y anulación en diferentes puntos. Si analizamos detenidamente el eje de tiempo de las señales anteriores, en el intervalo entre 1,285 y 1,286 segundos, ambas señales tienen un pico de amplitud de 0,7 aproximadamente. En la figura 1.7 en el mismo intervalo contiene una señal que es la suma de ambas señales anteriores (interferencia constructiva), mientras que para el intervalo comprendido entre 1,283 y 1,284 segundos nos encontramos con una atenuación de la señal (interferencia destructiva).



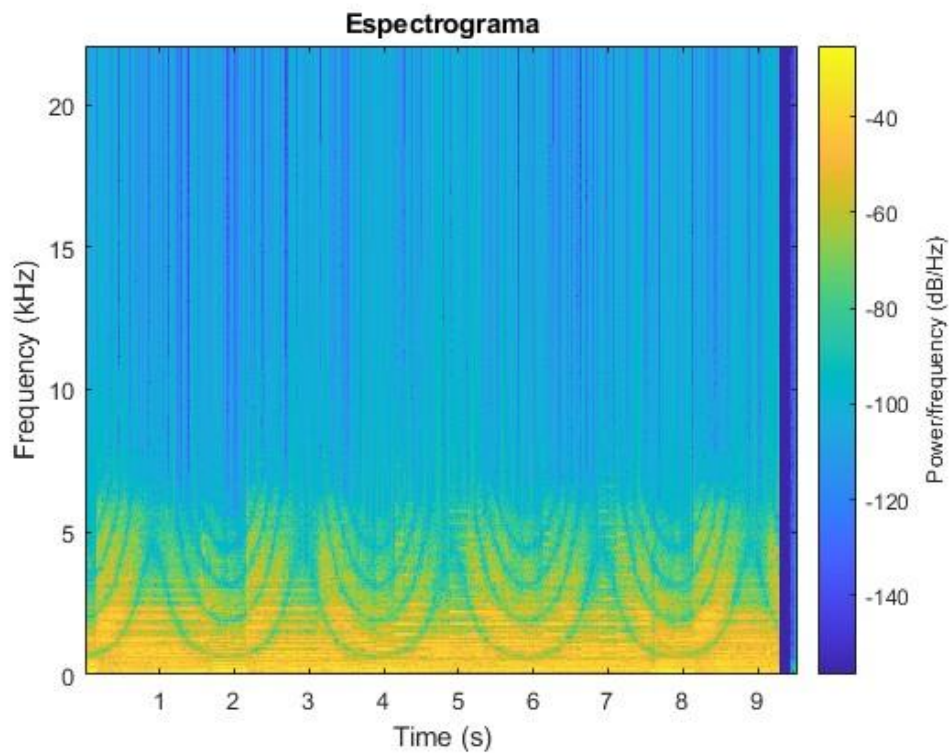
***Figura 1.7. Señal modulada.***

En las Figuras 1.8 y 1.9 se muestra el espectrograma de ambas señales para ilustrar de manera detallada cómo varía la potencia de la señal en función de la frecuencia durante un intervalo de tiempo. En primer lugar, se observa la señal limpia sin el efecto aplicado.





**Figura 1.8. Espectrograma de la señal limpia.**



**Figura 1.9. Espectrograma de la señal modulada.**



Se observa que, para el mismo intervalo de tiempo, ambas señales alcanzan valores de potencia muy similares, en la señal de audio limpia (Figura 1.8), la distribución de potencia es uniforme a lo largo del tiempo, indicando que la señal no sufre cambios significativos durante este intervalo. Por otro lado, en la Figura 1.9 se aprecian circunvoluciones dentro de las franjas de mayor potencia que se desplazan a lo largo del intervalo de tiempo. Estas representan las modulaciones que aplica el propio efecto, el cual introduce retardos en la señal original.

## 2. Filtro de peine

Los efectos modulados a partir del retardo de una señal de audio están realizados con circuitos cuya respuesta frecuencial es la de un filtro de peine. En general este tipo de filtrado se produce cuando a una señal de audio se le suma la misma señal retardada en un corto periodo de tiempo, estando este comprendido entre los 0 y los 50 ms aproximadamente.

Aunque hay casos en los que accidentalmente se puede provocar este filtrado y por lo tanto se querrá evitar:

- Debido a la reflexión: El sonido puede ser reflejado por superficies (suelo, techo, paredes) por lo que, si estuviésemos reproduciendo el sonido o realizando una grabación en una zona en la que no se han tenido en cuenta posibles reflexiones, los amplificadores o altavoces que estemos utilizando pueden generar un filtrado de peine indeseado.
- Debido a la utilización de varios micrófonos: La utilización de varios micrófonos de manera simultánea puede llegar a provocar este efecto, por ello se debe controlar la distancia entre ellos y su correcta colocación para evitarlo.

Una posible clasificación de los efectos vendrá dada por el rango de retardo de cada uno. Los principales efectos que utilizan este tipo de filtrado son: *Chorus*, *Echo*, *Slapback* y *Flanger*, en la Tabla 1 se observa como varían dependiendo del rango de retardo de tiempo.

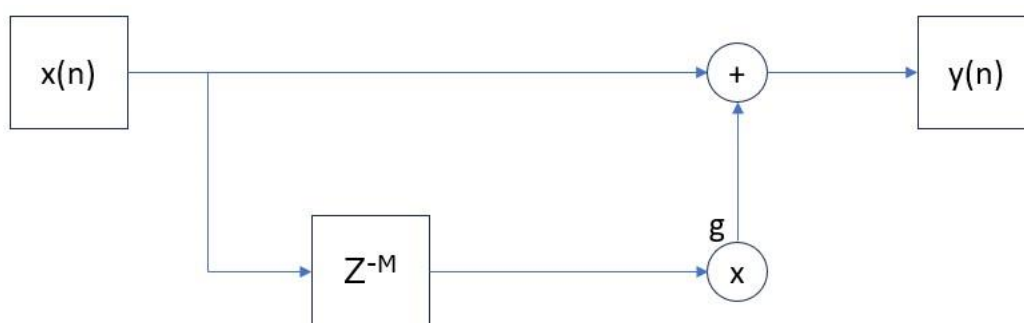
Rango de retardo (ms)	Nombre
10 - 25	<i>Chorus</i>
> 50	<i>Echo</i>
25 - 50	<i>Slapback</i>
0 - 15	<i>Flanger</i>

**Tabla 2.1. Efectos y su retardo.**

Los filtros de peine pueden implementarse a partir de filtros digitales de respuesta finita a un impulso o *FIR (Finite Impulse Response)*, o también a partir de filtros de respuesta infinita a un impulso o *IIR (Infinite Impulse Response)*. En los siguientes apartados se presentan las características de estos filtros digitales.

### 2.1 Filtro *FIR (Finite Impulse Response)*

Vamos a considerar en este apartado señales muestreadas en el dominio del tiempo. El tipo de filtrado considerado en este apartado consiste en retardar ligeramente una copia de la señal de entrada. Para que el efecto sea perceptible esta señal retardada deberá ser sumada con la señal de entrada, obteniendo en la salida una señal suma de la señal original más la señal original retardada.



**Figura 2.1. Filtro *FIR* [2].**

Este efecto consta de dos parámetros de ajuste:

- El tiempo de retardo  $T$ .
- La amplitud de la señal retardada respecto de la señal original.

El efecto vendrá dado por la ecuación la siguiente:

$$y(n) = x(n) + g \cdot x(n - M) \quad (2.1)$$

$M$  será el retardo de la señal y  $g$  un factor de escala aplicado a dicha señal retardada.

$M$  viene dado por:

$$M = \frac{T}{f_s} \quad (2.2)$$

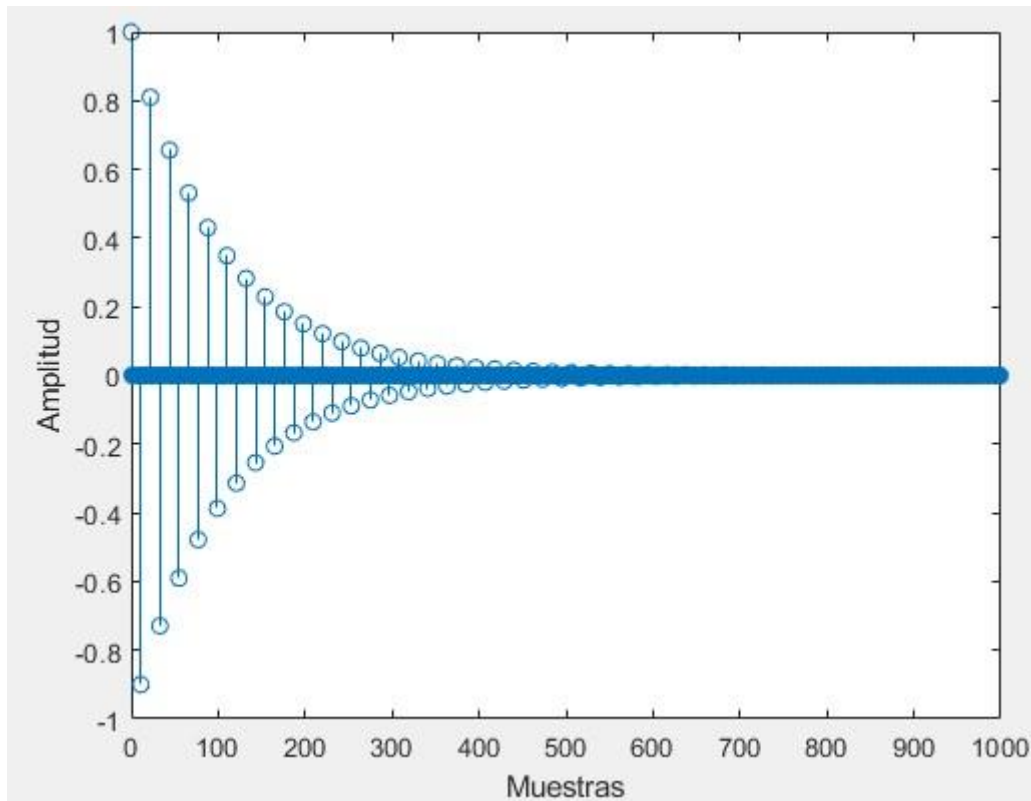
$T$  representa el periodo y  $f_s$  la frecuencia de muestreo.

Y su función de transferencia en el dominio  $z$  se expresa:

$$H(z) = \frac{Y(z)}{X(z)} \quad (2.3)$$

$$H(z) = 1 + gz^{-M} = \frac{z^M + g}{z^M} \quad (2.4)$$

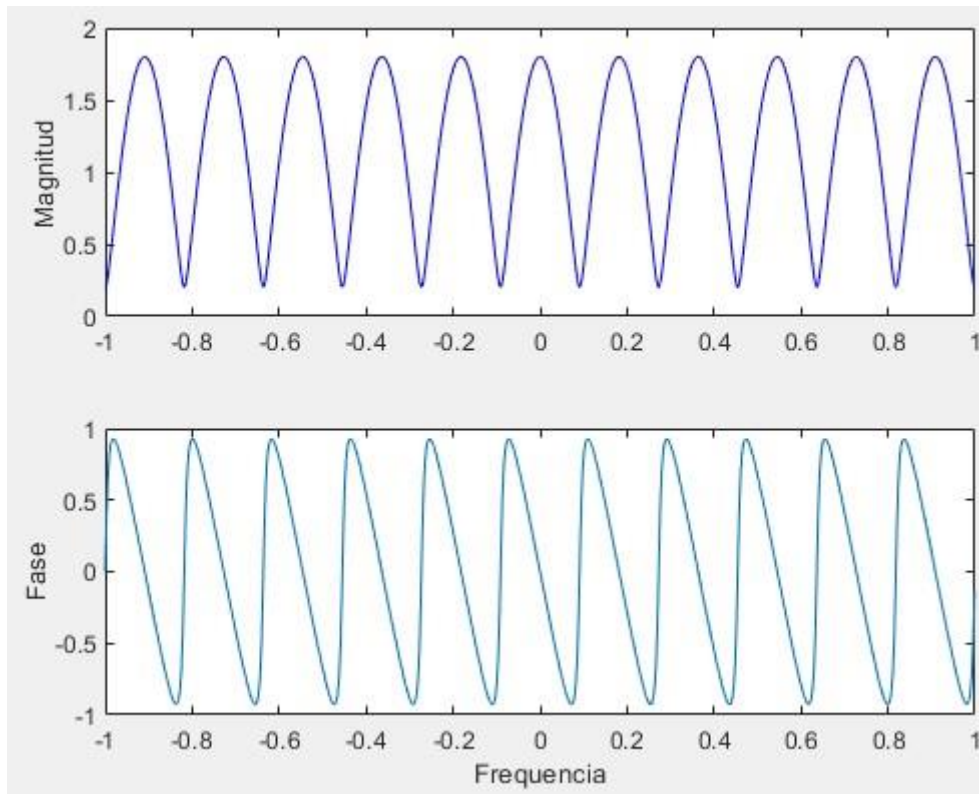
La respuesta al impulso de este filtro se puede observar en el gráfico siguiente:



**Figura 2.2. Respuesta a un impulso del filtro FIR.**

En el instante  $t = 0$  la única contribución que tenemos es la del factor de escala  $g_x$ , obteniendo un valor de 0,9, la salida irá disminuyendo conforme avanza el tiempo ya que el retardo va aumentando a razón de  $(n - M)$ . Como se puede ver en la Figura 2.2 es un filtro de respuesta finita ya que llegará un momento en el que su salida es cero.

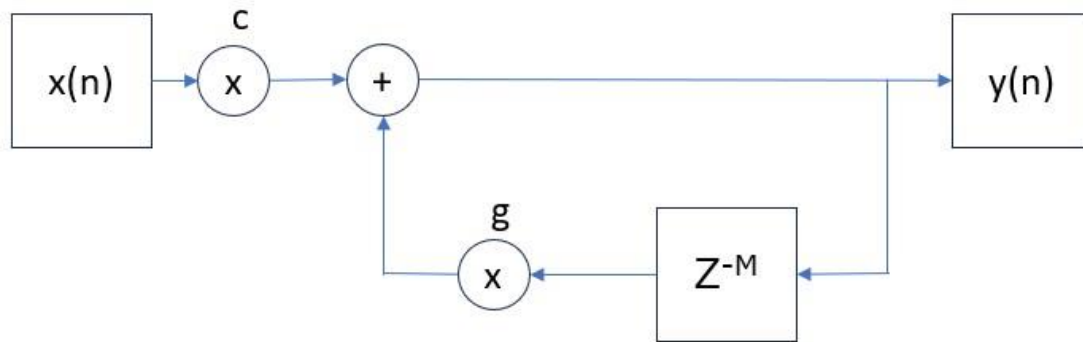
La función de transferencia de este tipo de filtro muestra una semejanza con un peine como se muestra en la Figura 2.3, de ahí proviene su nombre.



**Figura 2.3. Respuesta del filtro FIR.**

## 2.2 Filtro IIR (*Infinite Impulse Response*)

En este tipo de filtro la señal de entrada es sumada con la señal de salida que es retardada y realimentada hacia la entrada. Se puede decir entonces, que este tipo de filtro usa una versión retardada y realimentada de la señal de salida y una versión retardada de la señal de entrada por lo menos en su primer ciclo. Cada vez que la señal atraviesa la línea de retardo esta es atenuada por el factor  $g$ . Por ello se tiene un factor de escala  $c$  en la entrada para poder compensar la amplificación producida.



**Figura 2.4. Filtro IIR [2].**

Su ecuación y función de transferencia vienen dadas por:

$$y(n) = cx(n) + gy(n - M) \quad (2.5)$$

Siendo  $M$ :

$$M = \frac{T}{f_s} \quad (2.6)$$

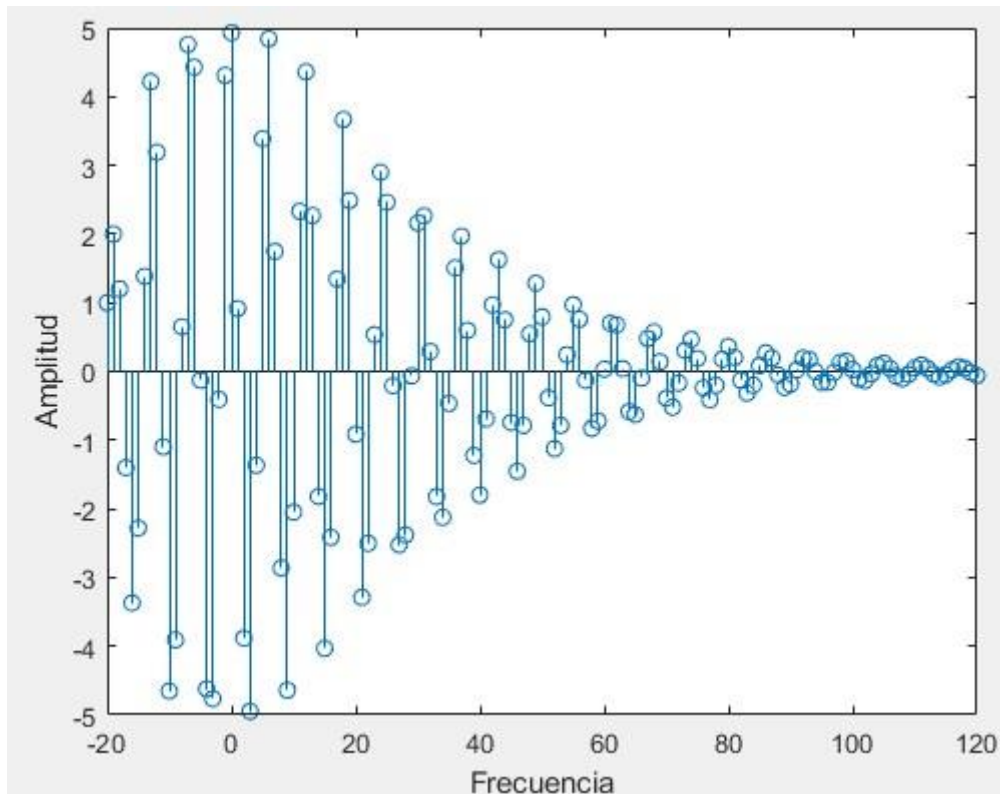
$T$  representa el periodo y  $f_s$  la frecuencia de muestreo.

Y la función de transferencia en el dominio  $z$  se expresa:

$$H(z) = \frac{c}{(1 - gz^{-M})} \quad (2.7)$$

Debido a la realimentación el tiempo de respuesta de este filtro es infinito. Después de cada retardo una copia de la señal de entrada saldrá con una amplitud de  $g^p$ , siendo  $p$  el número de ciclos que ha pasado la señal por la línea de retardo.

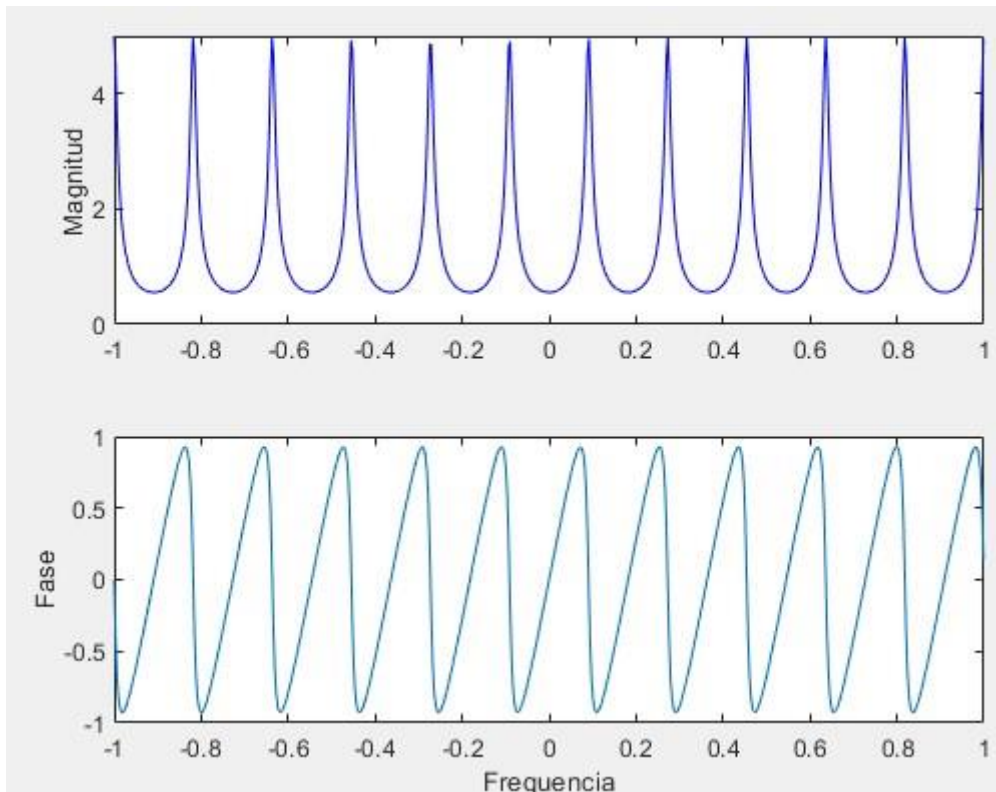
La respuesta a un impulso de este filtro se puede observar en la Figura 2.5:



**Figura 2.5. Respuesta a un impulso filtro IIR.**

Inicialmente se observa que tiene una gran amplitud ya que la señal de impulso entra y sale integra. La realimentación de la salida va sumándose a la entrada conforme pasan los ciclos, una vez no hay entrada el sistema se va realimentando una y otra vez con la señal de salida que cada vez es más débil y va tendiendo a cero.

La función de transferencia de este tipo de filtro muestra una semejanza con el filtro FIR, con la particularidad que este es similar a un peine invertido (Figura 2.6).



**Figura 2.6. Respuesta del Filtro IIR.**

### 3. Circuito analógico

El prototipo de circuito analógico (Anexo 1) ha abarcado la mayor parte de este proyecto, realizando múltiples pruebas de escucha y ensayos con distintas configuraciones y componentes en el laboratorio. Para su mejor explicación se dividirá el circuito en las secciones que se comentan a continuación:

- Entrada de la guitarra
- *BBD* (Bucket Brigade Device)
- Oscilador de baja frecuencia (*LFO*, por sus siglas en inglés)
- Sección de señal retardada
- Sección final y señal modulada

#### 3.1 Entrada de la guitarra

La parte inicial de este circuito, la señal de guitarra limpia entra a través de un conector mono Jack ¼" hacia un amplificador no inversor, este con una ganancia que viene dada por:

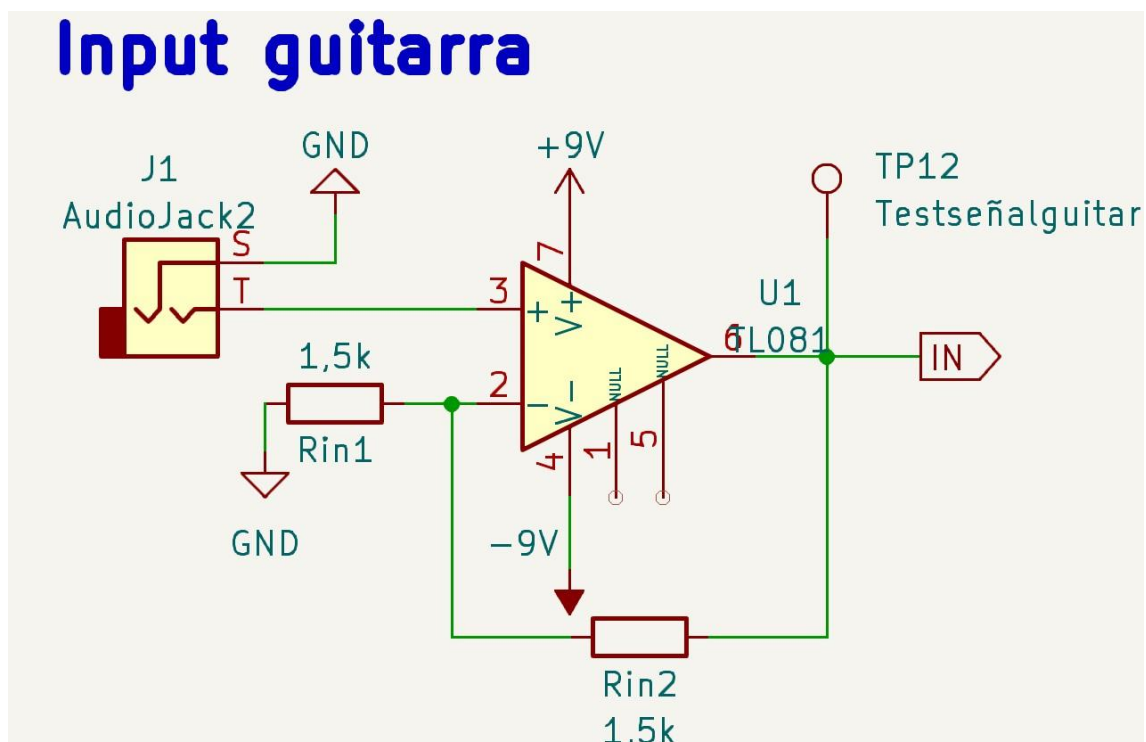


$$A = 1 + \frac{R_{in2}}{R_{in1}} \quad (3.1)$$

$$A = 1 + \frac{4,7 \text{ k}\Omega}{1,5 \text{ k}\Omega} = 4,13 \quad (3.2)$$

Esta señal entra al *BBD* donde será retardada y modulada y además será sumada con dicha señal modulada mediante un sumador, siendo la señal resultante la salida de este circuito *flanger*.

La decisión de tomar esta ganancia se tomó porque, si no se amplificaba la señal de entrada tanto a la salida del pedal como a la entrada del *BBD*, se producía una señal muy débil y no se apreciaba el efecto *flanger*. Tras diversas pruebas de escucha esta ganancia satisfacía las necesidades.

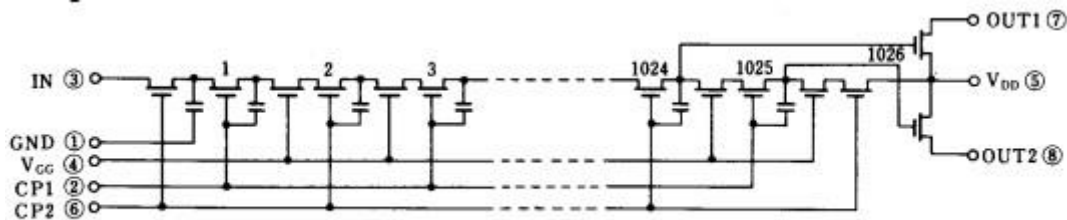


**Figura 3.1. Entrada señal de guitarra.**

### 3.2 BBD (Bucket Brigade Device)

El núcleo de un pedal *flanger* es la sección de retardo de tiempo, implementada mediante el uso de un dispositivo *BBD* (*Bucket Brigade*

Device) (Anexo3). El *BBD* se puede asimilar a un registro de desplazamiento en el que un voltaje de entrada es muestreado, pasando de etapa en etapa a una velocidad determinada controlada por las frecuencias de unas señales señal de reloj *CP1* y *CP2*, las cuales han sido generadas por el oscilador de baja frecuencia o *LFO* (*Low Frequency Oscillator*).



**Figura 3.2. Esquema del BBD MN3207 [1].**

En la Figura 3.2 se observa el esquema principal del *BBD* que se ha utilizado en el diseño de este proyecto, el *MN3207*. Se trata de un *BBD* de 1024 etapas. La señal de entrada se aplica al primer *MOSFET* (*Metal Oxide Semiconductor Field-Effect Transistor*) por la fuente de este (*source*). La señal de entrada se va desplazando de etapa en etapa a través de los drenadores (*drain*) hasta alcanzar las salidas. El desplazamiento es controlado por las señales de reloj *CP1* y *CP2*, que consisten en pulsos desfasados entre sí. Al aplicarse a las puertas de los *MOSFET* (*Gate*) van produciendo la apertura y cierre de estos, permitiendo que la señal se vaya transfiriendo entre etapas. Cuando la muestra de tensión se aplica a la siguiente etapa, es almacenada en los condensadores hasta que pasa a la siguiente. Este proceso es repetido con las 1024 etapas hasta alcanzar la salida, lo que produce el retardo deseado en la señal. En concreto, este dispositivo tiene dos salidas *OUT1* y *OUT2*, que previamente serán sumadas para obtener nuestra señal retardada. Cuanto mayor sea la frecuencia de muestreo de las señales de reloj, menor será el retardo de las señales de salida. Por lo tanto, el máximo valor de retardo (*T*) que nos ofrece el *BBD* dependerá del número de etapas (*N*) de este y de la frecuencia mínima de la señal de reloj ( $f_{clk}$ ) que tolera, siendo para el caso del *MN3207*:

$$f_{clk(min)} = 10 \text{ KHz}$$

$$T_{max} = \frac{N}{2f_{clk(min)}} \quad (3.3)$$

$$T_{max} = \frac{1024}{2 \cdot 10 \text{ KHz}} = 51,2 \text{ ms}$$

Para el retardo mínimo se tiene:

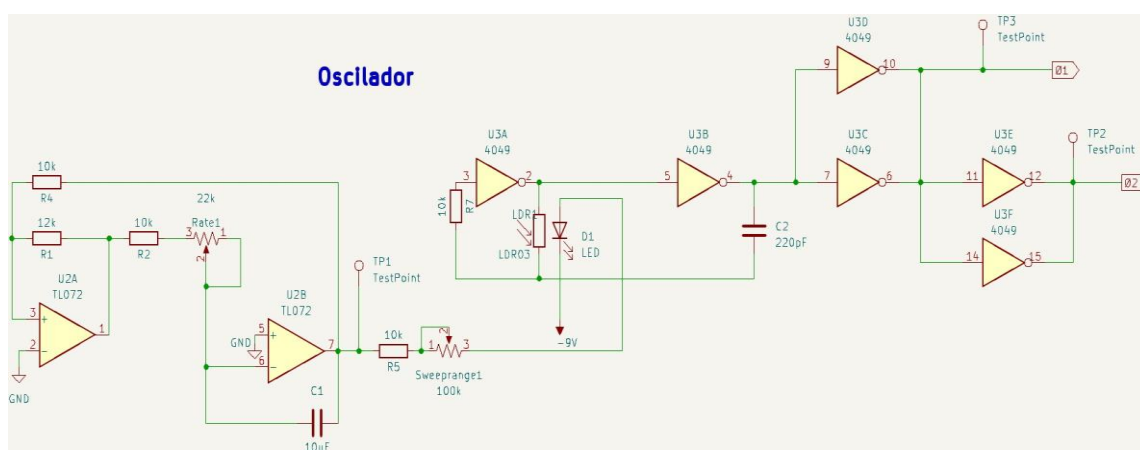
$$f_{clk(min)} = 10 \text{ KHz}$$

$$T_{min} = \frac{1024}{2 \cdot 200 \text{ KHz}} = 2,54 \text{ ms}$$

Se observa por lo tanto que este BBD puede cumplir con el rango de retardo necesario para el efecto *flanger* de entre 0 y 15 milisegundos.

### 3.3 Oscilador de baja frecuencia *LFO* (*Low Frequency Oscillator*)

El *BBD* necesita de dos señales de reloj, las cuales producen la apertura y cierre de los *MOSFET*, y por lo tanto que la señal se transfiera de etapa en etapa. Existen algunos generadores de reloj compatibles con los *BBD*. En concreto, para el *MN3207* se encuentra disponible el *MN3102*. Pero, tras diversas pruebas en las que no se consiguió que este generara una señal satisfactoria, se optó por realizar un generador propio como se muestra en la siguiente imagen.



**Figura 3.3. LFO [3].**

El CI *TL072* es un amplificador operacional dual. Empleando este circuito se implementa un generador de señal de barrido triangular, cuya frecuencia se controla mediante el potenciómetro *Rate* con el fin de variar la velocidad del retardo de tiempo.

El generador de onda triangular incorpora dos bloques: un biestable y un integrador inversor (Figura 3.5).

- El primero está compuesto por el amplificador operacional realimentado positivamente,  $R_1$  y  $R_2$ . Debido a que se introduce realimentación positiva, la salida  $v_C$  del amplificador operacional (que se considera ideal) solo puede alcanzar dos valores:  $+V_{CC}$  o  $-V_{CC}$ .

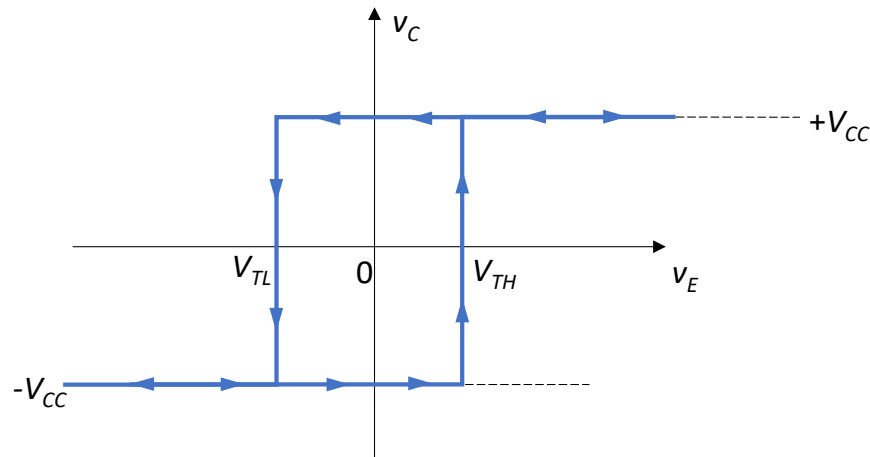
El circuito se comporta aisladamente como un comparador con histéresis (también conocido biestable, o como *disparador de Schmitt*). Supongamos que la salida  $v_C$  está a nivel alto ( $+V_{CC}$ ). Para llevar  $v_C$  a nivel bajo, la tensión  $v_O$  se debe hacer suficientemente negativa, de tal forma que la tensión de la entrada no inversora del operacional se reduzca a cero. Puede comprobarse que el valor de la tensión necesaria para que la salida pase de nivel alto a nivel bajo resulta ser [8]:

$$V_{TL} = -V_{CC} \frac{R_1}{R_2} \quad (3.4)$$

Y para que la salida  $v_C$  pase de nivel bajo a nivel alto, la tensión  $v_O$  debe alcanzar el valor:

$$V_{TH} = V_{CC} \frac{R_1}{R_2} \quad (3.5)$$

Las tensiones  $V_{TH}$  y  $V_{TL}$  que deben alcanzarse para provocar los cambios de estado se conocen como *tensiones de disparo*. La característica de transferencia en tensión se muestra en la Figura 3.4.

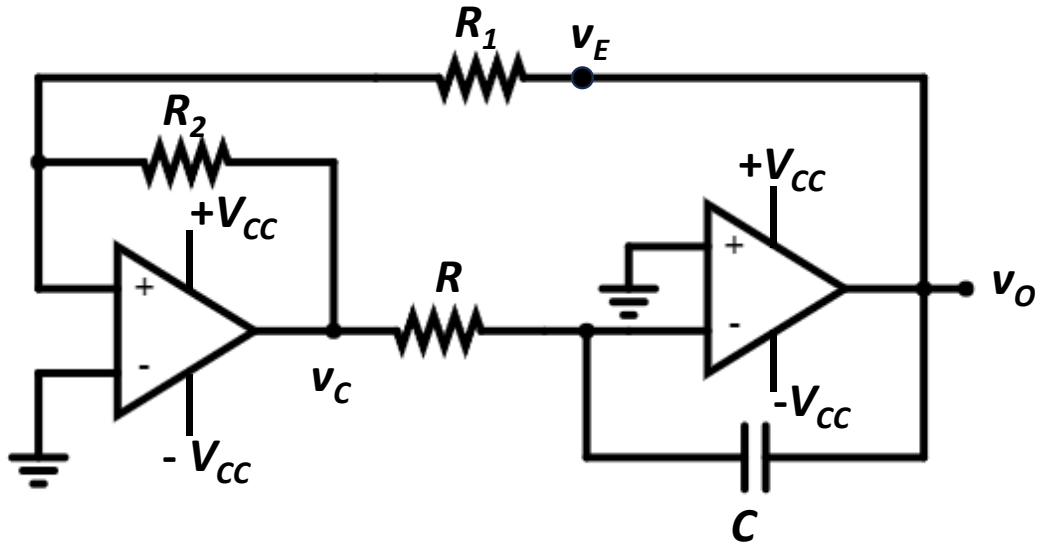


**Figura 3.4. Característica de transferencia en tensión.**

- El segundo está integrado por  $R$ ,  $C$  y el amplificador operacional realimentado negativamente. Este circuito se comporta como un integrador inversor, comprobándose de manera inmediata la siguiente relación [8]:

$$v_o = -\frac{1}{RC} \int v_c \quad (3.6)$$

Vamos a describir el funcionamiento del circuito como se indica en la referencia [8]. Supongamos que la salida  $v_c$  está a nivel alto. Por la resistencia  $R$  circula entonces una corriente igual a  $V_{CC}/R$  - ya que las dos entradas del operacional del integrador están a la misma tensión ( $0$  V) debido a la realimentación negativa. Esta corriente también circula por el condensador, de modo que la salida  $v_o$  del integrador disminuye linealmente con una pendiente  $-V_{CC}/RC$ . Cuando la tensión alcanza el umbral inferior  $V_{TL}$ , la salida  $v_c$  del biestable pasa a nivel bajo ( $-V_{CC}$ ). A partir de este instante se invierte el sentido de la corriente por el condensador (con el mismo valor,  $V_{CC}/R$ ) y la salida del integrador crece linealmente con una pendiente  $+V_{CC}/RC$ . El proceso continúa hasta que dicha tensión alcanza el umbral superior  $V_{TH}$ , momento en el cual la salida del biestable pasa nuevamente a nivel alto, empezando un nuevo ciclo. De esta forma el circuito puede generar tanto una onda cuadrada como una onda triangular.



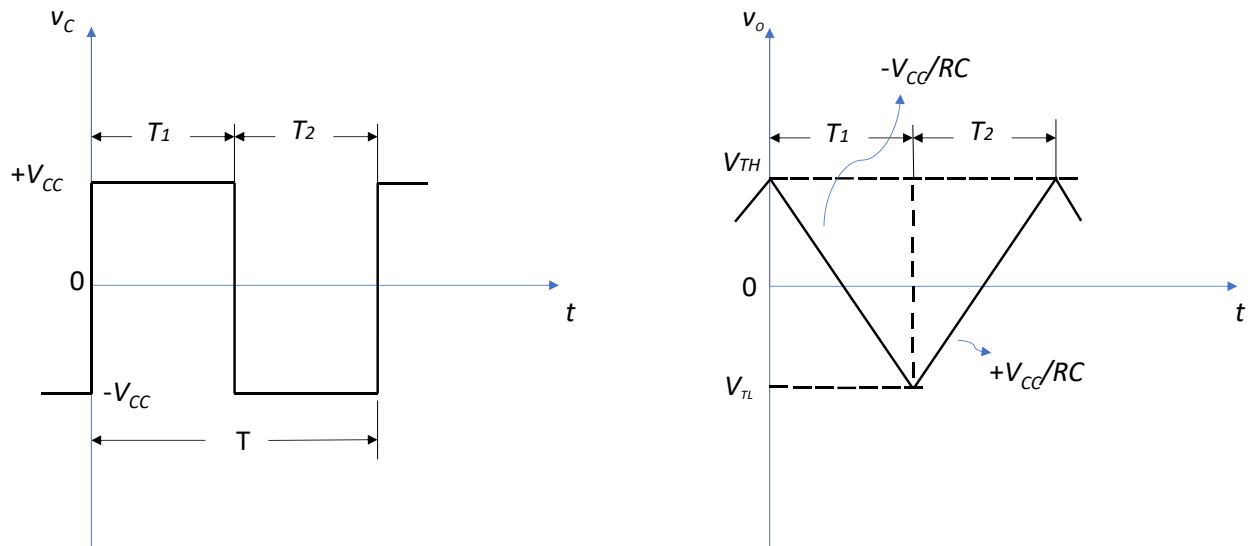
**Figura 3.5. Circuito generador de onda.**

Vamos a determinar la expresión del periodo  $T = T_1 + T_2$  de ambas señales. Observando la Figura 3.6:

$$\frac{V_{TH} - V_{TL}}{T_1} = \frac{V_{CC}}{RC} \rightarrow T_1 = \frac{V_{TH} - V_{TL}}{V_{CC}} \quad (3.7)$$

Se llega a la misma expresión para  $T_2$ :

$$T_2 = \frac{V_{TH} - V_{TL}}{V_{CC}} \quad (3.8)$$

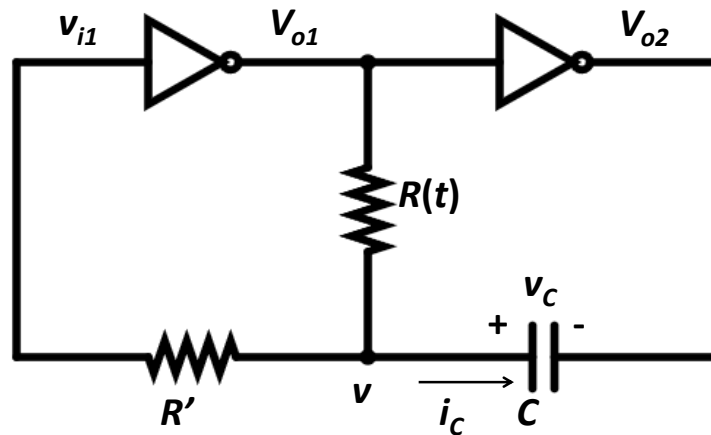


**Figura 3.6. Ondas de salida.**

La señal de salida que obtenemos de esta sección pasa por un potenciómetro *Sweep Range* encargado de controlar la cantidad de desviación de la frecuencia del reloj. La señal se aplica a un octoacoplador formado por un *LED* (*Light Emitting Diode*) y una *LDR* (*Light Dependent Resistor*) o fotorresistor. Al *LED* se le aplica una tensión de -9 voltios en su cátodo. La luminosidad irá variando, dependiendo de la corriente que atraviese el *LED*. Si la tensión aplicada al *LED* supera los -9 voltios circulará la corriente de ánodo a cátodo provocando la iluminación del *LED*. Dependiendo del valor de la tensión aplicada al *LED*, la luminosidad será mayor o menor, lo cual afecta al valor de la resistencia de la *LDR*. Como la tensión aplicada varía en el tiempo, lo mismo ocurre con la resistencia de la *LDR*.

En el circuito de la Figura 3.4 se muestra el oscilador con inversores CMOS (Anexo 6) utilizado para la generación de las señales de reloj. Vamos a analizar su funcionamiento suponiendo que el nivel lógico "1" de la salida de cada puerta inversora se corresponde con la tensión  $V_{DD}$  de alimentación, mientras que para el nivel lógico "0" la tensión es 0. El procedimiento se simplifica suponiendo también que la resistencia de salida de las puertas es nula y su resistencia de entrada infinita, en cuyo caso las tensiones  $v_{i1}$  y  $v$  coinciden. Además, el circuito solo puede encontrarse en dos estados: (1)  $V_{o1} = V_{DD}$ ,  $V_{o2} = 0$ ; (2)  $V_{o1}(0) = 0$ ,  $V_{o2} = V_{DD}$ . Por simplicidad, consideraremos que el cambio de estado se produce cuando la tensión de entrada de las puertas alcanza el valor umbral  $V_T$ . Como veremos, el circuito produce en la salida una onda cuadrada debido a los procesos de carga y descarga del condensador, que provocan cambios en las tensiones de entrada y, a su vez, cambios

de estado sucesivos. Como las salidas no se encuentran permanentemente en un estado estable, este tipo de circuitos se conocen como *astables* o *aestables*.



**Figura 3.7. Oscilador CMOS [4].**

Suponemos inicialmente que el circuito ha evolucionado hasta el estado en que  $V_{o2} = 0$  y la entrada  $v_{i1}$  se encuentra a la tensión  $V_T$ . Un instante antes de que la salida  $V_{o2}$  pase a nivel alto, en  $t = 0^-$  se tiene:

$$V_{o1}(0^-) = V_{DD}; \quad V_{o2}(0^-) = 0; \quad v(0^-) = v_{i1}(0^-) = V_T$$

por lo que el condensador está inicialmente cargado a la tensión  $V_T$ , es decir,  $v_c(0^-) = V_T$ .

En el instante  $t = 0^+$  la salida  $V_{o2}$  pasa a nivel alto, es decir:

$$V_{o1}(0^+) = 0; \quad V_{o2}(0^+) = V_{DD}; \quad v(0^+) = V_{DD} + V_T$$

ya que la tensión del condensador no puede variar de forma discontinua. A partir de este instante la tensión  $v$  empieza a decrecer hacia cero -siguiendo una ley exponencial- con la constante de tiempo  $t = RC$ . Para determinar el instante  $t = T_1$  en que vuelve a producirse un nuevo cambio de estado, vamos a estudiar el comportamiento del



circuito en este intervalo de tiempo. Relacionamos primero la corriente por el condensador y la resistencia  $R$  con las tensiones:

$$i_c = C \frac{dv_c}{dt} = C \frac{d}{dt}(v - V_{o1}) = C \frac{dv}{dt} \quad (3.9)$$

$$V_{o1} - v = -v = i_c R \quad (3.10)$$

donde se ha tenido en cuenta que por la resistencia  $R'$  no circula corriente -al considerarse infinita la resistencia de entrada de las puertas- y que  $V_{o1}$  se mantiene constante e igual a 0. Combinando las dos últimas relaciones, deducimos la relación:

$$RC \frac{dv}{dt} + v = 0 \quad (3.11)$$

que es una ecuación diferencial de primer orden con la solución:

$$v = K e^{-t/\tau} \quad (3.12)$$

donde  $t = RC$  representa la constante de tiempo y la constante de integración  $K$  se determina teniendo en cuenta el valor inicial de  $v$ , resultando:

$$v = (V_{DD} + V_T) e^{-t/\tau} \quad (3.13)$$

Esta relación es válida mientras la salida  $V_{o2}$  se mantiene a nivel alto. El cambio de estado se produce cuando  $v$  se iguala a  $V_T$ , con lo que podemos determinar  $T_1$ :

$$V_T = (V_{DD} + V_T) e^{-T_1/\tau} \quad (3.14)$$

$$T_1 = \tau \ln \frac{V_{DD} + V_T}{V_T} \quad (3.15)$$

Un instante antes del nuevo cambio de estado el condensador se encuentra cargado a la tensión  $v_C(T_1^-) = V_T - V_{DD}$ . La salida  $V_{o2}$  pasa a nivel bajo en el instante  $t = T_1^+$ . Ahora:

$$V_{o1}(T_1^+) = V_{DD}; V_{o2}(T_1^+) = 0;$$

$$v(T_1^+) = V_T - V_{DD} \quad (3.16)$$

porque la tensión del condensador no puede variar de forma discontinua. Analizando el circuito como antes, se comprueba que la duración del nuevo estado es:

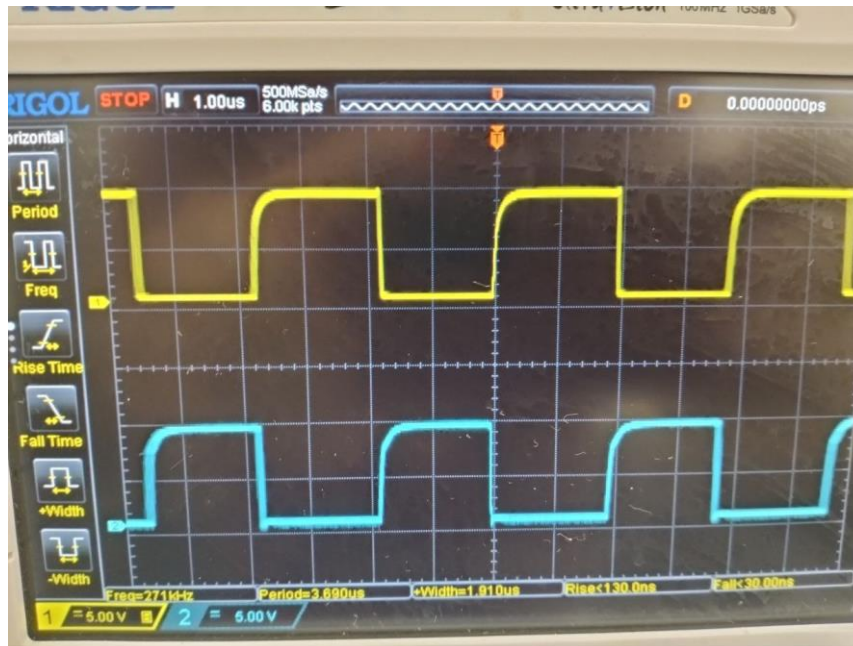
$$T_2 = \tau \ln \frac{2V_{DD} - V_T}{V_{DD} - V_T} \quad (3.17)$$

El periodo de la onda cuadrada se expresa como  $T = T_1 + T_2$ . En el caso particular  $V_T = V_{DD}/2$  (4), se obtiene:

$$T = 2\tau \ln(3) = 2RC \ln(3) \quad (3.18)$$

El periodo de la onda cuadrada varía con el tiempo porque también lo hace la resistencia  $R$ . El circuito produce de esta manera un tren de pulsos con periodo variable. La resistencia  $R'$  no juega ningún papel en este análisis, en el que se han hecho varias simplificaciones. Sin embargo, debe elegirse de un valor adecuado para limitar la corriente por los diodos de protección de los transistores MOSFET de las puertas [4].

Finalmente, la señal se aplica a un inversor. En concreto, se ha utilizado el modelo *CD4049UB*, el cual incorpora seis inversores (cada inversor produce la negación lógica de su entrada). Con este circuito se generan las señales de reloj  $\Phi_1$  y  $\Phi_2$  aplicadas a nuestro *BBD* (Figura 3.5).



**Figura 3.8. Señales de reloj  $\Phi_1$  y  $\Phi_2$ .**

### 3.4 Sección de señal retardada

La señal de la guitarra se aplica al *BBD* (*MN3207*), como se puede observar en la Figura 3.40 sumándole un *offset* de 4,5 V. Los pines 2 y 6 del circuito integrado son las entradas de señal de reloj  $\Phi_1$  y  $\Phi_2$  que se han generado en el oscilador de baja frecuencia (*LFO*). El pin número 5 es la alimentación del integrado ( $V_{DD}$ ) la cual según especificaciones del fabricante podía estar entre 4 y 10 voltios, pudiendo aprovechar la alimentación de +9 voltios que se tiene para todos los integrados del circuito. El pin 4 ( $V_{GG}$ ) es la alimentación de las puertas (*gates*) de los *MOSFET* del *BBD*, que según el fabricante debe ser igual a:

$$V_{GG} = \frac{14}{15} V_{DD} \quad (3.19)$$

Es decir:

$$V_{GG} = \frac{14}{15} 9V = 8,4 V$$

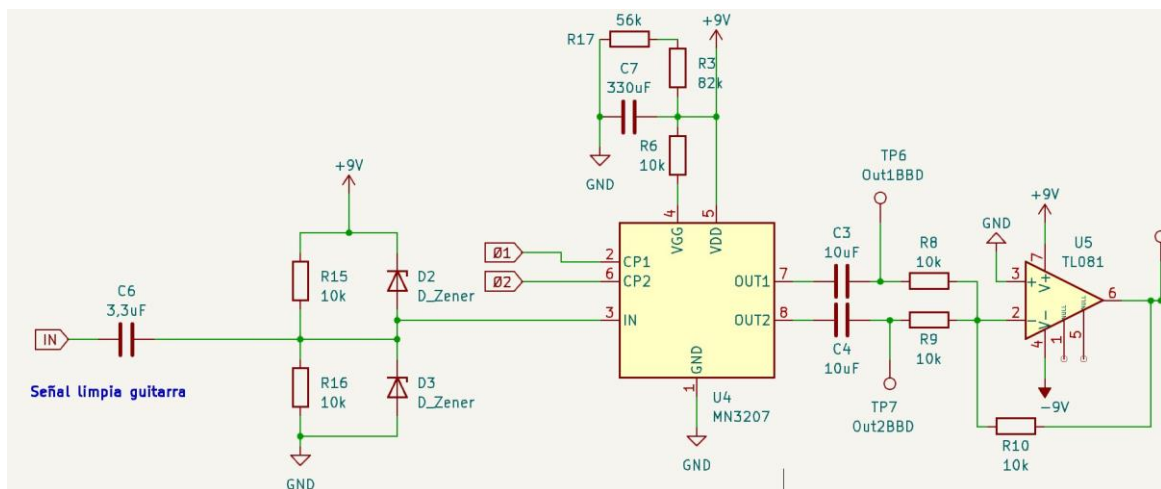
Para conseguir este voltaje específico se ha realizado un partidor de tensión. La suma de las resistencias  $R_{17}$  y  $R_3$  en serie es igual:

$$R_T = 56 \text{ k}\Omega + 82 \text{ k}\Omega = 138 \text{ k}\Omega$$

$$V_{GG} = V_{DD} \frac{R_T}{R_T + R_6} \quad (3.20)$$

$$V_{GG} = 9V \frac{138\text{k}\Omega}{138\text{k}\Omega + 10\text{k}\Omega} = 8,4 \text{ V}$$

Finalmente, los pines 7 y 8 son dos señales moduladas en amplitud y fase, que se mezclan con el sumador basado en el CI U5, obteniéndose una señal modulada de mayor amplitud. Las resistencias  $R_8$ ,  $R_9$  y  $R_{10}$  tienen el mismo valor, ya que en este punto no nos interesa amplificar, la señal.



**Figura 3.9. Entrada de señal al BBD y salida.**

### 3.5 Sección final y señal modulada

Una vez obtenida la señal modulada, esta se transmite a través de las dos últimas etapas antes de obtener nuestra señal con efecto. La señal

de salida del sumador anterior es filtrada por un filtro pasa baja de primer orden, cuya frecuencia de corte es:

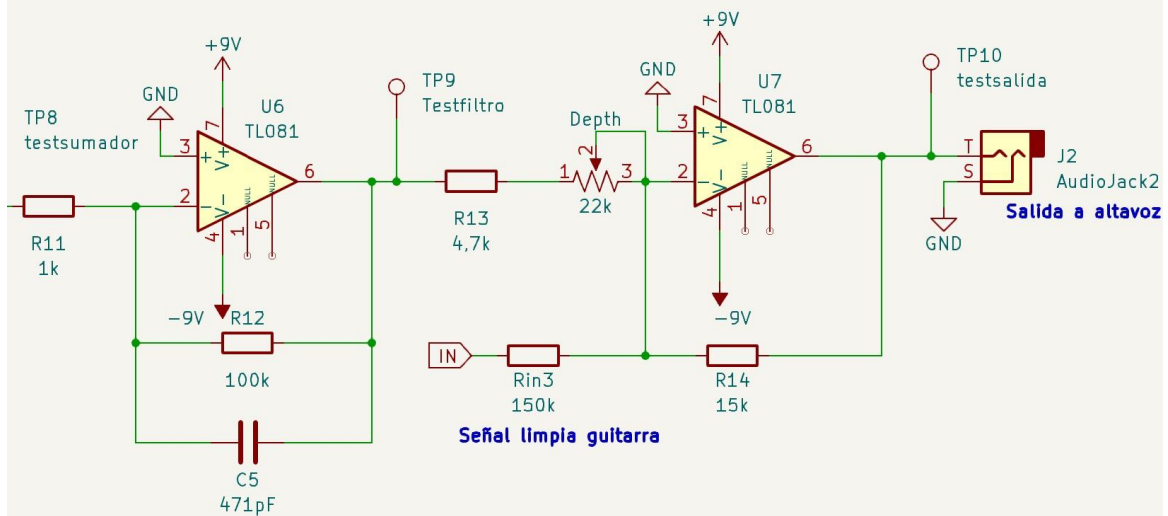
$$f_c = \frac{1}{2\pi R_{12} C_5} \quad (3.21)$$

$$f_c = \frac{1}{2\pi 100k\Omega 471pF} = 3,4 \text{ kHz}$$

En este punto fue necesario aumentar la resistencia  $R_{12}$  para aumentar la amplitud de la señal filtrada, ya que en las pruebas de escucha se observó que la señal modulada era pequeña en comparación a la señal sin tratar. Cuando se realizaba la suma de la señal "limpia" y la modulada, la contribución de la primera era mayor, teniendo como resultado un efecto *flanger* casi imperceptible.

Por último, se implementa un sumador que se encarga de sumar la señal original con la modulada. En la entrada de este se conecta un potenciómetro *Depth* encargado de controlar la cantidad de señal modulada que se le suma a la señal original. Debido a los problemas anteriormente comentados, de la dificultad para percibir el efecto *flanger* en las pruebas de escucha, también se puede observar cómo a la entrada del sumador final, al que se le aplica la señal original de la guitarra, se añadió una resistencia  $R_{in3}$  para limitar la señal de esta y de este modo conseguir que la señal retardada tuviese más presencia. A la salida de este se añade otro Jack mono hembra de 1/4", con el cual podremos conectar un cable Jack mono macho hacia un altavoz o amplificador.

## BBD y sumadores



**Figura 3.10. Sección final.**

### 4. Placa de circuito impreso (PCB)

Una vez hallada una configuración con la cual podíamos generar el efecto de modulación deseado, pasamos a la fase de diseño de una *PCB* (Printed Circuit Board), de manera que los componentes quedaran soldados a ella. De este modo se esperaba subsanar varios problemas como:

- Evitar el ruido en las señales de audio debidos a los efectos capacitivos provocados por la propia *protoboard* en las que se hicieron las primeras pruebas.
- Evitar el ruido proveniente de las alimentaciones del circuito. La alimentación suministrada por la fuente de laboratorio no era muy estable, y el hecho de no poder usar una masa común para todo el circuito, teniendo que dividir las alimentaciones debido a las limitaciones de espacio de la *protoboard*, se traducían en la aparición de una componente de ruido significativa.
- La *PCB* nos permitirá insertar varios puntos de prueba (*Test Points*) en el circuito para poder verificar las señales y así comprobar su correcto funcionamiento de manera más segura.

El software seleccionado para diseñar el esquema del circuito, así como realizar el enrutado de la *PCB*, fue el *KiCad7.0*, un software gratuito que nos brindó todas las herramientas necesarias para posteriormente realizar la fabricación de la placa. Una vez realizado el esquema eléctrico del pedal se pudo empezar a enrutar, para ello se deben considerar diversos aspectos tales como:

- Enrutamiento de las señales
- Ancho de las pistas y distribución
- Diámetro de las vías
- Disposición de los componentes y uso de huellas adecuadas
- Diseño final

#### 4.1 Enrutamiento de señales

Para el enrutamiento de las señales se siguieron diversas pautas que garantizan un funcionamiento óptimo y algunas impuestas debido a las limitaciones de su fabricación en el laboratorio.

Las pistas que conectaban a los componentes tuvieron que ser colocadas en una misma cara de la placa, ya que no era posible fabricar placas con vías metalizadas que condujeran entre ellas. Por ello, se decidió que todas las pistas que conectaran a los componentes irían por la cara baja de la placa.

Otra consideración a tener en cuenta fue a la hora de colocar pistas cercanas, que estas estén paralelas las unas de las otras y dejar la distancia suficiente entre ellas evitando que formasen ángulos rectos, evitando de este modo la posibilidad de que se produzcan interferencias electromagnéticas producidas por las señales de alta frecuencia.

Tener en cuenta que la unión entre los *pads* (isletas) se debe hacer por medio de pistas, nunca conectándolos entre sí, ya que, si por algún motivo se estuviese calentando un *pad*, debido al componente que esta aloja o a la hora de realizar una soldadura, el calor se acabaría transmitiendo al otro, produciendo una mala disipación térmica, llegando a dañar componentes y dificultando mucho las tareas de reparación en la placa, en el caso de que fuesen necesarias. Del mismo modo se deberán evitar ángulos agudos en las conexiones los *pads* y las pistas. Siempre irán conectados a las pistas de manera perpendicular a estas para asegurar una correcta conexión.

## 4.2 Ancho de las pistas

Durante las pruebas del circuito se observaba que este no consumía intensidades mayores de  $3mA$  por lo que el ancho de las pistas se eligió teniendo en cuenta la norma *ANSI-IPC 2221* por la cual se pueden calcular los anchos de pistas según:

$$Ancho = \frac{\left(\frac{I}{k1\Delta T^{k2}}\right)^{\frac{1}{k3}}}{t^{1,378}} \quad (4.1)$$

Donde:

- $I$  es la corriente máxima ( $A$ )
- $\Delta T$  es el incremento de temperatura máximo ( $^{\circ}C$ )
- $K1$  es una constante para pistas en capas externas con un valor de: 0,048
- $K2$  es una constante para pistas en capas externas con un valor de: 0,44
- $K3$  es una constante para pistas en capas externas con un valor de: 0,725
- $t$  es el espesor de la placa ( $1 \text{ oz/ft}^2 = 35 \mu m$ )

Por lo tanto, si quisiéramos calcular el ancho de una de las pistas de nuestra PCB obtendríamos que para las siguientes características el ancho necesario sería:

<b><math>I</math> (A)</b>	0,3
<b><math>\Delta T</math> (<math>^{\circ}C</math>)</b>	10
<b><math>K1</math></b>	0,048
<b><math>K2</math></b>	0,44
<b><math>K3</math></b>	0,725
<b><math>t</math> (oz/ft<sup>2</sup>)</b>	1

**Tabla 4.1. Valores de nuestra PCB.**



$$\text{Ancho} = \frac{\left(\frac{0,3}{0,048 \cdot 10^{0,44}}\right)^{\frac{1}{0,725}}}{35 \cdot 1,378} = 0,057 \text{ mm}$$

La imposibilidad de realizar pistas de esta anchura en el laboratorio provocó que se sobredimensionaran los anchos hasta  $0,6 \text{ mm}$ . Con este valor evitamos que durante su fabricación el ácido pueda dañar pistas con anchura insuficiente.

#### 4.3 Diámetro de las vías

Las vías utilizadas son pasantes, conectan la cara superior de la placa con la cara inferior. Al tratarse de una placa de fabricación propia se ha tenido en cuenta que el diámetro de la vía sea adecuado, ya que, a la hora de taladrar dichos orificios, diámetros de vía muy pequeños supondrían un problema y dejan poco margen de error, además como ya se ha comentado para el caso de las pistas, si la superficie de la vía fuese muy pequeña al realizar el tratamiento ácido se corre el riesgo de que este las dañe. Por lo que se optó por un diámetro de *pad* de  $2,4 \text{ mm}$  y un diámetro de orificio de  $0,8 \text{ mm}$ .

#### 4.4 Disposición de los componentes y uso de huellas adecuadas

Las huellas de los componentes nos muestran una representación gráfica del mismo, lo que nos permite comprobar cuanto ocupará el componente en la placa y nos facilita mucho el diseño, la distribución y conexionado. Se debe tener en cuenta al elegir las huellas que estas se correspondan con los componentes que tenemos o que se puedan adaptar. En su distribución se han seguido diversas recomendaciones:

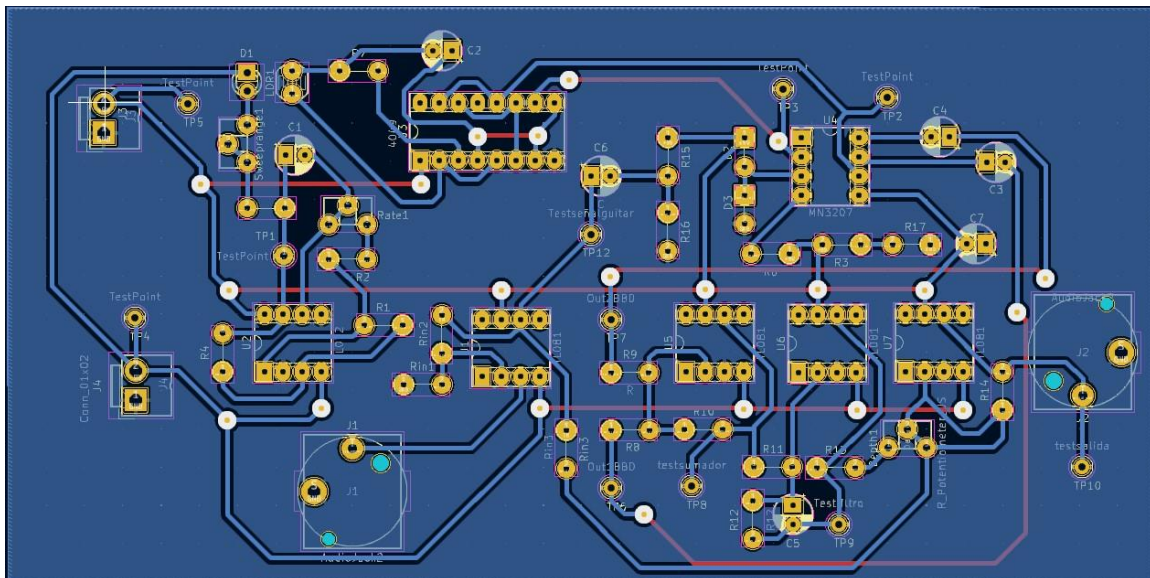
- Se intenta seguir una correcta distribución de estos intentando que los componentes del mismo tipo tengan una misma orientación y que estos estén paralelos a los bordes de la placa, nunca en diagonal, esto nos facilitará su reconocimiento una vez soldados.
- Se decidirá si los componentes van colocados de manera vertical o horizontal dependiendo de las restricciones que tengamos de

tamaño, tanto de la placa, como a la hora de colocar un chasis si esto fuese necesario.

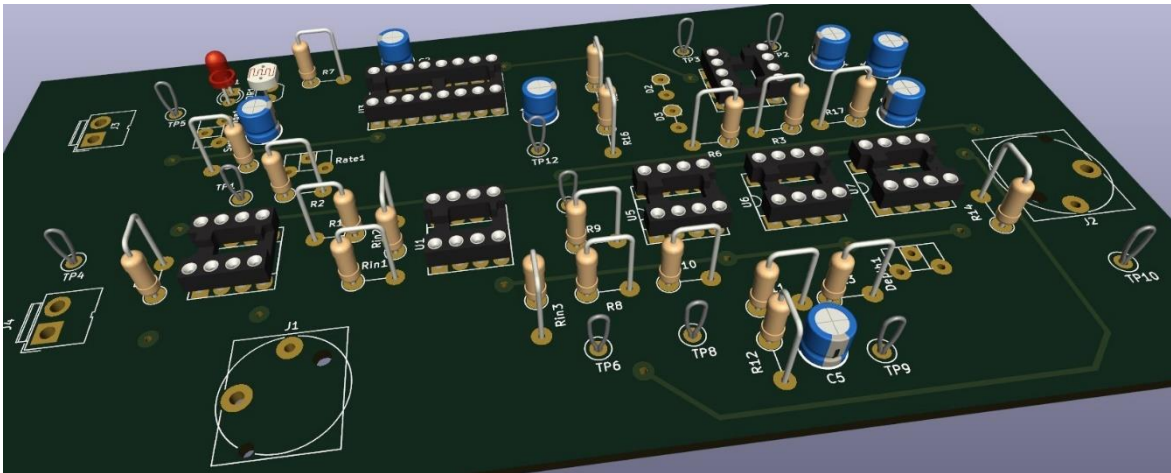
- Dejar espacio en las esquinas de la placa para en caso de querer acoplar esta a una carcasa o chasis, tener espacio para realizar taladros de sujeción.
- Se han colocado *Sockets* (zócalos) para los circuitos integrados, de este modo se evitan riesgos a la hora de soldarlos y en caso de que haya que realizar la sustitución de alguno, se hace de manera inmediata.
- Se ha colocado en la cara de debajo de la placa el plano de tierra.

#### 4.5 Diseño final

Una vez realizado el esquema del circuito mediante el editor de placas que nos ofrece el KiCad7.0, se realiza el diseño de la *PCB* colocando todas las pistas, vías y componentes de la manera más adecuada posible. Una vez finalizado, el programa nos da la opción previsualizar la placa gracias a su visor 3D (Figura 4.2).



**Figura 4.1. Placa vista desde el editor de PCB en KiCad7.0.**

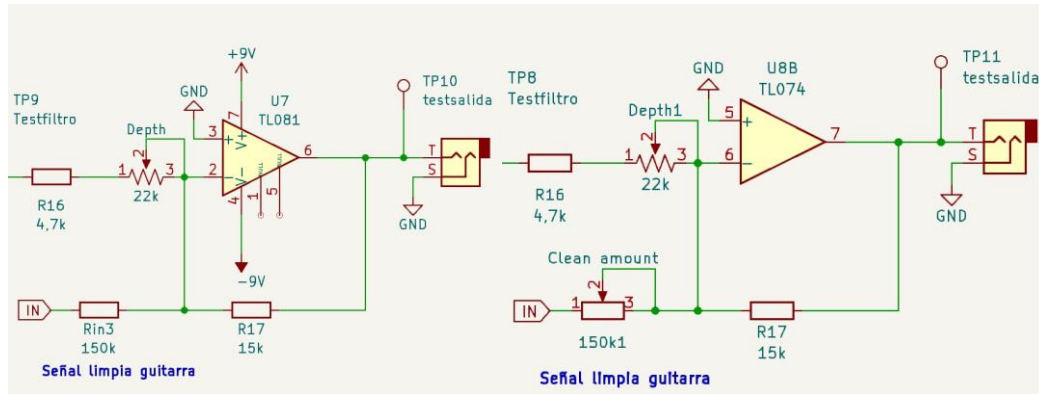


**Figura 4.2. Imagen 3D del prototipo.**

#### 4.6 Mejoras al diseño analógico

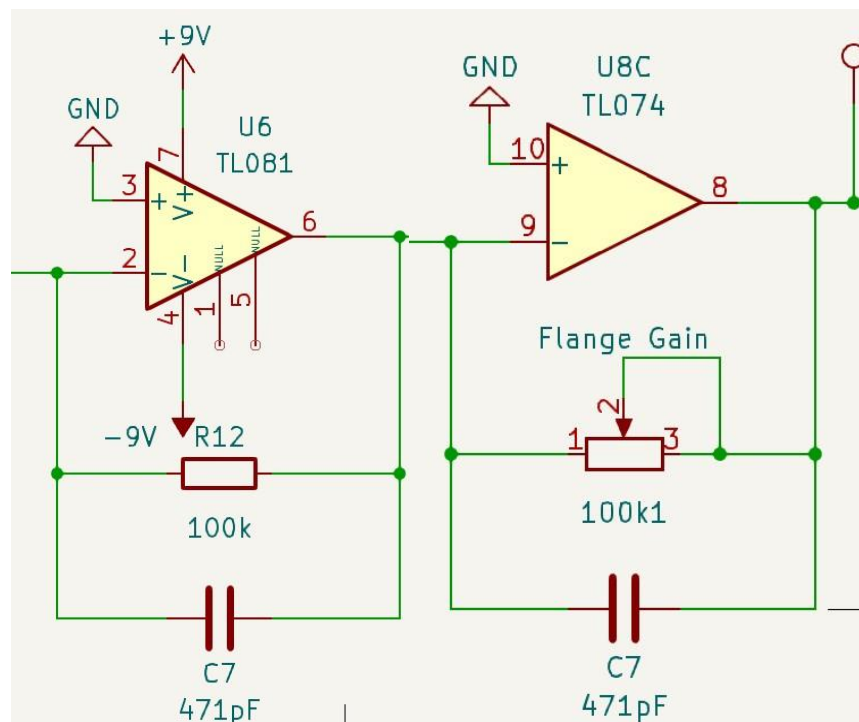
Con el prototipo realizado y habiendo realizado varias pruebas, se observan varias mejoras que hacerle a nuestro modelo, de manera que se puede esperar un funcionamiento más eficiente y reducir el tamaño que este ocupa (Anexo 2). Las principales mejoras son:

- Se han añadido condensadores a las alimentaciones de los integrados, de este modo se reduce el ruido.
- Se han sustituido los cuatro *TL081* por un *TL074* (operacional cuádruple), pasando de tener 8 entradas de alimentación en esa sección del circuito a 2, ayudando de esta manera a reducir el ruido de alimentación. Se gana espacio en la placa.
- Se sustituye la resistencia que limita la señal de entrada limpia de guitarra  $R_{in3}$  al sumador final, colocando un potenciómetro de  $150\text{ k}\Omega$  (*Clean amount*). Esto permitirá controlar la cantidad de señal limpia que se quiere añadir a la mezcla.



**Figura 4.3. Potenciómetro añadido Clean amount.**

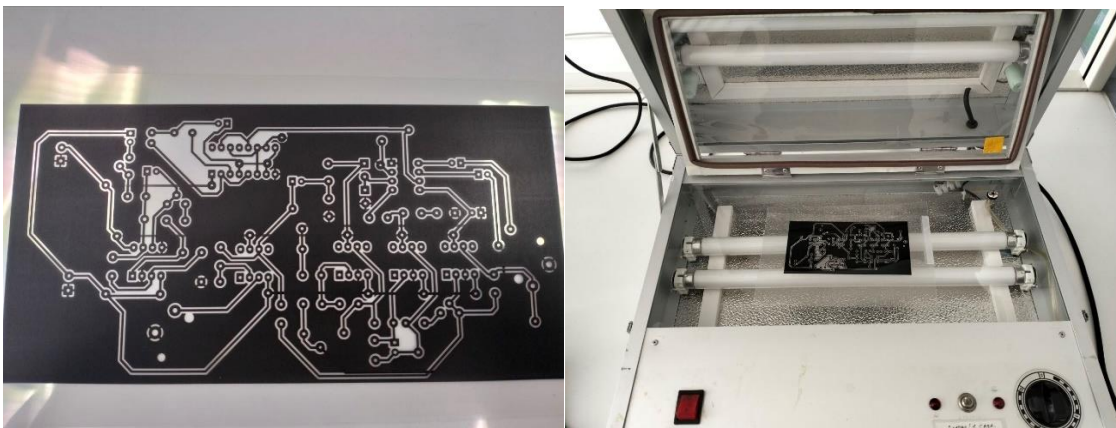
- Se sustituye la resistencia  $R_{12}$  por un potenciómetro de  $100\text{ k}\Omega$  (*Flange gain*), permitiendo variar la ganancia del operacional y aumentar o disminuir la cantidad de señal modulada.



**Figura 4.4. Potenciómetro añadido Flange Gain.**

## 5. Fabricación

Con diseño verificado y comprobado se realiza su fabricación, podemos imprimir ambas caras del circuito en papel de acetato, una vez impreso se colocan ambos acetatos sobre las dos caras de una placa de fibra recubierta con cobre y se aseguran con cinta para que no se muevan. Para transferir el diseño a la placa se utiliza una insoladora. La luz ultravioleta incidirá en las partes transparentes de nuestra impresión provocando la debilitación de estas partes.

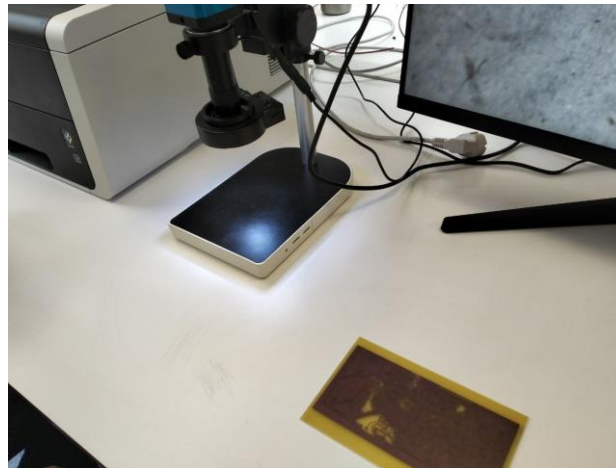


**Figura 5.1. Impresión en acetato e insoladora.**

Cuando finaliza la exposición de la placa a este proceso esta es sumergida en un revelador químico de disolución en sosa caústica, el cual irá revelando el material que ha sido expuesto a la luz ultravioleta. Se debe tener cuidado con el tiempo de exposición a este compuesto ya que un exceso de tiempo puede provocar daños por corrosión en zonas no deseadas como pistas, vías o *pads*. Finalmente, se le realiza un baño en ácido, el cual termina atacando principalmente el cobre debilitado debido a la exposición anterior a la luz ultravioleta y al revelador. Una vez finalizado el baño, se realiza un baño en agua para limpiar por completo la placa y evitar que quede ácido en ella que pueda continuar la corrosión de la placa.

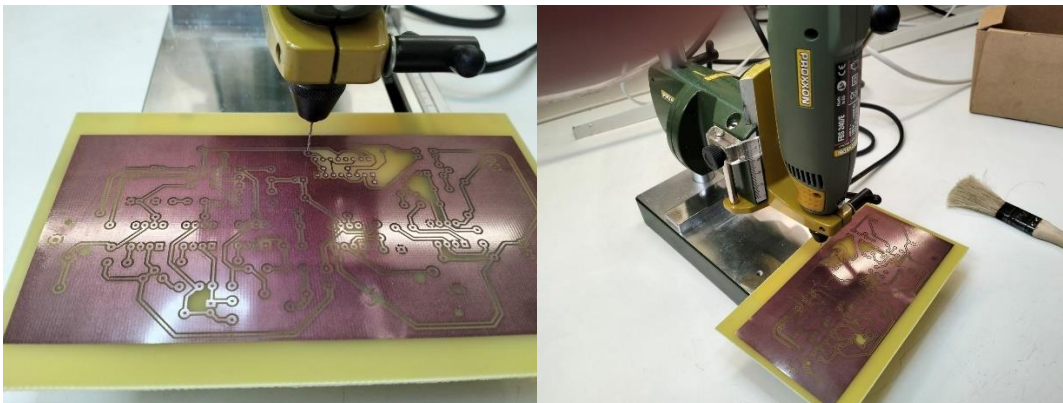
Por último, se comprueba que las pistas y vías hayan quedado correctas y sin ningún defecto.





**Figura 5.2. Comprobación de la placa.**

Se realizan todos los taladros necesarios para las vías.

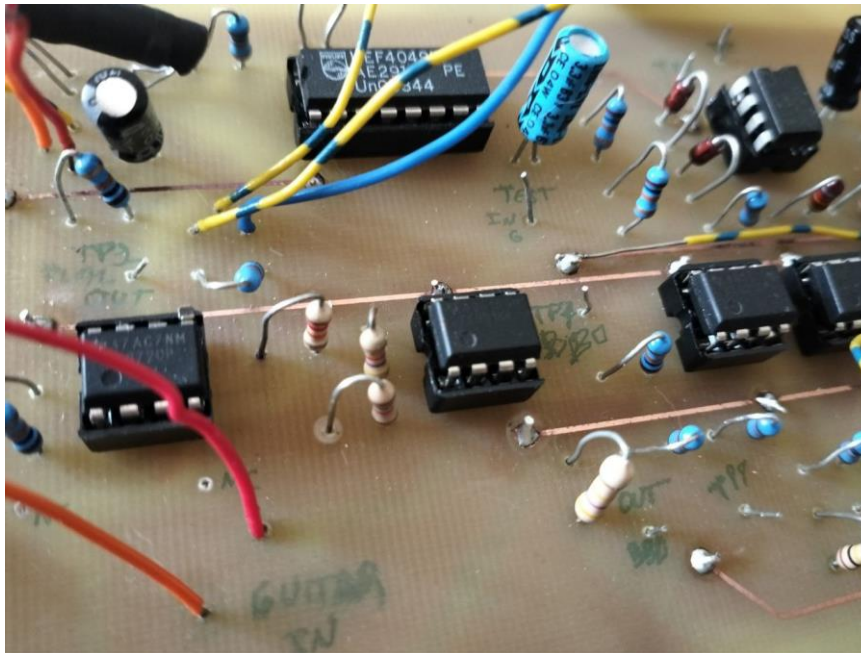


**Figura 5.3. Taladrado de la placa.**

Con los taladros finalizados, se procede a soldar todos los componentes en la placa mediante soldadura con estaño. Se deben tener en cuenta que:

- Antes de realizar el proceso de soldado, esperar a que el soldador alcance la temperatura óptima y de este modo evitar soldaduras frías, provocando una mala conexión entre los componentes y la placa.
- Controlar el tiempo de calentamiento con el soldador, un exceso de este puede llegar a provocar daños según que componente se esté soldado.

- Evitar la formación de bolas de estaño debido al exceso de aplicación de fundente.
- El exceso de aplicación de estaño puede provocar salpicaduras de soldadura, haciendo que trozos de esta se adhieran a la zona cercana de la *PCB*, pudiendo provocar algún daño a un componente o a la placa.
- Una vez soldados varios elementos, tener cuidado con la colocación del soldador ya que se pueden dañar otros componentes.



**Figura 5.3. Placa prototipo con los componentes soldados.**

## 6. Implementación del efecto flanger en la Teensy3.6

El procesamiento digital de señales de audio es en la actualidad más común que el procesamiento analógico, nos ofrece una manera más accesible y cómoda de tratar con las señales. En lo que a este proyecto respecta, se buscaba la manera de generar el efecto *flanger* tratando digitalmente la señal de nuestra guitarra. Para ello se ha utilizado la

placa *Teensy 3.6* con una placa adaptadora de audio *AudioShield*. Estas placas son potentes herramientas desarrolladas por la empresa *PJRC* que nos permiten diseñar e implementar numerosos efectos de sonido en tiempo real. Y además ha sido programada con una extensión de Arduino creada por dicha empresa llamada *Teensyduino*, la cual habilita la programación de esta placa con el lenguaje Arduino.

Mediante la herramienta *Audio System Design Tool for Teensy Audio Library* (Herramienta de diseño de sistemas de audio para la biblioteca de audio *Teensy*), haciendo uso de los bloques que esta nos aporta, hacemos el primer diseño de bloques para aplicar el efecto.



**Figura 6.2. Esquema del diseño.**

Las funciones de cada bloque son las siguientes:

- Con el bloque de entrada *playSdWav1* estamos referenciando la entrada de audio de la tarjeta microSD, la cual nos permitirá reproducir los archivos de audio WAV (*Waveform Audio Format*) que vienen en ella.
- El bloque de salida *I2S2*, referencia la salida de la placa *AudioShield*, pudiendo elegir entre, la salida estéreo de la placa, o la salida de Jack 1/6" que tiene la placa.
- El bloque *flange1* es el que aplica el efecto a la señal de entrada y contiene todas las funciones necesarias para su aplicación y modificación.
- El bloque *sgtl5000\_1* se utiliza para realizar el control del chip del mismo nombre del *AudioShield*, este chip es el encargado de controlar las entradas y salidas, sus niveles de volumen, aplicar filtros y procesar digitalmente el audio.



Una vez realizado el esquema de bloques, esta herramienta nos facilita el código de estas conexiones, pudiendo añadirlo a nuestro código general.

```
//Bibliotecas necesarias para el proyecto
#include <Audio.h>
#include <Wire.h>
#include <SPI.h>
#include <SerialFlash.h>
#include <Bounce.h>
#include <SD.h>

// GUItool: begin automatically generated code
AudioPlaySdWav      playSdWav1;    //Entrada audio tarjeta SD
AudioEffectFlange   flange;        // Efecto de modulación utilizado
AudioOutputI2S      AudioOutput;   // Salida de audio tarjeta
(I2S)
AudioConnection     patchCord1(playSdWav1, 0, flange, 0); //La
entrada de audio es conectada a el efecto flanger
AudioConnection     C2(flange, 0, AudioOutput, 0); //La señal del
efecto se envia a la salida
AudioControlSGTL5000 audioShield;   //Controlador
tarjeta de sonido
// GUItool: end automatically generated code
```

Con las conexiones de las entradas y salidas listas, se realiza el código:

```
#define FLANGE_DELAY_LENGTH
(6*AUDIO_BLOCK_SAMPLES) //Longitud de la línea de retardo
utilizada por el flange
const int inputChSelect =AUDIO_INPUT_LINEIN;    //Entrada de
audio en el pin Line In del AudioShield

// Definición de botones y potenciómetro y los pines a los que están
conectados
#define pot0          A13
#define pot1          A12
#define pot2          A20
#define boton         29
#define boton2        30

// Esto evita lecturas erroneas de los botones debido a rebotes físicos
Bounce db_boton0 = Bounce(boton, 30);
Bounce db_boton1 = Bounce(boton2, 30);
```

```

//Volumen del AudioShield al 70%
int masterVolume      = 0.7;

//Pines de la Teensy 3.6 para tarjeta SD
#define SDCARD_CS_PIN  BUILTIN_SDCARD
#define SDCARD_MOSI_PIN 61
#define SDCARD_SCK_PIN 60

// uncomment one set of SD card SPI pins to use
// Use these with the Teensy Audio Shield
//#define SDCARD_CS_PIN 10
//#define SDCARD_MOSI_PIN 61
//#define SDCARD_SCK_PIN 60

//Archivos WAV de la tarjeta SD
char *wavFiles[]      = {"SDTEST2"
                        };
byte wavNum            = 0;    // Archivo WAV que se está
reproduciendo de la lista
bool wavIsPlaying     = false; // Controlar si el archivo se está
reproduciendo o no

//Parámetros del efecto Flange
//Las distintas variables ayudan a configurar el efecto

short r_delayline[FLANGE_DELAY_LENGTH];    // allocate
delay lines for left and right channels
int   s_idx        = FLANGE_DELAY_LENGTH / 4;
int   s_depth      = FLANGE_DELAY_LENGTH / 4;
double s_freq      = 3;
bool  flangeActive = false;                // track if flange effect is
on or off

void setup() { //La función setup se ejecuta al inicio del programa
  Serial.begin(9600);
  while (!Serial) ;
  delay(3000);

  // Se configura el botón para que esté en estado lógico 1
  pinMode(boton, INPUT_PULLUP);
  pinMode(boton2, INPUT_PULLUP);

  AudioMemory(8); //Reserva memoria para el procesamiento de
audio

```

```

//Preparación del AudioShield para recibir y procesar el audio
recibido
//mostrando por pantalla cuando esté listo
Serial.print("init audio shield...");
audioShield.enable();
audioShield.inputSelect(inputChSelect);
audioShield.volume(0.8); //Volumen de salida AudioShield
Serial.println("done.");

Serial.print("Inicio SD ...");
SPI.setMOSI(SDCARD_MOSI_PIN);
SPI.setSCK(SDCARD_SCK_PIN);
if (!(SD.begin(SDCARD_CS_PIN))) {
    Serial.println("No se pudo acceder a tarjeta SD");
    while (1);
}

//Inicia efecto flanger
Serial.print("init Flange effect...");
//Configura efecto flanger con los parametros previamente fijados
flange.begin(r_delayline, FLANGE_DELAY_LENGTH, s_idx, s_depth,
s_freq);
flange.voices(FLANGE_DELAY_PASSTHRU, 0, 0);

Serial.println("done.");
AudioProcessorUsageMaxReset(); //Restablece el valor máx de uso
del procesador de audio
AudioMemoryUsageMaxReset(); //Restablece el valor máximo de uso
de memoria de audio

}
//Variables para realizar seguimiento de las variaciones
//de los valores de los potenciómetros
int prevPot0= 0;
int prevPot1 = 0;
int prevPot2= 0;

void playFile(const char *filename)
{
    Serial.print("Reproduciendo archivo: ");
    Serial.println(filename);

    // Empieza a reproducir el archivo WAV
    playSdWav1.play(filename);
    delay(5);
}

```

```
void loop() { //La función loop se va ejecutando continuamente en bucle
```

```
    //Se actualiza el estado del botón para detectar
    //si está a 0 en algún momento
    db_boton0.update();
    db_boton1.update();
```

```
    //Botón para empezar a reproducir la pista o para pararla
    if (db_boton1.fallingEdge()) {
        if (playSdWav1.isPlaying()) {
            playSdWav1.stop();
            wavIsPlaying = false;
            Serial.println("STOP\n");
        }
        else {
            playFile(wavFiles[wavNum]);
            wavIsPlaying = true;
            Serial.println("Reproduciendo");
        }
    }
}
```

```
    //Para el caso de que el botón sea pulsado se activa o desactiva
    //el efecto flanger dependiendo de si está previamente activo o no
    //y se imprime por pantalla su estado
```

```
    if (db_boton0.fallingEdge()) {
        flangeActive = !flangeActive;
        if (flangeActive) {
            flange.voices(s_idx, s_depth, s_freq);
            Serial.println("Flanger ON");
        } else {
            flange.voices(FLANGE_DELAY_PASSTHRU, 0, 0);
            Serial.println("Flanger OFF");
        }
    }
}
```

```
    //Se lee el valor actual del potenciómetro de volumen,
    //si es distinto al valor anterior se actualiza y se
    //ajusta el volumen del AudioShield con el nuevo valor
    // y lo imprime por pantalla
```

```
    int vol = analogRead(pot0);
    if (vol != prevPot0) {
        prevPot0 = vol;
        audioShield.volume((float)vol / 1023);
        Serial.print("Volume: ");
        Serial.println(vol);
    }
}
```

```
//Se lee el valor actual del potenciómetro de frecuencia
//si el efecto flanger está activo, si es distinto
//al valor anterior se actualiza y se ajusta la frecuencia
// del efecto con el nuevo valor y lo imprime por pantalla
if (flangeActive) {
    int reading1 = map(analogRead(pot1), 0, 1023, 1, 10);
    if (reading1 != prevPot1) {
        prevPot1 = reading1;
        s_freq = reading1 / 10.0;
        Serial.print("New flange freq: ");
        Serial.println(s_freq);
        flange.voices(s_idx, s_depth, s_freq);
    }
}

//Se lee el valor actual del potenciómetro de frecuencia
//si el efecto flanger está activo, si es distinto
//al valor anterior se actualiza y se ajusta la frecuencia
// del efecto con el nuevo valor y lo imprime por pantalla
int reading2 = map(analogRead(pot2), 0, 1023, 1, 10);
if (reading2 != prevPot2) {
    prevPot2 = reading2;
    s_depth = reading2 / 1;
    Serial.print("New flange depth: ");
    Serial.println(s_depth);
    flange.voices(s_idx, s_depth, s_freq);
}
}
}
```

## 8. Presupuesto y comparación de costos

Se presenta el presupuesto para la realización de la placa analógica y uno de la parte digital, considerando los precios proporcionados por el proveedor *Digikey* [5] y *PJRC* [6].

Componente	Fabricante	Nº pieza	Valor (€)	Cantidad	Total (€)
TL081	Texas Instruments	TL081A CP	0,89	4	3,56
TL072	Texas Instruments	TL072CP	0,88	1	0,88

<i>CD4049UBE</i>	Texas Instruments	CD4049 UBE	0,65	1	0,65
<i>LED</i>	Kingbright	WP7113 LSURDK	0,33	1	0,33
<i>LDR</i>	Advanced Photonix	NSL-19M51	1,36	1	1,36
Potenciómetro <i>22 kΩ</i>	TE Connectivity y Passive Product	23ESA2 23MMF5 0N	3,36	2	6,72
Potenciómetro <i>100 kΩ</i>	TT Electronics/ BI	P160KN 2-0EC15B 100K	1,22	1	1,22
Resistencia <i>1kΩ</i>	Stackpole Electronics Inc	CF14JT1 K00	0,09	1	0,09
Resistencia <i>1,5kΩ</i>	Stackpole Electronics Inc	CF18JT1 K50	0,09	2	0,18
Resistencia <i>4,7kΩ</i>	Stackpole Electronics Inc	CF18JT4 K70	0,09	1	0,09
Resistencia <i>10kΩ</i>	Stackpole Electronics Inc	CF14JT1 0K0	0,51	10	0,51
Resistencia <i>12kΩ</i>	Stackpole Electronics Inc	CF18JT1 2K0	0,09	1	0,09
Resistencia <i>15kΩ</i>	Stackpole Electronics Inc	CF18JT1 5K0	0,09	1	0,09
Resistencia <i>56kΩ</i>	Stackpole Electronics Inc	CF18JT5 6K0	0,09	1	0,09

Resistencia 82k $\Omega$	Stackpole Electronics Inc	CF18JT8 2K0	0,09	1	0,09
Resistencia 100k $\Omega$	Stackpole Electronics Inc	CF18JT1 00K	0,09	1	0,09
Resistencia 150k $\Omega$	Stackpole Electronics Inc	CF14JT1 50K	0,09	1	0,09
Condensador 3,3 $\mu F$	Panasonic	EEA- GA1H3R 3H	0,25	1	0,25
Condensador 10 $\mu F$	Panasonic	ECA- 1VM100 I	0,20	3	0,60
Condensador 330 $\mu F$	Panasonic	EEU- FR1H33 1LB	0,93	1	0,93
Condensador 220pF	Cornell Dubilier Electronics	CDV16F F221JO3	2,76	1	2,76
Condensador 470pF	Cornell Dubilier Electronics	CDV16F F471JO3	3,84	1	3,84
Zener	Panjit Internation al Inc	1N4744 A_R2_0 0001	0,22	2	0,44
Jack ¼" hembra	Switchcraft Inc	112APC X	3,10	2	6,20
Placa de fibra	Vector Electronics	E160- 3U-00	10,37	1	10,37
<b>Total (€)</b>					<b>41,52</b>

**Tabla 7.1. Presupuesto del prototipo analógico**

El presupuesto para la parte digital considerando los precios de Digkey [5], PJRC [6] y MOUSER [7].

Componente	Fabricante	Nº pieza	Valor (€)	Cantidad	Total (€)
Potenciómetro 10 kΩ	TT Electronics	P160KN P- 0QC15B 10K	1,42	3	4,26
Teensy 3.6	PJRC		35,17	1	35,17
AudioShield	PJRC			1	12,96
Interruptor táctil	Grayhill	706- 95C06C 3RAT	0,50	2	1
<b>Total (€)</b>					<b>53,39</b>

**Tabla 7.2. Presupuesto flanger digital**

Además, se estima que, debido a la búsqueda de información y documentación, ensayos de laboratorio, fabricación del modelo, comprobaciones de código y su verificación, se han empleado 300 horas de trabajo.

El prototipo analógico presenta un presupuesto inferior, pero se han invertido más horas que en el digital. Las diversas comprobaciones, su fabricación y las limitaciones encontradas han consumido mucho tiempo. Por otro lado, la placa *Teensy* nos permite realizar pruebas de manera más directa y con muchos menos componentes, teniendo esta la contra de que se deben tener unas nociones mínimas de programación en lenguaje Arduino.

## 8. Conclusión



Este proyecto ha supuesto un gran reto debido a la complejidad del *flanger*, al tratarse de un efecto no muy utilizado en la actualidad, la información es limitada y poco actualizada, por lo que la búsqueda de esta ha sido ardua. El núcleo de este efecto como ya se ha comentado, es la sección de retardo de tiempo, para ello se necesitaba un *BBD*. Este tipo de integrados son difíciles de encontrar en la actualidad ya que no se fabricaban hasta hace poco, que se ha retomado la producción debido a la demanda que hay para producir este tipo de pedales por parte de marcas y usuarios. Afortunadamente se pudo conseguir un pequeño lote de ellos y probarlos en el laboratorio.

El diseño del circuito fue largo ya que se trataba de un montaje con numerosos componentes, se produjeron varios fallos y efectos indeseados que se debían ir subsanado mediante pruebas de escucha y ensayos de laboratorio. Tras numerosas horas se consiguió realizar un prototipo de pedal *flanger* que, si bien no alcanza la perfección, es perceptible y sirve como base para seguir mejorándolo a partir de este modelo.

Por otro lado, el desarrollo del efecto digital mediante el entorno Teensy requiere la adquisición de conocimientos en programación Arduino. La flexibilidad de este entorno, proporcionando incluso, una herramienta online en la que se puede preparar el conexionado de las entradas y salidas de audio de la placa mediante diagramas de bloques, permite su implementación de manera mucho más sencilla.

Si bien el desarrollo digital es menos laborioso y se pueden llegar a reproducir varios efectos desde el propio Teensy, el desarrollo analógico de un pedal de estas características supone un reto que, aunque a veces puedo llegar a ser frustrante, ha resultado muy satisfactorio en cuanto a los conocimientos adquiridos en este ámbito. Llegándose a comprobar como varía el sonido obtenido mediante la sustitución de componentes discretos del circuito, demostrando gran versatilidad y flexibilidad.

## 8.1 Conclusion

This project has been a great challenge due to the complexity of the *flanger*, as it is an effect that is not very used nowadays, the information is limited and not very up to date, so the search for it has been complex. The core of this effect, as already mentioned, is the time delay section, for which a *BBD* was needed. This type of integrated is difficult to find nowadays as they were not manufactured until recently, which has resumed production due to the demand that there is to

produce this type of pedals by brands and users. Fortunately we were able to get a small batch of them and test them in the lab.

The design of the circuit was a long process as it was an assembly with a large number of components, there were numerous faults and unwanted effects that had to be corrected through listening tests and laboratory tests. After many hours, a prototype flanger pedal was created which, although not perfect, is perceptible and serves as a basis for further improvements based on this model.

On the other hand, the development of the digital effect using the Teensy environment has not been as arduous, but requires the acquisition of Arduino programming skills. The flexibility of this environment, which even provides an online tool in which the wiring of the audio inputs and outputs of the board can be prepared by means of block diagrams, makes its implementation much easier.

Although the digital development is less laborious and several effects can be reproduced from *Teensy* itself, the analogue development of a pedal of these characteristics is a challenge that, although it can sometimes be frustrating, has been very satisfactory in terms of the knowledge acquired in this field. I have been able to see how the sound obtained by substituting discrete components of the circuit varies, demonstrating great versatility and flexibility.

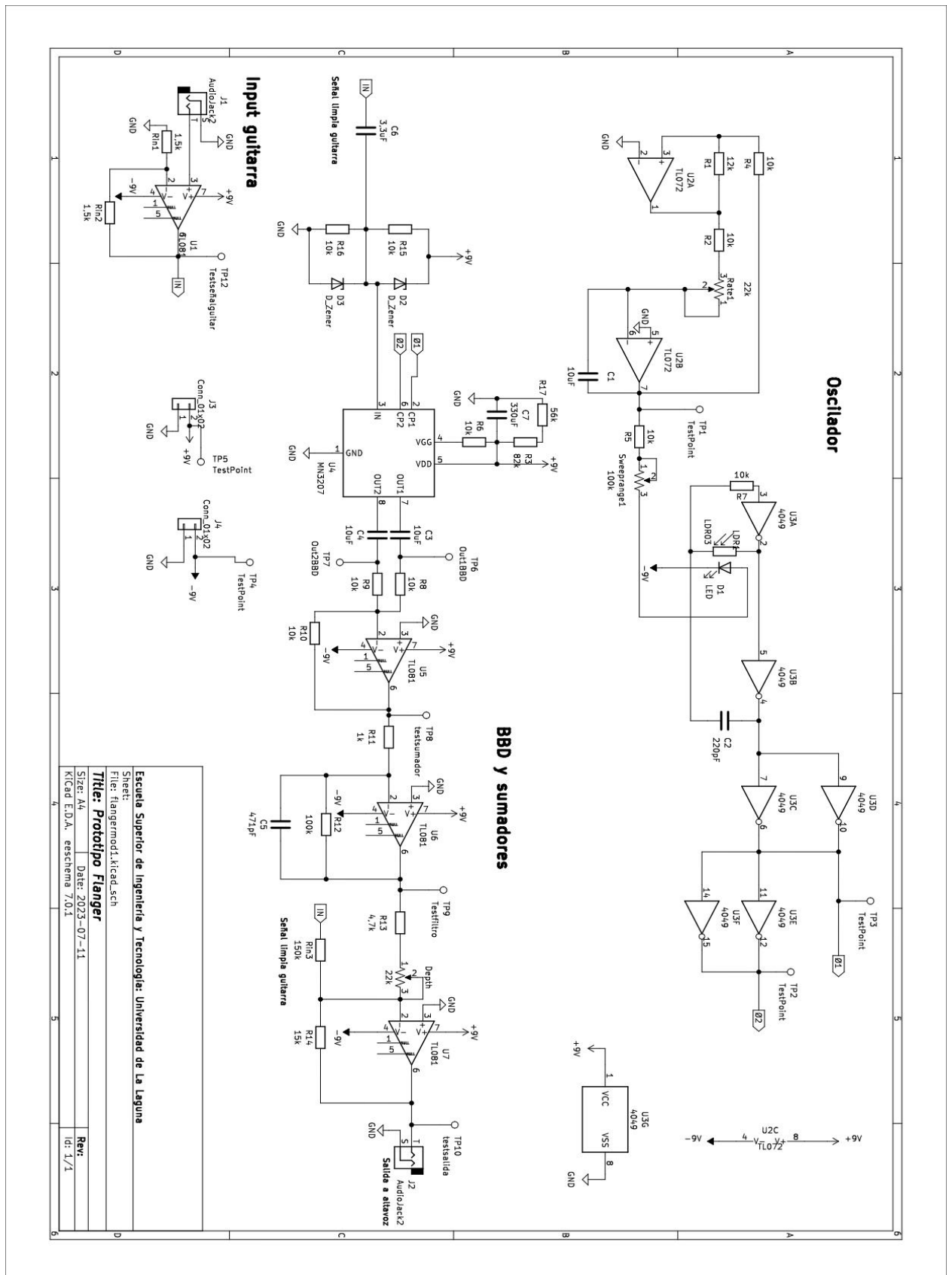
## 9. Bibliografía

- [1] MN3207 *1024-Stage low voltaje operation low noise BBD*, Panasonic Matsushita.
- [2] U. Zölzer, *DAFX: Digital audio effects*, 2ª ed, Hamburgo: Wiley, 2011.
- [3] D.J. Dailey, *Electronics for Guitarists*, 2ª ed, New York: Springer, 2013.
- [4] E.J. Dedé, J.Espí, *Diseño de circuitos y sistemas electrónicos*, Marcombo, 1983.
- [5] "DigiKey España", [En línea]. Disponible en: <https://www.digikey.es/>. (Accedido 10-jul-2023).
- [6] "PJRC Electronic Projects Components Available Worldwide", [En línea]. Disponible en: <https://www.pjrc.com/store/teensy36.html>. (Accedido 10-jul-2023).
- [7] "Mouser Electronics", [En línea]. Disponible en: <https://www.mouser.es/>. (Accedido 10-jul-2023).
- [8] A. Sedra, K.C. Smith: *Microelectronic Circuits: Theory and Applications*, Oxford University Press, 2011.
- M. Pareja Aparicio, *Diseño y desarrollo de circuitos impresos con Kicad*, Madrid:RC Libros, 2010.
- J.Michael Jacob, *Analog integrated circuit applications*, New Jersey: Prentice-Hall, 2000.
- Maplin, *Montajes con circuitos integrados para audio*, Madrid: Paraninfo, 1997.
- M.G. Ellis, *Electronic filter análisis and synthesis*, Londres: Artech House, 1994.

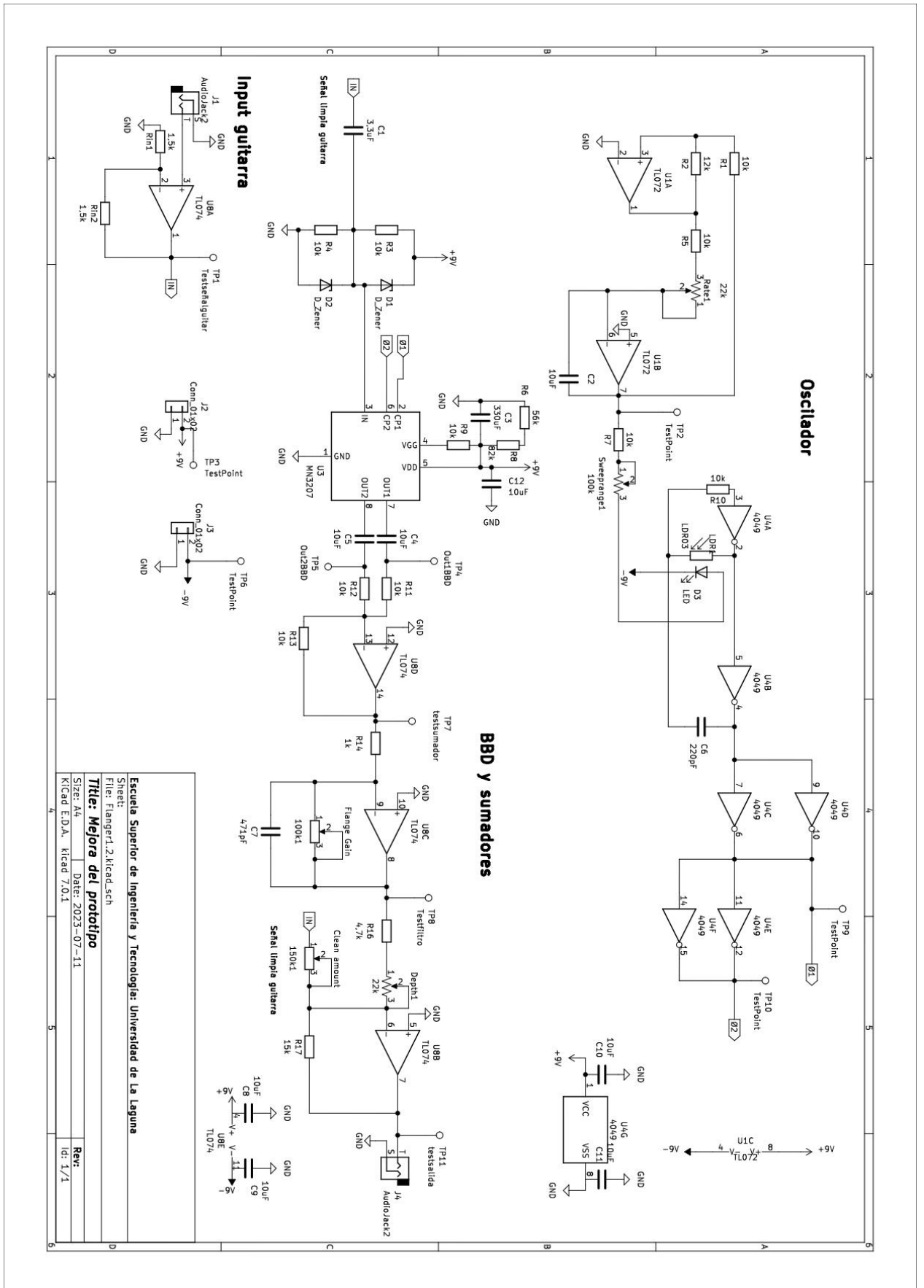
- G.P. Weckler y R.R Buss, *Bucket brigada devices, California: Reticon Corporation, 1977.*
- J. Aguirre Escudero, *Implementing flanging effects in simulink, Pennsylvania: 2019.*
- K. Toni y M. Taylor, "Getting started with the teensy", *Sparkfun*, 04-09-2016. [En línea]. Disponible en: <https://ull-es.libguides.com/c.php?g=674761&p=4808130>. (Accedido: 08-mar- 2023).
- Sergio J.C., "Pastillas de guitarra eléctrica: Tipos y funcionamiento", *Miguitarraeléctrica*, 06-03-2022. [En línea]. Disponible en: <https://miguitarraelectrica.com/pastillas-guitarra-electrica/>. (Accedido: 17- abr -2023).
- A. Christophe, "Qué es el filtro de peine y cómo evitarlo", *QSC*, 23-06-2021. [En línea]. Disponible en: <https://blogs.qsc.com/live-sound/es/que-es-el-filtro-de-peine-y-como-evitarlo/>. (Accedido: 10 – abr – 2023).
- "Teensy3.6 Basics: Audio Library Audio Effects", *Little Scale*, 26-03-2017. [En línea]. Disponible en: <http://little-scale.blogspot.com/2017/03/teensy-36-basics-audio-library-audio.html>. (Accedido: 24 – mar – 2023).
- Kody A., "Understanding Chorus, Flangers, and Phasers in Audio Production", *izotope*, 09-12-2021. [En línea]. Disponible en: <https://www.izotope.com/en/learn/understanding-chorus-flangers-and-phasers-in-audio-production.html#flangers>. (Accedido: 09 – abr- 2023).
- Native Instruments, "What is a flanger? How to use it in music production", *Native Instruments.com*, 13-01-2023[En línea]. Disponible en: <https://blog.native-instruments.com/what-is-a-flanger/#guitar>. (Accedido: 03 – mar – 2023).
- ¿Pro Musician Hub, "What is a flanger? Definition, history and effect guide", *Pro Musician Hub.com*, [En línea]. Disponible en: <https://promusicianhub.com/what-is-flanger/>. (Accedido: 15 – mar – 2023).
- SweetWater. "What is a bucket brigade delay?". (03 – 02 – 2022). Accedido: 22 – mar – 2023). [Video en línea]. Disponible en: [https://www.youtube.com/watch?v=PD48jm51K6g&t=8s&ab\\_c\\_hannel=Sweetwater](https://www.youtube.com/watch?v=PD48jm51K6g&t=8s&ab_c_hannel=Sweetwater).

# 10. Anexos

## Anexo1



## Anexo2



**MN3200 Series**

**MN3207**

# MN3207

## 1024-STAGE LOW VOLTAGE OPERATION LOW NOISE BBD

**General description**

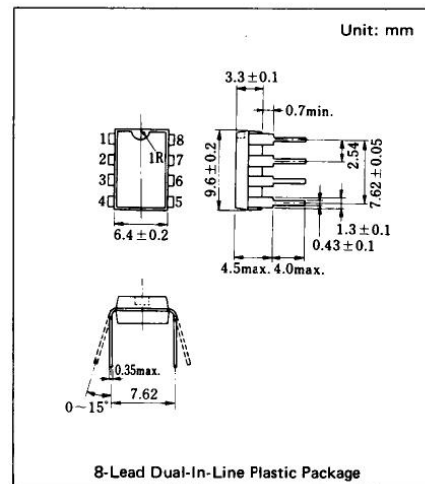
The MN3207 is a 1024-stage long delay low noise BBD that provides a signal delay of up to 51.2ms and is particularly suitable as a device for generation of reverberation effect in audio equipment such as low voltage operation portable stereo and radio cassette recorders.

**Features**

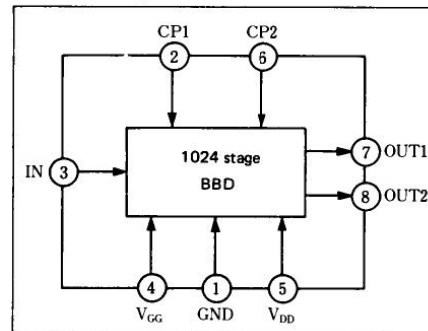
- Variable delay of audio signals: 2.56ms ~ 51.2ms.
- Wide supply voltage: 4 ~ 10V.
- No insertion loss:  $L_i = 0\text{dB typ.}$
- Wide dynamic range:  $S/N = 73\text{dB typ.}$
- Low distortion:  $\text{THD} = 0.4\% \text{ typ. (} V_i = 0.25 V_{\text{rms}} \text{)}$ .
- Clock frequency range: 10KHz ~ 200KHz.
- N-channel silicon gate process.
- 8-lead dual-in-line plastic package.

**Applications**

- Reverberation and echo effects of audio equipment such as radio cassette recorder, car radio, portable radio, portable stereo, echo microphone and pre-taped musical accompaniment (Karaoke), etc.
- Sound effect in electronic musical instruments.
- Variable or fixed delay of analog signals.



**Block Diagram**



**Quick Reference Data**

Item	Symbol	Value	Unit
Supply Voltage	$V_{DD}, V_{GG}$	$+5, \frac{1}{3} V_{DD}$	V
Signal Delay Time	$t_D$	2.56~51.2	ms
Total Harmonic Distortion	THD	0.4	%
Signal to Noise Ratio	S/N	73	dB



**MN3200 Series**

**MN3207**

■ **Absolute Maximum Ratings** (Ta = 25°C)

Item	Symbol	Rating	Unit
Terminal Voltage	V <sub>DD</sub> , V <sub>GG</sub> , V <sub>CP</sub> , V <sub>I</sub>	-0.3~+11	V
Output Voltage	V <sub>O</sub>	-0.3~+11	V
Operating Temperature	T <sub>opr</sub>	-20~+60	°C
Storage Temperature	T <sub>stg</sub>	-55~+125	°C

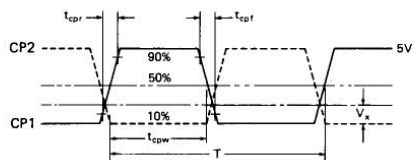
■ **Operating Condition** (Ta = 25°C)

Item	Symbol	Condition	Min.	Typ.	Max.	Unit
Drain Supply Voltage	V <sub>DD</sub>		+4	+5	+10	V
Gate Supply Voltage	V <sub>GG</sub>			$\frac{1}{3}V_{DD}$		V
Clock Voltage "H" Level	V <sub>CPH</sub>			V <sub>DD</sub>		V
Clock Voltage "L" Level	V <sub>CPL</sub>		0		+1	V
Clock frequency	f <sub>CP</sub>		10		200	kHz
Clock Pulse Width *1	t <sub>CPW</sub>				0.5T *2	
Clock Rise Time *1	t <sub>CPr</sub>				500	ns
Clock Fall Time *1	t <sub>CPf</sub>				500	ns
Clock Input Capacitance	C <sub>CP</sub>				700	pF
Clock Cross Point *1	V <sub>X</sub>		0		0.3V <sub>CPH</sub>	V

■ **Electrical Characteristics** (Ta = 25°C, V<sub>DD</sub> = V<sub>CPH</sub> = 5V, V<sub>CPL</sub> = 0V, V<sub>GG</sub> = 4.67V, R<sub>L</sub> = 100kΩ)

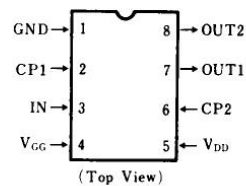
Item	Symbol	Condition	Min.	Typ.	Max.	Unit
Signal Delay Time	t <sub>D</sub>		2.56		51.2	ms
Input Signal Frequency	f <sub>i</sub>	f <sub>CP</sub> = 40kHz, V <sub>i</sub> = 0.35V <sub>rms</sub> 3dB down (0dB at f <sub>i</sub> = 1kHz) = 1kHz	10			kHz
Input Signal Swing	V <sub>i</sub>	f <sub>CP</sub> = 40kHz, f <sub>i</sub> = 1kHz, THD = 2.5%	0.36			V <sub>rms</sub>
Insertion Loss	L <sub>i</sub>	f <sub>CP</sub> = 40kHz, f <sub>i</sub> = 1kHz, V <sub>i</sub> = 0.36V <sub>rms</sub>	-4	0	4	dB
Total Harmonic Distortion	THD	f <sub>CP</sub> = 40kHz, f <sub>i</sub> = 1kHz, V <sub>i</sub> = 0.25V <sub>rms</sub>		0.4	2.5	%
Noise Voltage	V <sub>no</sub>				0.25	mV <sub>rms</sub>
Signal to Noise Ratio	S/N	f <sub>CP</sub> = 100kHz, Weighted by "A" curve		73		dB

\*1 Clock Pulse Waveforms

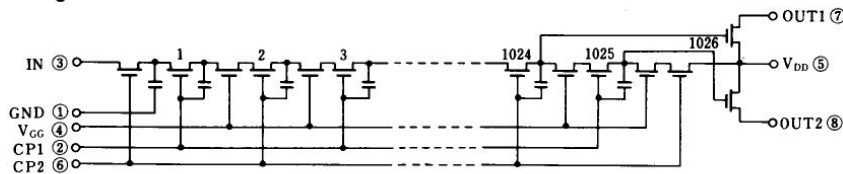


\*2 T = 1/f<sub>CP</sub> (Clock Period)

■ **Terminal Assignments**



■ **Circuit Diagram**





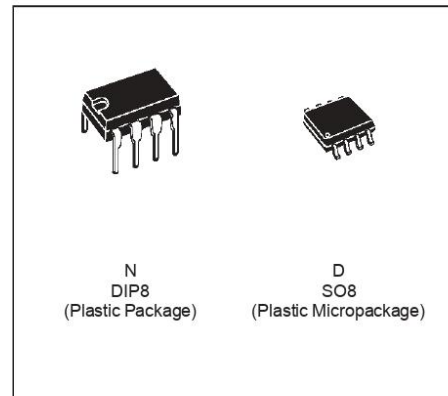
Anexo 4



**TL072  
TL072A - TL072B**

**LOW NOISE J-FET DUAL OPERATIONAL AMPLIFIERS**

- WIDE COMMON-MODE (UP TO  $V_{CC}^+$ ) AND DIFFERENTIAL VOLTAGE RANGE
- LOW INPUT BIAS AND OFFSET CURRENT
- LOW NOISE  $e_n = 15\text{nV}/\sqrt{\text{Hz}}$  (typ)
- OUTPUT SHORT-CIRCUIT PROTECTION
- HIGH INPUT IMPEDANCE J-FET INPUT STAGE
- LOW HARMONIC DISTORTION : 0.01% (typ)
- INTERNAL FREQUENCY COMPENSATION
- LATCH UP FREE OPERATION
- HIGH SLEW RATE :  $16\text{V}/\mu\text{s}$  (typ)



**DESCRIPTION**

The TL072, TL072A and TL072B are high speed J-FET input dual operational amplifiers incorporating well matched, high voltage J-FET and bipolar transistors in a monolithic integrated circuit.

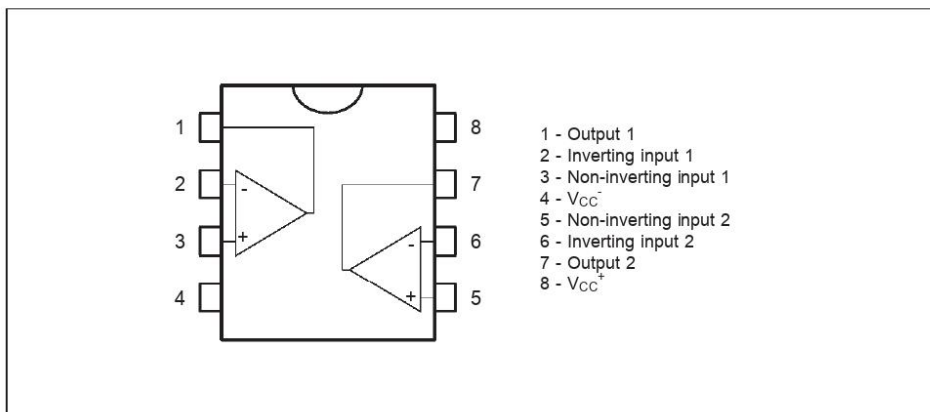
The devices feature high slew rates, low input bias and offset current, and low offset voltage temperature coefficient.

**ORDER CODES**

Part Number	Temperature Range	Package	
		N	D
TL072M/AM/BM	-55°C, +125°C	•	•
TL072I/AI/BI	-40°C, +105°C	•	•
TL072C/AC/BC	0°C, +70°C	•	•

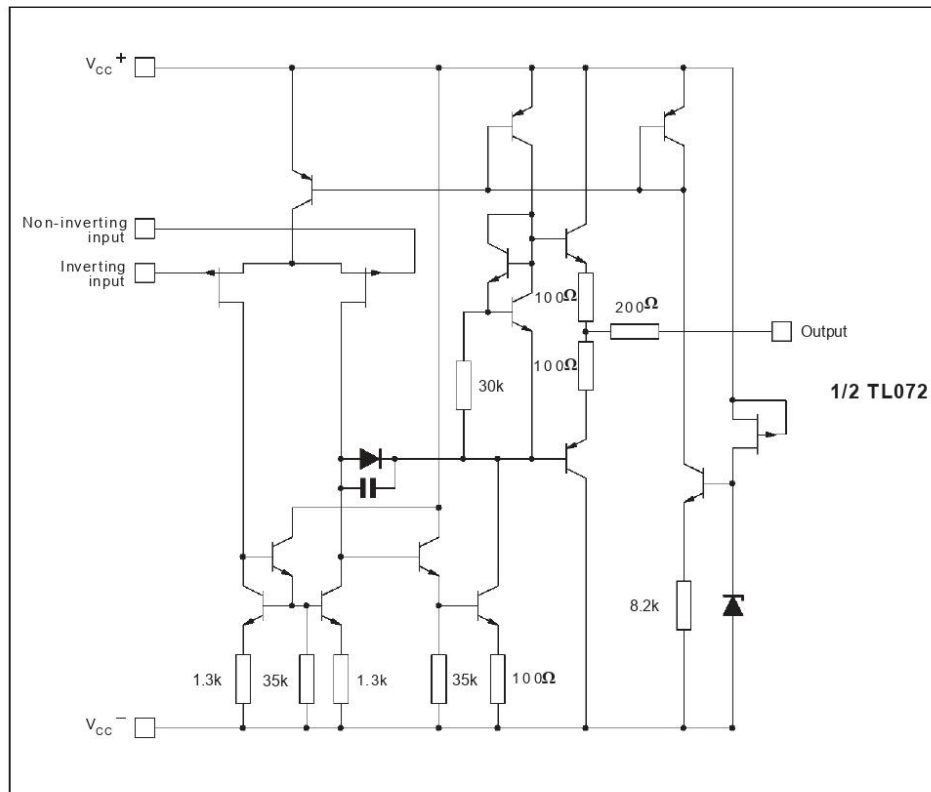
Example : TL072CN

**PIN CONNECTIONS (top view)**



TL072 - TL072A - TL072B

SCHEMATIC DIAGRAM



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit	
$V_{CC}$	Supply Voltage - (note 1)	$\pm 18$	V	
$V_i$	Input Voltage - (note 3)	$\pm 15$	V	
$V_{id}$	Differential Input Voltage - (note 2)	$\pm 30$	V	
$P_{tot}$	Power Dissipation	680	mW	
	Output Short-circuit Duration - (note 4)	Infinite		
$T_{oper}$	Operating Free Air Temperature Range	TL072C,AC,BC TL072I,AI,BI TL072M,AM,BM	0 to 70 -40 to 105 -55 to 125	$^{\circ}\text{C}$
$T_{stg}$	Storage Temperature Range		-65 to 150	$^{\circ}\text{C}$

- Notes :
1. All voltage values, except differential voltage, are with respect to the zero reference level (ground) of the supply voltages where the zero reference level is the midpoint between  $V_{CC}^{+}$  and  $V_{CC}^{-}$ .
  2. Differential voltages are at the non-inverting input terminal with respect to the inverting input terminal.
  3. The magnitude of the input voltage must never exceed the magnitude of the supply voltage or 15 volts, whichever is less.
  4. The output may be shorted to ground or to either supply. Temperature and/or supply voltages must be limited to ensure that the dissipation rating is not exceeded.

**TL072 - TL072A - TL072B**

**ELECTRICAL CHARACTERISTICS**

V<sub>CC</sub> = ±15V, T<sub>amb</sub> = 25°C (unless otherwise specified)

Symbol	Parameter	TL072I,M,AC,AI, AM,BC,BI,BM			TL072C			Unit
		Min.	Typ.	Max.	Min.	Typ.	Max.	
V <sub>io</sub>	Input Offset Voltage (R <sub>S</sub> = 50Ω) T <sub>amb</sub> = 25°C  T <sub>min.</sub> ≤ T <sub>amb</sub> ≤ T <sub>max.</sub>		3 3 1	10 6 3 13 7 5		3	10 13	mV
DV <sub>io</sub>	Input Offset Voltage Drift		10			10		μV/°C
I <sub>io</sub>	Input Offset Current * T <sub>amb</sub> = 25°C T <sub>min.</sub> ≤ T <sub>amb</sub> ≤ T <sub>max.</sub>		5	100 4		5	100 10	pA nA
I <sub>ib</sub>	Input Bias Current * T <sub>amb</sub> = 25°C T <sub>min.</sub> ≤ T <sub>amb</sub> ≤ T <sub>max.</sub>		20	200 20		20	200 20	pA nA
A <sub>vd</sub>	Large Signal Voltage Gain (R <sub>L</sub> = 2kΩ, V <sub>O</sub> = ±10V) T <sub>amb</sub> = 25°C T <sub>min.</sub> ≤ T <sub>amb</sub> ≤ T <sub>max.</sub>	50 25	200		25 15	200		V/mV
SVR	Supply Voltage Rejection Ratio (R <sub>S</sub> = 50Ω) T <sub>amb</sub> = 25°C T <sub>min.</sub> ≤ T <sub>amb</sub> ≤ T <sub>max.</sub>	80 80	86		70 70	86		dB
I <sub>CC</sub>	Supply Current, per Amp, no Load T <sub>amb</sub> = 25°C T <sub>min.</sub> ≤ T <sub>amb</sub> ≤ T <sub>max.</sub>		1.4	2.5 2.5		1.4	2.5 2.5	mA
V <sub>icm</sub>	Input Common Mode Voltage Range	±11	+15 -12		±11	+15 -12		V
CMR	Common Mode Rejection Ratio (R <sub>S</sub> = 50Ω) T <sub>amb</sub> = 25°C T <sub>min.</sub> ≤ T <sub>amb</sub> ≤ T <sub>max.</sub>	80 80	86		70 70	86		dB
I <sub>os</sub>	Output Short-circuit Current T <sub>amb</sub> = 25°C T <sub>min.</sub> ≤ T <sub>amb</sub> ≤ T <sub>max.</sub>	10 10	40	60 60	10 10	40	60 60	mA
±V <sub>OPP</sub>	Output Voltage Swing T <sub>amb</sub> = 25°C  T <sub>min.</sub> ≤ T <sub>amb</sub> ≤ T <sub>max.</sub>		10 12 10 12	R <sub>L</sub> = 2kΩ R <sub>L</sub> = 10kΩ R <sub>L</sub> = 2kΩ R <sub>L</sub> = 10kΩ 13.5	10 12 10 12	12 13.5		V
SR	Slew Rate (V <sub>in</sub> = 10V, R <sub>L</sub> = 2kΩ, C <sub>L</sub> = 100pF, T <sub>amb</sub> = 25°C, unity gain)		8	16		8	16	V/μs
t <sub>r</sub>	Rise Time (V <sub>in</sub> = 20mV, R <sub>L</sub> = 2kΩ, C <sub>L</sub> = 100pF, T <sub>amb</sub> = 25°C, unity gain)			0.1		0.1		μs
K <sub>OV</sub>	Overshoot (V <sub>in</sub> = 20mV, R <sub>L</sub> = 2kΩ, C <sub>L</sub> = 100pF, T <sub>amb</sub> = 25°C, unity gain)			10		10		%
GBP	Gain Bandwidth Product (f = 100kHz, T <sub>amb</sub> = 25°C, V <sub>in</sub> = 10mV, R <sub>L</sub> = 2kΩ, C <sub>L</sub> = 100pF)	2.5	4		2.5	4		MHz
R <sub>i</sub>	Input Resistance		10 <sup>12</sup>			10 <sup>12</sup>		Ω
THD	Total Harmonic Distortion (f = 1kHz, A <sub>V</sub> = 20dB, R <sub>L</sub> = 2kΩ, C <sub>L</sub> = 100pF, T <sub>amb</sub> = 25°C, V <sub>O</sub> = 2V <sub>PP</sub> )		0.01			0.01		%
e <sub>n</sub>	Equivalent Input Noise Voltage (f = 1kHz, R <sub>S</sub> = 100Ω)		15			15		nV √Hz
PM	Phase Margin		45			45		Degrees
V <sub>O1</sub> /V <sub>O2</sub>	Channel Separation (A <sub>V</sub> = 100)		120			120		dB

\* The input bias currents are junction leakage currents which approximately double for every 10°C increase in the junction temperature.

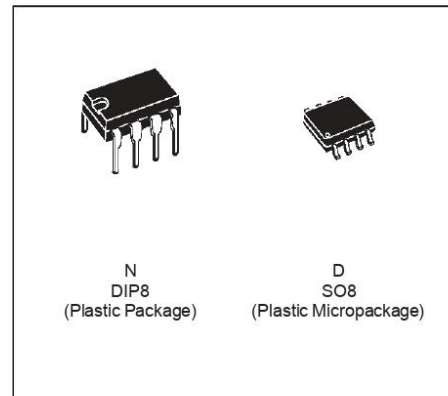
Anexo 5



**TL081  
TL081A - TL081B**

**GENERAL PURPOSE J-FET  
SINGLE OPERATIONAL AMPLIFIER**

- WIDE COMMON-MODE (UP TO  $V_{CC}^+$ ) AND DIFFERENTIAL VOLTAGE RANGE
- LOW INPUT BIAS AND OFFSET CURRENT
- OUTPUT SHORT-CIRCUIT PROTECTION
- HIGH INPUT IMPEDANCE J-FET INPUT STAGE
- INTERNAL FREQUENCY COMPENSATION
- LATCH UP FREE OPERATION
- HIGH SLEW RATE : 16V/ $\mu$ s (typ)



**DESCRIPTION**

The TL081, TL081A and TL081B are high speed J-FET input single operational amplifiers incorporating well matched, high voltage J-FET and bipolar transistors in a monolithic integrated circuit.

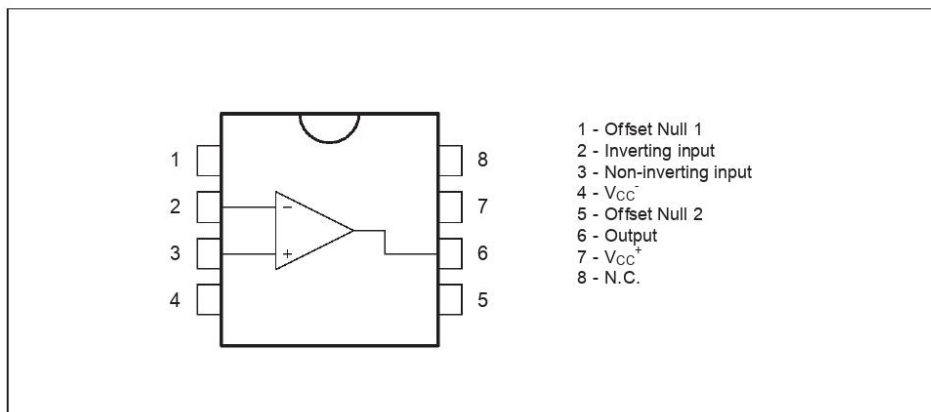
The devices feature high slew rates, low input bias and offset currents, and low offset voltage temperature coefficient.

**ORDER CODES**

Part Number	Temperature Range	Package	
		N	D
TL081M/AM/BM	-55°C, +125°C	•	•
TL081I/AI/BI	-40°C, +105°C	•	•
TL081C/AC/BC	0°C, +70°C	•	•

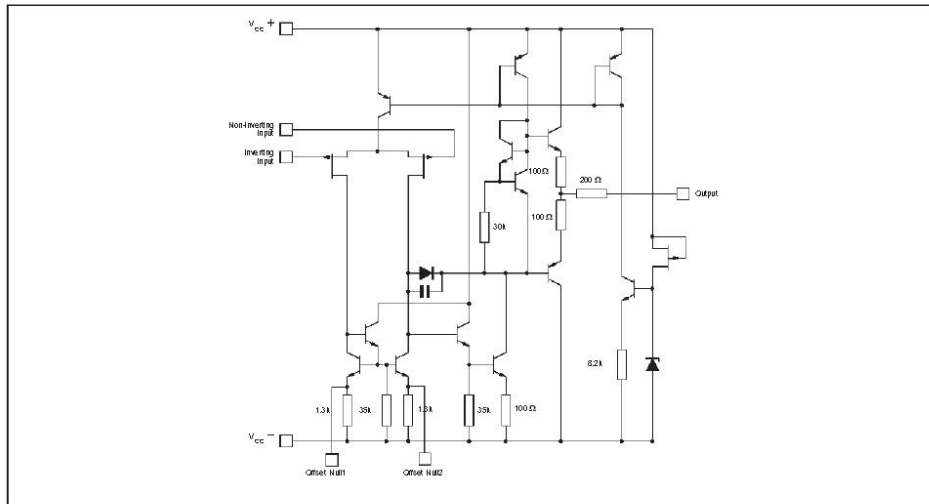
Examples : TL081CD, TL081IN

**PIN CONNECTIONS (top view)**

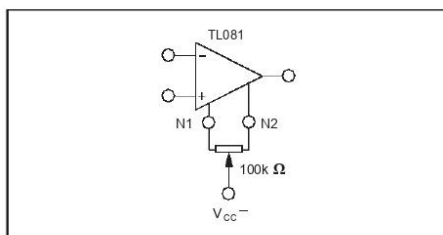


**TL081 - TL081A - TL081B**

**SCHEMATIC DIAGRAM**



**INPUT OFFSET VOLTAGE NULL CIRCUITS**



**ABSOLUTE MAXIMUM RATINGS**

Symbol	Parameter	Value	Unit	
$V_{CC}$	Supply Voltage - (note 1)	$\pm 18$	V	
$V_i$	Input Voltage - (note 3)	$\pm 15$	V	
$V_{id}$	Differential Input Voltage - (note 2)	$\pm 30$	V	
$P_{tot}$	Power Dissipation	680	mW	
	Output Short-circuit Duration - (note 4)	Infinite		
$T_{oper}$	Operating Free Air Temperature Range	TL081C,AC,BC TL081A,BI TL081M,AM,BM	0 to 70 -40 to 105 -55 to 125	$^{\circ}\text{C}$
$T_{stg}$	Storage Temperature Range		-65 to 150	$^{\circ}\text{C}$

Notes :  
 1. All voltage values, except differential voltage, are with respect to the zero reference level (ground) of the supply voltages where the zero reference level is the midpoint between  $V_{CC}$  and  $V_{CC-}$ .  
 2. Differential voltages are at the non-inverting input terminal with respect to the inverting input terminal.  
 3. The magnitude of the input voltage must never exceed the magnitude of the supply voltage or 15 volts, whichever is less.  
 4. The output may be shorted to ground or to either supply. Temperature and/or supply voltages must be limited to ensure that the dissipation rating is not exceeded.

**TL081 - TL081A - TL081B**


**ELECTRICAL CHARACTERISTICS**

V<sub>CC</sub> = ±15V, T<sub>amb</sub> = 25°C (unless otherwise specified)

Symbol	Parameter	TL081I,M,AC,AI, AM,BC,BI,BM			TL081C			Unit
		Min.	Typ.	Max.	Min.	Typ.	Max.	
V <sub>io</sub>	Input Offset Voltage (R <sub>S</sub> = 50Ω) T <sub>amb</sub> = 25°C  T <sub>min.</sub> ≤ T <sub>amb</sub> ≤ T <sub>max.</sub>		3 3 1	10 6 3 13 7 5		3	10  13	mV
DV <sub>io</sub>	Input Offset Voltage Drift		10			10		μV/°C
I <sub>io</sub>	Input Offset Current * T <sub>amb</sub> = 25°C T <sub>min.</sub> ≤ T <sub>amb</sub> ≤ T <sub>max.</sub>		5	100 4		5	100 4	pA nA
I <sub>ib</sub>	Input Bias Current * T <sub>amb</sub> = 25°C T <sub>min.</sub> ≤ T <sub>amb</sub> ≤ T <sub>max.</sub>		20	200 20		20	400 20	pA nA
A <sub>vd</sub>	Large Signal Voltage Gain (R <sub>L</sub> = 2kΩ, V <sub>O</sub> = ±10V) T <sub>amb</sub> = 25°C T <sub>min.</sub> ≤ T <sub>amb</sub> ≤ T <sub>max.</sub>	50 25	200		25 15	200		V/mV
SVR	Supply Voltage Rejection Ratio (R <sub>S</sub> = 50Ω) T <sub>amb</sub> = 25°C T <sub>min.</sub> ≤ T <sub>amb</sub> ≤ T <sub>max.</sub>	80 80	86		70 70	86		dB
I <sub>CC</sub>	Supply Current, no Load T <sub>amb</sub> = 25°C T <sub>min.</sub> ≤ T <sub>amb</sub> ≤ T <sub>max.</sub>		1.4	2.5 2.5		1.4	2.5 2.5	mA
V <sub>icm</sub>	Input Common Mode Voltage Range	±11	+15 -12		±11	+15 -12		V
CMR	Common Mode Rejection Ratio (R <sub>S</sub> = 50Ω) T <sub>amb</sub> = 25°C T <sub>min.</sub> ≤ T <sub>amb</sub> ≤ T <sub>max.</sub>	80 80	86		70 70	86		dB
I <sub>os</sub>	Output Short-circuit Current T <sub>amb</sub> = 25°C T <sub>min.</sub> ≤ T <sub>amb</sub> ≤ T <sub>max.</sub>	10 10	40	60 60	10 10	40	60 60	mA
±V <sub>OPP</sub>	Output Voltage Swing T <sub>amb</sub> = 25°C  T <sub>min.</sub> ≤ T <sub>amb</sub> ≤ T <sub>max.</sub>		10 12 10 12	R <sub>L</sub> = 2kΩ R <sub>L</sub> = 10kΩ R <sub>L</sub> = 2kΩ R <sub>L</sub> = 10kΩ 13.5	10 10 10 12	12 12 10 12	13.5	V
SR	Slew Rate (V <sub>in</sub> = 10V, R <sub>L</sub> = 2kΩ, C <sub>L</sub> = 100pF, T <sub>amb</sub> = 25°C, unity gain)		8	16		8	16	V/μs
t <sub>r</sub>	Rise Time (V <sub>in</sub> = 20mV, R <sub>L</sub> = 2kΩ, C <sub>L</sub> = 100pF, T <sub>amb</sub> = 25°C, unity gain)			0.1		0.1		μs
K <sub>OV</sub>	Overshoot (V <sub>in</sub> = 20mV, R <sub>L</sub> = 2kΩ, C <sub>L</sub> = 100pF, T <sub>amb</sub> = 25°C, unity gain)			10		10		%
GBP	Gain Bandwidth Product (f = 100kHz, T <sub>amb</sub> = 25°C, V <sub>in</sub> = 10mV, R <sub>L</sub> = 2kΩ, C <sub>L</sub> = 100pF)	2.5	4		2.5	4		MHz
R <sub>i</sub>	Input Resistance		10 <sup>12</sup>			10 <sup>12</sup>		Ω
THD	Total Harmonic Distortion (f = 1kHz, A <sub>V</sub> = 20dB, R <sub>L</sub> = 2kΩ, C <sub>L</sub> = 100pF, T <sub>amb</sub> = 25°C, V <sub>O</sub> = 2V <sub>PP</sub> )		0.01			0.01		%
e <sub>n</sub>	Equivalent Input Noise Voltage (f = 1kHz, R <sub>S</sub> = 100Ω)		15			15		nV √Hz
PM	Phase Margin		45			45		Degrees

\* The input bias currents are junction leakage currents which approximately double for every 10°C increase in the junction temperature.

Anexo 6



**FAIRCHILD**  
SEMICONDUCTOR™

October 1987  
Revised January 1999

## CD4049UBC • CD4050BC

### Hex Inverting Buffer • Hex Non-Inverting Buffer

#### General Description

The CD4049UBC and CD4050BC hex buffers are monolithic complementary MOS (CMOS) integrated circuits constructed with N- and P-channel enhancement mode transistors. These devices feature logic level conversion using only one supply voltage ( $V_{DD}$ ). The input signal high level ( $V_{IH}$ ) can exceed the  $V_{DD}$  supply voltage when these devices are used for logic level conversions. These devices are intended for use as hex buffers, CMOS to DTL/TTL converters, or as CMOS current drivers, and at  $V_{DD} = 5.0V$ , they can drive directly two DTL/TTL loads over the full operating temperature range.

#### Features

- Wide supply voltage range: 3.0V to 15V
- Direct drive to 2 TTL loads at 5.0V over full temperature range
- High source and sink current capability
- Special input protection permits input voltages greater than  $V_{DD}$

#### Applications

- CMOS hex inverter/buffer
- CMOS to DTL/TTL hex converter
- CMOS current "sink" or "source" driver
- CMOS HIGH-to-LOW logic level converter

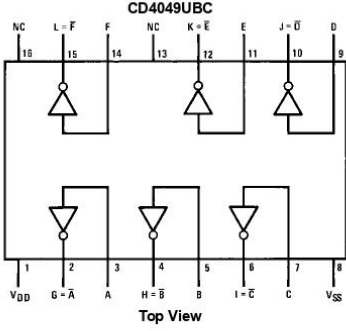
#### Ordering Code:

Order Number	Package Number	Package Description
CD4049UBCM	M16A	16-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150" Narrow
CD4049UBCN	N16E	16-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide
CD4050BCM	M16A	16-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150" Narrow
CD4050BCN	N16E	16-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide

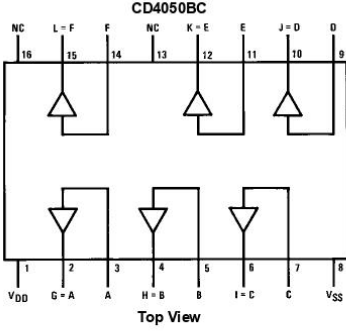
Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

#### Connection Diagrams

Pin Assignments for DIP



**CD4049UBC**  
Top View

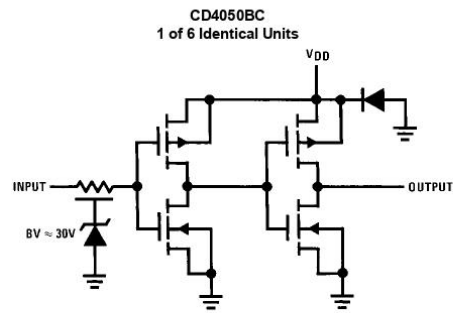
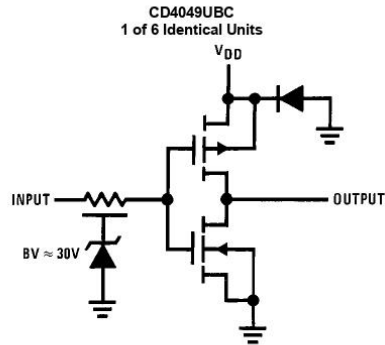


**CD4050BC**  
Top View

CD4049UBC • CD4050BC Hex Inverting Buffer • Hex Non-Inverting Buffer

CD4049UBC • CD4050BC

### Schematic Diagrams





Absolute Maximum Ratings (Note 1)		Recommended Operating Conditions (Note 2)	
Supply Voltage ( $V_{DD}$ )	-0.5V to +18V	Supply Voltage ( $V_{DD}$ )	3V to 15V
Input Voltage ( $V_{IN}$ )	-0.5V to +18V	Input Voltage ( $V_{IN}$ )	0V to 15V
Voltage at Any Output Pin ( $V_{OUT}$ )	-0.5V to $V_{DD} + 0.5V$	Voltage at Any Output Pin ( $V_{OUT}$ )	0 to $V_{DD}$
Storage Temperature Range ( $T_S$ )	-65°C to +150°C	Operating Temperature Range ( $T_A$ )	-40°C to +85°C
Power Dissipation ( $P_D$ )		CD4049UBC, CD4050BC	
Dual-In-Line	700 mW	Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed; they are not meant to imply that the devices should be operated at these limits. The table of "Recommended Operating Conditions" and "Electrical Characteristics" provides conditions for actual device operation.	
Small Outline	500 mW	Note 2: $V_{SS} = 0V$ unless otherwise specified.	
Lead Temperature ( $T_L$ )			
(Soldering, 10 seconds)	260°C		

DC Electrical Characteristics (Note 3)		-40°C		+25°C		+85°C		Units	
Symbol	Parameter	Conditions	Min	Max	Min	Typ	Max		Min
$I_{DD}$	Quiescent Device Current	$V_{DD} = 5V$		4	0.03	4.0		30	$\mu A$
		$V_{DD} = 10V$		8	0.05	8.0		60	$\mu A$
		$V_{DD} = 15V$		16	0.07	16.0		120	$\mu A$
$V_{OL}$	LOW Level Output Voltage	$V_{IH} = V_{DD}, V_{IL} = 0V,$ $ I_O  < 1 \mu A$							
		$V_{DD} = 5V$		0.05	0	0.05		0.05	V
		$V_{DD} = 10V$		0.05	0	0.05		0.05	V
$V_{OH}$	HIGH Level Output Voltage	$V_{IH} = V_{DD}, V_{IL} = 0V,$ $ I_O  < 1 \mu A$							
		$V_{DD} = 5V$	4.95	4.95	5		4.95		V
		$V_{DD} = 10V$	9.95	9.95	10		9.95		V
$V_{IL}$	LOW Level Input Voltage (CD4050BC Only)	$ I_O  < 1 \mu A$							
		$V_{DD} = 5V, V_O = 0.5V$		1.5	2.25	1.5		1.5	V
		$V_{DD} = 10V, V_O = 1V$		3.0	4.5	3.0		3.0	V
$V_{IL}$	LOW Level Input Voltage (CD4049UBC Only)	$ I_O  < 1 \mu A$							
		$V_{DD} = 5V, V_O = 4.5V$		1.0	1.5	1.0		1.0	V
		$V_{DD} = 10V, V_O = 9V$		2.0	2.5	2.0		2.0	V
$V_{IH}$	HIGH Level Input Voltage (CD4050BC Only)	$ I_O  < 1 \mu A$							
		$V_{DD} = 5V, V_O = 4.5V$	3.5		3.5	2.75		3.5	V
		$V_{DD} = 10V, V_O = 9V$	7.0		7.0	5.5		7.0	V
$V_{IH}$	HIGH Level Input Voltage (CD4049UBC Only)	$ I_O  < 1 \mu A$							
		$V_{DD} = 5V, V_O = 0.5V$	4.0		4.0	3.5		4.0	V
		$V_{DD} = 10V, V_O = 1V$	8.0		8.0	7.5		8.0	V
$I_{OL}$	LOW Level Output Current (Note 4)	$V_{IH} = V_{DD}, V_{IL} = 0V$							
		$V_{DD} = 5V, V_O = 0.4V$	4.6		4.0	5		3.2	mA
		$V_{DD} = 10V, V_O = 0.5V$	9.8		8.5	12		6.8	mA
$I_{OH}$	HIGH Level Output Current (Note 4)	$V_{IH} = V_{DD}, V_{IL} = 0V$							
		$V_{DD} = 5V, V_O = 4.6V$	-1.0		-0.9	-1.6		-0.72	mA
		$V_{DD} = 10V, V_O = 9.5V$	-2.1		-1.9	-3.6		-1.5	mA
$I_{IN}$	Input Current	$V_{DD} = 15V, V_{IN} = 0V$	-0.3		-0.3	$-10^{-5}$		-1.0	$\mu A$
		$V_{DD} = 15V, V_{IN} = 15V$	0.3		0.3	$10^{-5}$		1.0	$\mu A$

Note 3:  $V_{SS} = 0V$  unless otherwise specified.