

TEIDESAT.

TRABAJO FINAL DE GRADO

Estudio y caracterización de las baterías del satélite TEIDESAT-I y diseño de los circuitos de protección y control asociados

Autor: Jorge Luis Díaz Acosta

Tutor: Manuel Jesús Rodríguez Valido

Grado en Ingeniería Electrónica Industrial y Automática

Escuela Superior de Ingeniería y Tecnología

Departamento de Ingeniería Industrial

Curso académico 2020-21

San Cristobal de La Laguna, a

Agradecimientos:

Los temas aeroespaciales han estado siempre presentes en mi vida. Desde que puedo recordar siempre he estado interesado en ellos, leyendo artículos y libros, viendo programas o buscando información sobre tópicos relacionados. Pero esto no es suficiente, me gustaría involucrarme más, e intento aportar algo, por poco que pueda parecer, a la industria espacial. Por ello, quiero manifestar mi agradecimiento al profesor Manuel Jesús Rodríguez Valido al acceder a dirigir este trabajo final de grado donde he podido comenzar a trabajar en el área que más me motiva.

También querría agradecer a mis compañeros del equipo de TEIDESAT por permitirme participar este proyecto y apoyarme durante todo el desarrollo de este trabajo, a pesar de los continuos retrasos en la realización de este proyecto.

Por último, querría agradecer a toda mi familia por apoyarme durante todo este trabajo, en especial a mi novia, por no aguantarme a pesar de que apenas podía estar con ella debido a tener que dedicarle tiempo a este trabajo, y aún más a mi querida madre, por apoyarme y ayudarme a lo largo de todo este año de trabajo, incluso en los momentos en los que no lograba avanzar nada.

Gracias a todos.

Resumen:

Este Trabajo de Fin de Grado se encuadra dentro del proyecto para el nanosatélite TEIDESAT-I, desarrollado por alumnos de la Universidad de La Laguna, con el objetivo de realizar comunicaciones ópticas entre La Tierra y la órbita.

El objetivo principal de este TFG se centra en la creación de una primera versión de las baterías a implementar. Para ello, tras una breve introducción al proyecto, se realiza un estudio de las células disponibles comercialmente y la caracterización y selección de las células usadas para el desarrollo de la batería. A continuación, se crea un modelo de simulación del circuito de monitorización y control de la batería, para finalmente plantear una propuesta de componentes para la realización de un primer prototipo de la batería.

Las baterías forman una parte importante de la masa total del nanosatélite, y son un elemento crítico de la misión, ya que son las encargadas de suministrar potencia eléctrica al satélite durante los periodos de eclipse. Sin embargo, esta no es la única demanda que deben cumplir las baterías, además, deberán ser capaces de operar bajo duras condiciones de gradientes de temperatura, vibraciones y choques, así como soportar las inclemencias de la radiación y el vacío del espacio. Por ello, se buscará la creación de un primer modelo sobre el que se iterará hasta lograr el desarrollo de la versión final de las baterías del satélite.

Palabras clave: Satélite, batería, control, BMS.

Abstract:

This End-of-Degree project is part of the project for the TEIDESAT-I nanosatellite, developed by students from the University of La Laguna, with the aim of carrying out optical communications between Earth and orbit.

The main objective of this TFG focuses on the creation of a first version of the batteries to be implemented. To do this, after a brief introduction to the project, a study of commercially available cells and the characterization and selection of the cells used for battery development is carried out. Next, a simulation model of the battery monitoring and control circuit is created, to finally propose a proposal of components for the realization of a first prototype of the battery.

The batteries form an important part of the total mass of the nanosatellite, and are a critical element of the mission, as they are in charge of supplying electrical power to the satellite during eclipse periods. However, this is not the only demand that batteries must fulfill, they also must be capable of operating under harsh conditions of temperature gradients, vibrations and shocks, as well as to endure the harsh conditions of radiation and the vacuum of space. For this reason, the creation of a first model will be sought, on which it will be iterated until the development of the final version of the satellite batteries is achieved.

Key words: Satellite, battery, control, BMS.



Índice:

1. Introducción.....	7
1.1. Objetivo del trabajo final de grado	7
1.2. Cubesat TEIDESAT-I	8
1.2.1. Proyecto TEIDESAT	8
1.2.2. Objetivos del proyecto	8
1.2.3. Programa Fly your Satellite!	9
1.2.4. El satélite TEIDESAT-I.....	10
1.2.5. Cubesats	11
1.2.6. Subsistemas del satélite TEIDESAT-1:	12
1.3. Diseño de baterías para el espacio.....	15
1.3.1. Antecedentes (Historia y norma)	15
1.3.2. Norma JSC-20793.....	18
1.3.3. Normas ECSS	20
2. Elección de las células de la batería.....	21
2.1. Introducción.....	21
2.2. Criterios de selección de las células	22
2.3. Tipos de células consideradas	25
2.3.1. Por tipo de composición.....	25
2.4. Tipo de célula elegido. Justificación	37
3. Modelo de sistemas de protección y control de las baterías.....	41
3.1. Introducción.....	41
3.2. Modelado del sistema de control de las baterías en Matlab	49
3.2.1. Esquema general de la simulación	50
3.2.2. Diseño de la planta.....	51
3.2.3. Diseño del algoritmo de control.....	60
3.3. Propuesta de modelo circuital para prototipado.	93
3.3.1. Diseño del circuito de medida.....	95
3.3.2. Diseño de los termómetros del BMS	97
3.3.3. Diseño del circuito de potencia	98
3.3.4. Diseño del circuito de balanceo	101

Estudio y caracterización de las baterías del satélite TEIDESAT-I y diseño de los circuitos de protección y control asociados



4. Análisis de resultados	103
4.1. Resultados de la simulación en condiciones normales	104
4.2. Resultados de la simulación en condiciones de fallo.....	107
5. Conclusiones finales	110
5.1. Conclusiones	110
5.2. Conclusions.....	112
6. Bibliografía	114
Anexos.....	119
Anexo I. Presentación de proyectos financiados por la Cátedra Fundación Cepsa de Innovación y Eficiencia Energética	119
Anexo II. Datasheets de las células elegidas.	120
Anexo III. Datasheets de los componentes seleccionados para el prototipado.....	123

Lista de figuras

Figura 1: Cubesat Libertas, de la Universidad de Virginia.....	11
Figura 2: Subsistemas del satélite TEIDESAT-I	13
Figura 3: El satélite Spunik-I	15
Figura 4: Satélite Explorer-I	16
Figura 5: Telescopio Espacial Hubble	17
Figura 6: Batería de plata-zinc	17
Figura 7: Batería de níquel-cadmio.....	18
Figura 8: Criterios para la selección de las células	23
Figura 9: Células de ácido de plomo.....	25
Figura 10: Células de níquel-cadmio	26
Figura 11: Células de níquel-metal-hidruro	26
Figura 12: Células de ion-litio	27
Figura 13: Células de LiNiMnCoO ₂	29
Figura 14: Células de LiNiMnCoO ₂	30
Figura 15: Células de LiFePO ₄	31
Figura 16: Células de Li ₂ TiO ₃	32
Figura 17: Sección transversal de una celda cilíndrica	33
Figura 18: Células de botón	35
Figura 19: Sección transversal de una celda prismática	36
Figura 20: Célula de bolsa	37
Figura 21: Batería de litio fallando debido al mal uso.....	41
Figura 22: SOA de las células de ion-litio. Corrientes negativas para el área de carga y positiva para el área de descarga.....	42
Figura 23: SOA de las células de LiFePO ₄ . Corriente negativa para el área de carga y positiva para el área de descarga.....	43
Figura 24: Diferencias entre células balanceadas y no balanceadas	44
Figura 25: Un BMS para una batería formada por 7 células	45
Figura 26: BMS modelo HX-3S-FL10A-A	46
Figura 27: Circuito BMS montado con el chip ASIC LTC2949.	47
Figura 28: Esquema típico de un BMS de electrónica analógica.	47
Figura 29: Esquemas de las diferentes BMS según su topología.	49
Figura 30: Esquema simulación del BMS.....	51
Figura 31: Esquema del diseño de la planta del BMS.	52
Figura 32: Símbolo de un mosfet con distribución de pines.....	52
Figura 33: Implementación de la planta para Li-ion en Simulink.	54
Figura 34: Bloque de células de ion-litio.....	54
Figura 35: Implementación de la planta para LiFePO ₄ en Simulink.....	55
Figura 36: Bloque de células de LiFePO ₄	55
Figura 37: Células y sensor de voltaje.	56
Figura 38: Bloque del medidor de corriente y su contenido.	56
Figura 39: Generador de temperatura ambiente y bloque de transmisión por radiación.	56
Figura 40: Bloque del termómetro y su contenido.....	57
Figura 41: Mosfets de conmutación.....	57
Figura 42: Rama de balanceo de la batería de LiFePO ₄	58



Figura 43: Circuito equivalente de una célula real.	58
Figura 44: Ejemplo de curva de descarga con pulsos de una célula de LiFePO ₄ [40].	59
Figura 45: Esquema del algoritmo de control y su flujo de datos.	61
Figura 46: Implementación del software de control del BMS de la batería de ion-litio en Simulink (sin balanceo de cargas).	62
Figura 47: Implementación del software de control del BMS de la batería de LiFePO ₄ en Simulink (con balanceo de cargas).	62
Figura 48: Bloque del calculador de límite de corriente.	63
Figura 49: Interior del calculador de límite de corriente de la batería de ion-litio.	64
Figura 50: Interior del bloque de cálculo de los límites de corriente por descarga.	65
Figura 51: Interior del calculador de límite de corriente de la batería de LiFePO ₄	66
Figura 52: Bloque del estimador del SOC.	68
Figura 53: Implementación del filtro UKF para la batería de ion-litio.	69
Figura 54: Implementación del filtro UKF para la batería de LiFePO ₄	69
Figura 55: Implementación de la función de transición en Simulink.	71
Figura 56: Código de la función de transición en Matlab.	72
Figura 57: Implementación de la función de medida en Simulink.	73
Figura 58: Implementación del filtro UKF en Simulink.	73
Figura 59: Configuración del filtro UKF para las células de ion-litio.	74
Figura 60: Bloque del estimador de SOH.	77
Figura 61: Implementación del estimador de SOH para la batería de ion-litio.	77
Figura 62: Implementación del estimador de SOH para la batería de LiFePO ₄	77
Figura 63: Implementación de la detección de cambios en los estados de carga y descarga de la batería.	79
Figura 64: Interior del bloque detector de cambios.	79
Figura 65: Implementación del determinador mediante el método de conteo de culombios. ...	80
Figura 66: Filtro de Kalman para la estimación de la capacidad máxima actual.	80
Figura 67: Configuración de los elementos del modelo en el filtro de Kalman.	81
Figura 68: Configuración de las opciones en el filtro de Kalman.	81
Figura 69: Implementación de la máquina de estados principal.	84
Figura 70: Implementación de la monitorización del límite de corriente.	85
Figura 71: Implementación de la monitorización de la temperatura de las células.	87
Figura 72: Implementación de la monitorización de la temperatura de las células de LiFePO ₄	88
Figura 73: Implementación de la monitorización de los voltajes en las células de ion-litio. ...	89
Figura 74: Implementación de la monitorización de los voltajes en las células de LiFePO ₄	90
Figura 75: Implementación del control de balanceo en Simulink.	91
Figura 76: Código de la función “ord”.	92
Figura 77: Esquema del circuito del BMS de la batería de ion-litio.	94
Figura 78: Esquema del circuito del BMS de la batería de LiFePO ₄	94
Figura 79: Circuito de medida de la batería de ion-litio.	95
Figura 80: Circuito de medida de la batería de LiFePO ₄	96
Figura 81: Interruptor bidireccional con mosfets.	98
Figura 82: Simulación en LTspice XVII del circuito de conmutación sin la red snubber (izquierda) y con la red snubber (derecha).	100
Figura 83: Esquema del circuito de potencia de los BMSs.	101



Figura 84: Circuito de balanceo de la batería de LiFePO4.	102
Figura 85: Panel de monitoreo y control.	103
Figura 86: Resultados de la simulación de la batería con células de ion-litio. Arriba-izquierda: Valores de corriente. Arriba-derecha: Valores de SOC. Abajo-izquierda: Valores de voltaje. Abajo-derecha: Valores de temperatura. Todo frente al tiempo	104
Figura 87: Zoom a los valores de SOC en la simulación con ion-litio.	105
Figura 88: Resultados de la simulación de la batería con células de LiFePO4. Arriba-izquierda: Valores de corriente. Arriba-derecha: Valores de SOC. Abajo-izquierda: Valores de voltaje. Abajo-derecha: Valores de temperatura.	105
Figura 89: Zoom a los valores de voltaje en la simulación con LiFePO4.	106
Figura 90: Zoom a los valores de SOC en la simulación con LiFePO4. En azul: SOC estimado. En verde: SOC real.	106
Figura 91: Activación de fallo por alta temperatura.	108
Figura 92: Activación de fallo por sobrecorrientes.	108
Figura 93: Activación de fallo por bajo voltaje.	109
Figura 94: Presentación de TEIDESAT como uno de los proyectos apoyados por la Cátedra Fundación Cepsa	119



Lista de tablas

Tabla 1: Clasificación de los satélites según su masa.	10
Tabla 2: Comparativa de característica de las células consideradas.	32
Tabla 3: Formatos y dimensiones de baterías cilíndricas habituales.	34
Tabla 4: Características de la célula ICR18650 C2.....	38
Tabla 5: Características de la célula APR18650m1A	39
Tabla 6: Tabla de la verdad de los interruptores mosfet.....	85
Tabla 7: Características del amplificador diferencial y del multiplexor analógico.	96
Tabla 8: Características del sensor de temperatura.	97
Tabla 9: Características del mosfet elegido.	99
Tabla 10: Características de la sonda Hall.....	101



1. Introducción

En un satélite espacial las baterías se suelen utilizar actualmente como dispositivos de almacenamiento de energía en segundo plano, normalmente vinculados a una fuente de energía principal que genera potencia eléctrica en primer término y que alimenta las baterías. Estas, además de acumular carga para proporcionar algo de autonomía al satélite mientras no está operativa la fuente principal, reparten la energía necesaria a la parte del equipo que la requiera. Es decir, son fundamentales para que el satélite esté operativo y el éxito del proyecto, de ahí la importancia de estudiar en profundidad el modelo de batería y sus células con el fin de diseñar la mejor opción para la eficacia y eficiencia de un satélite.

La oportunidad se presentó con la incorporación al Proyecto TEIDESAT y la posibilidad de compaginar una aportación al mismo con la realización de este trabajo final de grado. Durante la realización de este propósito se ha profundizado en la comprensión de la importancia de un ingeniero electrónico en cualquier proyecto de ingeniería, junto con la adquisición de capacidades que ningún libro o clase puede enseñar.

1.1. Objetivo del trabajo final de grado

El objetivo general de este trabajo consiste en la elaboración de un primer diseño de las baterías que equipará el satélite TEIDESAT-I. Para ello, se realizará un primer estudio de los diferentes tipos de células que se encuentran disponibles actualmente en el mercado para elegir los modelos que mejor se ajustan a las necesidades de potencia y almacenamiento que se estima que requerirá el satélite, así como la realización de una primera proposición de diseño de los circuitos usados para la medición del estado de la batería, el control de su estado y su protección en caso de detectar algún funcionamiento anómalo.

Este objetivo general se realizará a partir de una serie de sub objetivos parciales, u objetivos de carácter específico, que permitirán completar el estudio planteado:

- Revisión de la normativa aplicable a las baterías de uso espacial.
- Estudio de los diferentes tipos de baterías existentes en el mercado.
- Elección de la célula en base a los requerimientos técnicos del satélite y la normativa vigente.

Estudio y caracterización de las baterías del satélite TEIDESAT-I y diseño de los circuitos de protección y control asociados



- Diseño de un sistema de control para un sistema BMS para monitorear y proteger las baterías y simulación de dicho sistema.
- Búsqueda y selección de componentes para realizar una propuesta de prototipado del circuito BMS.

1.2. Cubesat TEIDESAT-I

1.2.1. Proyecto TEIDESAT

El proyecto TEIDESAT nació como una iniciativa de estudiantes de la Universidad de La Laguna que buscaban saber más acerca de los satélites y el espacio, lo que llevó a la formación de un equipo multidisciplinar con el objetivo de diseñar, construir, poner en órbita y operar un nanosatélite basado en el estándar Cubesat [1].

Este proyecto, apoyado y respaldado por la Universidad de La Laguna, así como por el Instituto de Astrofísica de Canarias, cuenta, además, con financiación y patrocinio externo tanto de la Fundación Cepsa, a través de su Cátedra Fundación Cepsa de Innovación y Eficiencia Energética de la Universidad de La Laguna (véase anexo 1), como del Gobierno de Canarias, a través de una subvención concedida por la Agencia Canaria de Investigación, Innovación y Sociedad de la Información de la Consejería de Economía, Conocimiento y Empleo.

El equipo está conformado por 25 estudiantes de nivel de grado y máster de las ramas de Ingeniería Industrial, Mecánica, Electrónica, Informática, Física, Astrofísica, Diseño y Empresariales. Está dividido en secciones según especialidad y, cada una, bajo la supervisión de un coordinador. El equipo también tiene la puerta abierta a alumnos interesados de periodismo, derecho, económicas y bellas artes para obtener asesoramiento fiscal y legal, así como apoyo en el campo divulgativo y de diseño artístico.

1.2.2. Objetivos del proyecto

El proyecto persigue los tres siguientes objetivos clave [1]:

*Estudio y caracterización de las baterías del satélite TEIDESAT-I
y diseño de los circuitos de protección y control asociados*



- **Objetivo Científico-tecnológico:** Diseñar y construir un nanosatélite completamente funcional bajo los estándares de la Agencia Espacial Europea (ESA), con capacidad de establecer comunicaciones ópticas entre la órbita y La Tierra. Dentro de este objetivo se encuentra este trabajo de fin de grado que contribuye al desarrollo de la batería para dicho nanosatélite, al que se ha denominado como TEIDESAT-I.
- **Objetivo Académico:** Aprender sobre áreas de conocimiento relacionadas con el espacio que sean ajenas a la disciplina académica de cada miembro con el objeto de convertirse en un profesional más completo y versátil. Entre otras opciones, este objetivo se orienta en la actualidad, a la participación en el Programa Fly your Satellite!
- **Objetivo Divulgativo:** El equipo cree en la importancia de la divulgación científico-técnica entre personas de todas las edades, con especial importancia del público infantil y adolescente, siempre buscando aumentar el interés del público en este tema.

1.2.3. Programa Fly your Satellite!

El programa Fly your Satellite! (FYS) es una iniciativa creada por la Agencia Espacial Europea (ESA) con el objetivo de complementar la educación e inspirar a los alumnos de las universidades de los Estados miembros, así como prepararlos como posibles futuros profesionales del sector espacial. El programa comenzó en 2008 y desde entonces se han realizado ya dos ediciones, con diferentes equipos en cada una [2].

Bajo este programa, se busca que los equipos participantes aprendan sobre el proceso de diseño, construcción y pruebas de un nanosatélite real, así como participar en su campaña de lanzamiento, la operación del satélite construido y su preparación para cumplir con los requerimientos de mitigación de restos espaciales, todo bajo la supervisión de la ESA.

El programa cuenta con cinco fases [2]:

- **Design Your Satellite!:** Diseño del nanosatélite y su segmento de tierra.
- **Build Your Satellite!:** Construcción y pruebas funcionales en laboratorios del satélite.
- **Test Your Satellite!:** Realización de pruebas del satélite en condiciones similares a las del espacio.
- **Launch Your Satellite!:** Preparación del satélite para su lanzamiento.

Estudio y caracterización de las baterías del satélite TEIDESAT-I y diseño de los circuitos de protección y control asociados



- OperateYour Satellite!: Despliegado del satélite en órbita, su operación en órbita, la recolección de datos y el compartimiento de los resultados.

Como parte del objetivo académico, el proyecto TEIDESAT busca activamente su admisión en este programa, ya que consideramos que la experiencia de participar en el mismo será muy enriquecedora para todos los miembros del equipo de cara a su formación como profesionales.

1.2.4. El satélite TEIDESAT-I

El satélite TEIDESAT-I es un satélite que se encuentra dentro del rango de los nanosatélites basado en el estándar cubesat, cuyo objetivo es servir de demostrador de la posibilidad de descargar datos mediante comunicación óptica, desde la órbita hacia La Tierra, con el uso de LEDs de alta potencia.

A día de hoy, como se muestra en la tabla 1, los satélites pueden clasificarse de la siguiente manera según su masa [3]:

Tipo de Satélite	Masa(kg)
Satélites grandes	>1000
Satélites medianos	500 a 1000
Mini satélites	100 a 500
Microsatélites	10 a 100
Nanosatélites	1 a 10
Picosatélites	0,1 a 1
Femtosatélites	<0,1

Tabla 1: Clasificación de los satélites según su masa. Fuente: Elaboración propia.

Los satélites basados en el estándar cubesat, como nuestro satélite, entrarían, debido a las especificaciones impuestas por la norma, dentro de la categoría de los nanosatélites.

Diseñar satélites de menor tamaño tiene diversas ventajas, como podrían ser:

Estudio y caracterización de las baterías del satélite TEIDESAT-I y diseño de los circuitos de protección y control asociados

- Posibilidad de despliegue de toda una constelación en un único lanzamiento, permitiendo una mayor cobertura.
- Bajo coste de fabricación, lo que facilita su uso en labores de investigación, así como para la realización de pruebas de componentes instalados en satélites más grandes y complejos.
- Facilidad de operación, lo que permite su sencilla reubicación para su uso, por ejemplo, del mantenimiento de satélites de mayor tamaño.

1.2.5. Cubesats

El estándar cubesat es un estándar para el diseño de nanosatélites, creado conjuntamente por la Universidad Politécnica del Estado de California, San Luis Obispo y el Space Systems Lab de la Universidad de Stanford, en 1999, con el objetivo de facilitar el acceso al espacio de los estudiantes universitarios (figura 1). Desde su implementación, el estándar ha sido adoptado no solo por universidades e instituciones educativas, sino también por gobiernos y entidades privadas [4].

El estándar cubesat está diseñado para facilitar la frecuencia y el acceso económico al espacio con opciones de lanzamiento disponibles para la mayoría de vehículos de lanzamiento existentes en el mercado [4].



Figura 1: Cubesat Libertas, de la Universidad de Virginia [5]



Un satélite diseñado bajo el estándar cubesat consta de una estructura cúbica de 10x10x10 cm que contiene todos los componentes del satélite, conocida como unidad, o 1U, con un peso no mayor de 1,33 kg. En caso de necesitarse tamaños más grandes, el estándar contempla la posibilidad de unir varias unidades para formar satélites más complejos [4]. En los últimos años, los tamaños más populares han sido los 1.5U, los 2U, los 3U y los 6U, con otros diseños en desarrollo [6].

Dado que este tipo de satélites están especialmente optimizados para ser asequibles a los estudiantes, son los más utilizados por las agencias espaciales en sus programas espaciales dedicados específicamente para estudiantes, como podría ser el programa ELaNa [7], de la NASA, o el programa Fly your Satellite! [2], de la ESA, mencionado anteriormente.

Las ventajas de los cubesats no solo benefician a los estudiantes. La alta estandarización de estos nanosatélites ha conllevado una gran reducción de los costes de fabricación y el surgimiento de múltiples módulos prefabricados para su uso en la fabricación de cubesats, lo que facilita su producción en masa, por lo que diversas organizaciones los están utilizando para poner en órbita sus propios satélites.

En lo que respecta a nuestro satélite, TEIDESAT-I está siendo diseñado como un cubesat de categoría 1U, es decir, de una sola unidad [1].

A continuación, se explican los subsistemas que se distinguen en el sistema que constituye el satélite con la intención de visibilizar el emplazamiento de la batería objeto de nuestro trabajo.

1.2.6. Subsistemas del satélite TEIDESAT-1:

El satélite TEIDESAT-1 usa un esquema típico de subsistemas, que se usa en la mayoría de los satélites convencionales, en orden de garantizar la máxima eficiencia y supervivencia del satélite durante la misión, que mostramos en la figura 2.

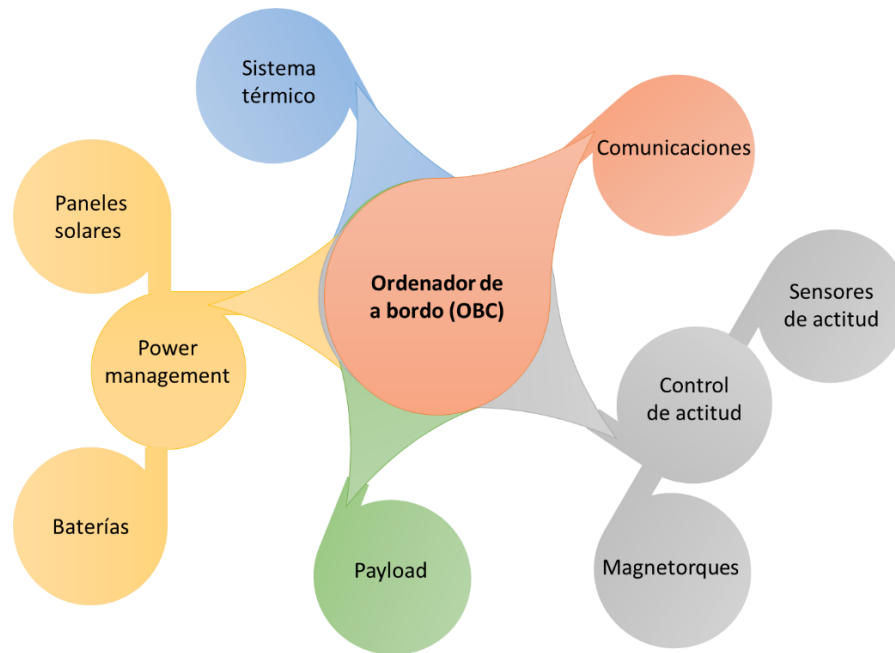


Figura 2: Subsistemas del satélite TEIDESAT-I. Fuente: Elaboración propia.

Estos subsistemas son:

- Payload:

El subsistema principal. Está formado por todos los componentes que permiten al satélite realizar la función principal de su misión.

En el caso de TEIDESAT-I, la payload es un módulo de comunicaciones ópticas formado por cuatro LEDs de alta potencia, conectados a un modulador que permite modificar la intensidad del brillo de estos a una frecuencia determinada para transmitir un mensaje previamente cargado, que será recibido por una estación receptora en tierra.

- Power management:

Este subsistema se encarga de distribuir la energía a todos los sistemas del satélite en función de su demanda, así como de producirla mediante los paneles solares y de almacenar el excedente en las baterías.

Nuestro satélite cuenta con dos sistemas de distribución:

- Un circuito de baja potencia, para alimentar los sistemas básicos del satélite.
- Un circuito de alta potencia, para la alimentación de la payload.

Estudio y caracterización de las baterías del satélite TEIDESAT-I y diseño de los circuitos de protección y control asociados



Las baterías del satélite, que es en torno a lo que gira este trabajo, cumplen la función primordial de mantener el satélite en funcionamiento cuando este no reciba luz solar en sus paneles.

Cuando los paneles solares se encuentran expuestos al Sol, la energía generada por estos es mucho mayor que la que el satélite necesita. Ese excedente es almacenado en las baterías y es aprovechado en el eclipse.

Sin ese excedente, el satélite se apagaría en cada eclipse, lo que no solo dejaría el satélite incomunicado y sin control, sino que no podría realizar el objetivo de la misión, ya que este es comunicarse por vía óptica, y el mejor momento para hacer este tipo de comunicaciones es cuando el satélite está en eclipse, ya que no hay interferencias debido a la luz solar.

Por último, aparte de mantener activo el satélite, otra función que cumplen las baterías es alimentar a la payload, ya que durante su funcionamiento esta consume mucha más energía de la que pueden generar los paneles. Es por ello que la payload tiene su propia batería asociada.

- Subsistema ACDS:

Este subsistema se encarga del control (Attitude Control System, ACS) y determinación (Attitude Determination System, ADS) de la orientación del satélite.

- Subsistema de comunicaciones:

Este subsistema se encarga de permitir establecer comunicaciones entre el satélite y una estación de tierra para el control del satélite. Usualmente se usan señales de radio para este tipo de comunicaciones.

- Ordenador de a bordo (OBC):

Este subsistema se encarga de controlar todo el funcionamiento del satélite y de almacenar los datos recolectados. En su memoria se encuentran todas las instrucciones para hacer funcionar cada uno de los sistemas electrónicos del satélite, pudiendo activar o desactivar sistemas o incluso modificar o intervenir en el normal funcionamiento de

un sistema en función de las necesidades de potencia, del estado de la misión, etc. o bajo órdenes recibidas a través del subsistema de comunicaciones.

- Subsistema térmico:

Este subsistema se encarga de gestionar la temperatura dentro del satélite con el objetivo de que todos los sistemas del satélite funcionen dentro de los rangos de temperatura establecidos [8].

1.3. Diseño de baterías para el espacio

1.3.1. Antecedentes (Historia y norma)

Desde el inicio de la carrera espacial, las diferentes naves y sondas que han viajado al espacio han incorporado algún tipo de batería para permitir su funcionamiento. Por ejemplo, el Sputnik-I (figura 3), el primer satélite de la humanidad, puesto en órbita en 1957, incorporaba tres baterías de plata-zinc para alimentar sus sistemas, que le otorgaron un total de 22 días de autonomía [9].



Figura 3: El satélite Spunik-I [10].

Por otro lado, la misión Explorer-I (figura 4), lanzada por la NASA en 1958, usaba baterías de mercurio para alimentar sus sistemas. Estas fueron capaces de mantener su transmisor de alta

potencia en activo durante 31 días, mientras que su transmisor de baja potencia se mantuvo en servicio durante 105 días [11].



Figura 4: Satélite Explorer-I [11]

Pese a que, a lo largo de los años, se han incluido en el diseño de naves y satélites diferentes sistemas para la producción de energía, las baterías han seguido siendo necesarias debido a diferentes circunstancias. En ocasiones la producción depende de las condiciones ambientales en las que se encuentre la nave (por ejemplo, los paneles solares) que obliga a tener una fuente de energía secundaria. En otros casos, la demanda de energía de la nave no es constante en el tiempo, teniendo momentos de alto consumo y bajo consumo, por lo que el uso de baterías permite dar suministro a los picos de energía, sin necesidad de sobredimensionar la fuente de energía, permitiendo ahorros importantes de espacio y peso.

Un ejemplo de estos satélites más modernos con capacidad de producir su propia energía, pero aun así necesitar baterías, sería el caso del Telescopio Espacial Hubble (figura 5). Este gran telescopio en órbita, lanzado en 1990, tiene como suministro de energía principal un conjunto de paneles solares montados a ambos lados del cuerpo del telescopio. Sin embargo, equipa un total de seis baterías de níquel-hidrógeno, que se encargan de abastecer de energía al telescopio cuando este no se encuentre expuesto a la luz solar debido a que su órbita lo hace pasar por la cara nocturna de la Tierra [12].



Figura 5: Telescopio Espacial Hubble [13]

Dependiendo de si la batería este diseñada o no para ser recargada, estas se pueden clasificar en dos grupos básicos [14]:

- Baterías primarias: Son aquellas que no son recargables y suelen estar pensadas para ser la fuente principal de alimentación de la nave. Suelen usarse en misiones de corta duración (entre 1 día y una semana), en las que, por su sencillez y corta duración, no se considere necesario implementar sistemas más complejos de producción. Un ejemplo de estas son las baterías de plata-zinc (figura 6), mencionadas anteriormente.



Figura 6: Batería de plata-zinc [15]

Estudio y caracterización de las baterías del satélite TEIDESAT-I y diseño de los circuitos de protección y control asociados



- Baterías secundarias: Son aquellas que si permiten ser recargadas en vuelo. Como su nombre indica, están usualmente pensadas para su uso como sistema de suministro secundario, almacenando el excedente de energía producida por la fuente de alimentación principal para poder aprovecharlo más adelante. A este grupo pertenecen las baterías de níquel- cadmio (figura 7) y la mayoría de las composiciones de litio.



Figura 7: Batería de níquel-cadmio [16].

Dado este uso tan básico e importante, han surgido varias normas internacionales para regular su uso y las características de las baterías montadas en las naves espaciales, tanto para garantizar su correcto funcionamiento como su seguridad.

Dado que nuestra misión se realizará bajo el amparo de un programa de la ESA, la agencia nos impone la aplicación de las siguientes dos normas internacionales: la JSC-20793 y la ECSS-E-ST-20C.

1.3.2. Norma JSC-20793

Esta norma establece los criterios para el diseño de baterías que sean seguras para el personal de cualquier nave tripulada, para su uso y operación en cualquier fase de la misión, así como de vehículos que vayan a estar en zonas no presurizadas adyacentes a una nave tripulada. Al mismo tiempo concreta las pruebas a las que deben someterse las baterías para certificar su utilización en una misión espacial [17]. Esta norma está redactada por el Johnson Space Center

*Estudio y caracterización de las baterías del satélite TEIDESAT-I
y diseño de los circuitos de protección y control asociados*

de la NASA y su primera versión data de septiembre de 1985, siendo su última versión la revisión D, publicada en marzo de 2017.

Esta norma está dirigida a cualquier batería instalada en una nave espacial tripulada, así como cualquier batería equipada en cualquier utensilio, traje o herramienta que la tripulación lleve a bordo consigo para la misión. También se aplica para cualquier vehículo o nave que, en alguna fase de su misión, vaya a estar a bordo de una nave tripulada [17].

Para ello, la norma trata los siguientes apartados [17]:

- Indicación de qué composiciones son factibles para su uso en el espacio: Da indicaciones sobre qué tipos de composiciones han de evitarse a la hora de escoger las células para fabricar la batería, ya sea por sus reacciones a las diferentes condiciones del espacio, como por los tipos de gases que expulsan cuando se produce un escape en ellas y que pueden ser un riesgo para la tripulación.
- Indicación de requerimientos básicos a tener en cuenta en cualquier diseño de batería que vaya al espacio. En los casos de las composiciones químicas de baterías más usadas, la norma da requerimientos y recomendaciones específicas para cada composición.
- Indica los riesgos más comunes que tienen en general las baterías cuando se usan en el ámbito espacial, clasificándolos en función de su peligrosidad según las condiciones de la misión. De nuevo, para las composiciones químicas más comunes, indica los riesgos específicos asociados a cada tipo de composición.
- Indica las pruebas de certificación que debe pasar cada batería a cada uno de sus niveles para certificar su uso para el espacio, en función de las características de la composición y de la misión.

Nuestra batería debe cumplir esta norma debido a que el procedimiento estándar de lanzamiento de cubesats en la ESA consiste en enviar los cubesats ya listos para su despliegue a la Estación Espacial Internacional (ISS, por sus siglas en inglés), donde se despliegan a través de una lanzadera instalada a tal efecto en la estación.

Este procedimiento se aplica también a las misiones acogidas al programa FSY, por lo que, si aspiramos a que TEIDESAT sea incluido en el programa, las baterías del satélite deben cumplir con esta normativa.



1.3.3. Normas ECSS

Las normas ECSS, desarrolladas por la European Cooperation for Space Standardization (ECSS), son el resultado del esfuerzo cooperativo entre la ESA, las agencias espaciales nacionales y las industrias europeas, con el objetivo de diseñar y mantener estándares de fácil entendimiento para todas las actividades espaciales realizadas en Europa [18].

Se trata de un conjunto de normas que abarcan todos los aspectos de una misión espacial, desde la organización hasta el diseño de los vehículos y elementos de la misión. En estas normas se incluyen tanto requerimientos obligatorios como guías de buenas prácticas a la hora de implementar una misión espacial.

Norma ECSS-E-ST-20C

Esta norma ECSS está diseñada para ser aplicada a todo sistema eléctrico, electromagnético o de microondas que sea diseñado para cualquier misión espacial. Especifica las tareas que deben cumplir estos sistemas, así como los requerimientos de rendimiento y diseño que deben alcanzar estos sistemas [18].

Dentro de estos requerimientos se incluyen [18]:

- Generales: Requerimientos de interfaces (señales, comandos, ...), de diseño (conectores, procesamiento de datos, contención de fallos, ...) y de verificación.
- De electrónica de potencia: Requerimientos de los sistemas de generación, de almacenamiento de energía y de distribución de control, así como de seguridad de estos.
- De compatibilidad electromagnética: Control para evitar la interferencia electromagnética entre los subsistemas debido a la autoinductancia o la radiación externa.
- De sistemas de radiofrecuencia: Requerimientos de diseño de antenas, de potencia en señales de radiofrecuencias y de intermodulación pasiva, así como su verificación.

2. Elección de las células de la batería

El satélite TEIDESAT-I, está siendo diseñado para misiones de larga duración (más de un día) y por lo tanto necesita baterías secundarias, es decir recargables, que son las que vamos a analizar.

Cuenta con dos circuitos de alimentación para sus sistemas: uno de baja potencia para la alimentación de todos los sistemas básicos del satélite, como el ordenador de a bordo (OBC), los sensores y el equipo de comunicaciones, y otro de alta potencia para la alimentación de la payload. Cada uno de estos circuitos está conectado a un grupo de células distinto dentro de la batería, por lo que se deberá elegir un tipo de célula para cada uno.

2.1. Introducción

En la sociedad actual basada en la electricidad surge siempre el problema del almacenamiento de esta energía. Las baterías se han convertido en la alternativa por excelencia para este propósito.

El término batería acuñado por primera vez por Benjamín Franklin para hacer referencia a un aparato que usaba un conjunto de condensadores conectados juntos en la industria de cañones, fue aplicado por Humphrey Davy, en 1801, a un conjunto de celdas galvánicas dispuestas en serie con el fin de conseguir una mayor potencia eléctrica a partir energía química [19].

Se aplica el término celda o célula a los compartimentos de la batería que poseen pares de electrodos de manera separada. Faraday distinguió los electrodos denominándolos cátodo y ánodo. La energía liberada de los elementos químicos se halla en las sustancias, como ocurre en el caso de las celdas no recargables, pero también puede ser inducida desde una fuente externa como en el caso de las celdas recargables. Esta fuente de energía portátil ha demostrado su valor práctico desde comienzos del siglo XX [19].

Podemos resumir algunas de las ventajas que supone el uso de baterías como sistemas de almacenamiento de energía [19]:

- No requieren grandes inversiones ni infraestructuras, con tiempos cortos de producción.
- Pequeño tamaño que permite adaptarlas a espacios reducidos y ser transportables.

Estudio y caracterización de las baterías del satélite TEIDESAT-I y diseño de los circuitos de protección y control asociados



- Se caracterizan por su modularidad y no dependen de geografía alguna, con lo que pueden situarse cercanas a la estación de generación eléctrica o al lugar de consumo.
- Rápida respuesta ante picos de consumo cortos que se producen de manera inesperada.
- Costes aceptables.

Todo esto ha llevado a los científicos a una investigación continuada para el desarrollo de sistemas electroquímicos de las células de las baterías, sobre todo en el caso de las baterías secundarias o recargables que se ven sometidas a continuos procesos de carga y descarga. Tal es el caso, que debemos elegir la mejor alternativa, de las muchas existentes, para las células de las baterías de nuestro nanosatélite, a partir de unos criterios específicos que nos llevarán a seleccionar las células con la composición más adecuada.

También se ha avanzado mucho en los sistemas de empaquetado de las células desde el siglo XVIII y principios del siglo XIX donde se contenían en jarras de cristal. Luego, según crecían en tamaño las baterías, se comenzaron a utilizar recipientes de madera sellados y otros materiales. Hasta 1896, con la extensión de la fabricación de baterías desde Europa a Estados Unidos, no encontramos las celdas estándar de uso generalizado de formato cilíndrico que comienzan con la batería de celda seca Columbia de zinc-carbono. Sin embargo, no será hasta principios del siglo XX cuando se produzca un paso más hacia la portabilidad de las células con el establecimiento de estándares internacionales para la mayoría de las baterías recargables. Por último, comentar que en 1917 se formaliza, por el National Institute of Standards and Technology, la nomenclatura alfabética que todavía se usa en la actualidad junto con nomenclaturas numéricas posteriores para expresar tamaños [20].

Esta nomenclatura se ha ido incrementando con la progresiva aparición de nuevos empaquetados de células y nuevos tamaños, con lo que debemos también seleccionar el empaquetado más idóneo para las baterías del TEIDESAT-I.

2.2. Criterios de selección de las células

A la hora de definir los criterios para la selección de las células (figura 8), se ha tenido en cuenta que está previsto que el satélite sea desplegado desde la Estación Espacial Internacional. Por lo tanto, desde el envío hasta el eventual despliegue, se espera que el satélite permanezca almacenado dentro de la estación, por lo que las baterías deberán cumplir con la norma JSC-
*Estudio y caracterización de las baterías del satélite TEIDESAT-I
y diseño de los circuitos de protección y control asociados*

20793 de la NASA, que regula los requerimientos de seguridad para baterías dentro de naves tripuladas. Además, la ESA, quien se espera que sea el lanzador final del satélite, ha impuesto algunos requerimientos adicionales para la selección, basados en el tiempo que puede pasar el satélite almacenado entre las pruebas finales del satélite ya construido y su envío a la Estación Espacial Internacional en una misión de carga.

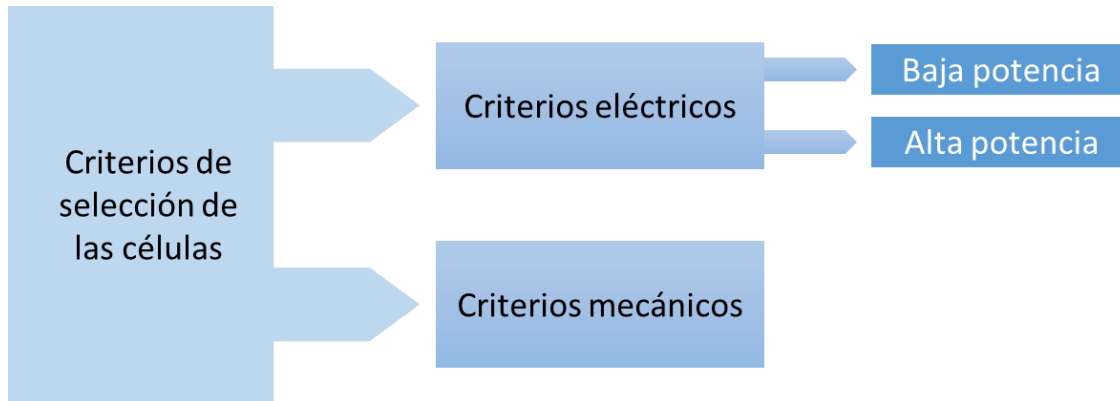


Figura 8: Criterios para la selección de las células. Fuente: Elaboración propia.

Criterios eléctricos: baja potencia

- La batería deberá tener una capacidad mínima definida por la siguiente ecuación (1) [21]:

$$Cr = \frac{Pe * Te}{(DoD) * n} \quad (1)$$

Donde Cr corresponde a la capacidad de la batería, Pe corresponde a la potencia media consumida por los sistemas conectados a la batería, Te corresponde al tiempo que permanecerá el satélite en eclipse (sin recibir luz solar en su paneles), DoD corresponde a la profundidad de descarga por órbita (porcentaje de la batería que se consume antes de que comience de nuevo la recarga de las baterías en cada órbita) y n corresponde al rendimiento medio aproximado de entrega de energía por parte de la batería.

Se estima que el tiempo que permanecerá el satélite en eclipse, que depende de la posición relativa entre el Sol, la Tierra y el satélite, oscilará en torno al 58 % de una hora (es decir 34.8 minutos), con un consumo medio total de todos los sistemas de 667 mW. Dado que el parámetro DoD determina el porcentaje de energía almacenada que se consume, también afecta al voltaje de salida de la batería, ya que este disminuye a



medida que la batería se agota, siendo el descenso más pronunciado a medida que quede menos energía acumulada. Nos interesa que el voltaje de alimentación de este circuito sea lo más estable posible, por lo que se usará un valor bajo de DoD (en torno al 15%). El rendimiento vendrá determinado por la composición de las células utilizadas en la batería. (2,21 Wh).

- La batería deberá ser capaz de entregar un voltaje de salida de como mínimo 3,6 V.
- La batería debe ser capaz de soportar como mínimo hasta 1800 mA.

Criterios eléctricos: alta potencia

- Las baterías para este circuito deben de ser capaces de mantener en funcionamiento el sistema de emisión óptico durante una ventana de emisión de 126,6 segundos. Se estima que la potencia total de los leds y del circuito conformador de onda del emisor óptico será de 7,776 W, por lo que se requerirá que la batería posea, al menos, de 273,46 mWh.
- La batería deberá ser capaz de entregar un voltaje de salida de 7.2 V.
- La batería debe ser capaz de soportar como mínimo hasta 40 A.

Criterios mecánicos

Debido a que, por criterios de diseño generales del satélite debido al espacio disponible, las células de las baterías de ambos circuitos deberán compartir el mismo soporte, estos criterios serán generales para las dos baterías.

- Las células deberán tener forma cilíndrica, con diámetro en la base de un máximo de 18.40 mm y una altura de 65 mm, en base a las dimensiones del soporte que se está diseñando.
- Las baterías deben ser capaces de operar en un rango de temperatura desde -20°C a +40°C [8].
- Las células deben contar con un sistema que permita la liberación controlada de gases del interior de la célula en caso de un evento de sobrecalentamiento o sobrepresión, evitando así la explosión de la célula.
- Las células no deben estar hechas con materiales inflamables o contener compuestos sólidos o gaseosos que puedan ser inflamables, como el hidrógeno.

2.3. Tipos de células consideradas

Para esta consideración, se ha tenido en cuenta principalmente las composiciones ofertadas por los distribuidores y las que forman parte del estado de la técnica de las agencias espaciales.

El C-rate

El C-rate es un método ampliamente utilizado para indicar la corriente que pasa por una célula en relación con la capacidad de esta. Así, cuando se indica que la corriente de descarga máxima de una célula es 1C, significa que puede entregar un amperaje máximo igual a la capacidad de la célula durante una hora, mientras que si es 0.5C, podrá entregar un amperaje máximo igual a la mitad de su capacidad durante dos horas [22].

2.3.1. Por tipo de composición

Composiciones de células disponibles comercialmente

Actualmente, es posible encontrar los siguientes tipos de composiciones principales para baterías: ácido de plomo, níquel-cadmio, níquel-metal-hidruro y ion-litio [23].

Las células de ácido de plomo, figura 9, son la tecnología más antigua de las citadas y son las más sencillas y económicas, sin embargo, son las que menos energía pueden almacenar y poseen el número de ciclos de uso más limitado de las cuatro [23]. El voltaje nominal medio de estas células suele rondar los 2V, con una corriente media máxima de 0.2C, lo que junto a la alta toxicidad de sus compuestos [23] la hace inviable para su uso en el satélite.



Figura 9: Células de ácido de plomo [24].

Estudio y caracterización de las baterías del satélite TEIDESAT-I y diseño de los circuitos de protección y control asociados



Las células de níquel-cadmio, figura 10, son la tecnología más conocida y usada de las cuatro. Se utiliza cuando se necesita una batería de larga duración, altas corrientes de descarga y operar en temperaturas extremas [23]. Sin embargo, actualmente se encuentran en desuso en favor de las de Ion de litio debido al impacto medioambiental que generan. Poseen un voltaje nominal medio de 1.2V y una corriente máxima de 1C [23].



Figura 10: Células de níquel-cadmio [25].

Las células de níquel- metal- hidruro, figura 11, son una alternativa a las células de níquel-cadmio, ya que usan materiales de menor toxicidad y poseen una gran capacidad de almacenamiento. Son el compuesto usado principalmente en el ámbito industrial, médico y automovilístico. Poseen el mismo voltaje nominal medio que las baterías de níquel-cadmio, pero con una corriente máxima de 0.5C [23].



Figura 11: Células de níquel-metal-hidruro [25].

Estudio y caracterización de las baterías del satélite TEIDESAT-I y diseño de los circuitos de protección y control asociados

Las células de ion-litio, figura 12, son la tecnología más reciente y, pese a necesitar circuitos de protección adicionales con respecto a otras composiciones por motivos de seguridad y ser más caras de fabricar, están progresivamente sustituyendo a las otras composiciones debido a su alto rendimiento, ciclos de vida y baja necesidad de mantenimiento [23]. Las células de esta composición poseen un voltaje nominal medio de 3.6V (puede variar entre 3.2 y 3.7 en función de las diferentes variantes de composición), lo que permite reducir el número de células necesarias para desarrollar baterías de alto voltaje. Algunas composiciones pueden llegar a corrientes máximas de 10C [23], muy superiores a la de las otras composiciones vistas anteriormente.



Figura 12: Células de ion-litio [25].

Composiciones de células en el ámbito espacial

Hasta hace unos años, las misiones espaciales hacían gran uso de células basadas en la composición Ni-H, una variante de las células con composiciones basadas en níquel, ya que ofrecían una gran capacidad de almacenamiento de energía y poca degradación después múltiples ciclos de carga y descarga. Sin embargo, estas células requerían un acondicionamiento especial para combatir un fenómeno conocido como “memoria de batería”, que provocaba que las células perdieran una parte de su capacidad si no se cargaban y descargaban completamente en cada ciclo [26].

Recientemente, se observa una tendencia hacia el uso de células de composiciones basadas en el litio, como se observa en el último informe del estado de la técnica de la NASA [14].



Dados estos resultados y lo visto anteriormente, se concluye que el tipo de composición más adecuado para las baterías del satélite es el ion-litio. Existen múltiples variantes basadas en el ion-litio, desde la variante Polímero de ion-litio hasta las que se combina con otros elementos químicos, como son: óxido de litio cobalto (LiCoO_2), óxido de litio manganeso (LiMn_2O_4), óxido de litio níquel manganeso cobalto (LiNiMnCoO_2), litio ferro-fosfato (LiFePO_4), óxido de aluminio de cobalto y níquel litio (LiNiCoAlO_2), titanato de litio (Li_2TiO_3).

Sin embargo, para nuestro proyecto de satélite, con presupuesto limitado a la financiación obtenida, así como la necesidad de ajustar el tamaño, peso y montaje de las baterías, necesitamos contar con células para las mismas sobre las que tengamos acceso a todas sus características técnicas, a las que podamos acceder a través de canales de distribución tradicionales, fabricadas en serie y probadas, que se encuentren a la venta a precios razonables y no requieran encargo especial.

En base a esto, se estudiarán más en profundidad, estableciendo sus características, ventajas e inconvenientes, las siguientes variantes de la composición de ion-litio para ser incorporadas a nuestro nanosatélite, por su disponibilidad y accesibilidad: LiNiMnCoO_2 , polímero de ion-litio, LiFePO_4 , Li_2TiO_3 .

- *Composición: LiNiMnCoO_2 (NMC)*

Esta variante de las células de ion-litio se basa en un cátodo con una composición de un tercio de níquel, un tercio de manganeso y un tercio de cobalto [27] [28]. Esta variante está diseñada para poder operar como célula de energía o de potencia, siendo capaz una misma célula de entregar un amperaje bajo durante varias horas o un amperaje alto durante pocos minutos, dependiendo de la capacidad de la batería. Estas células ofrecen un voltaje nominal promedio de entre 3.6 y 3.7 V, con una capacidad de entre 150 y 220 Wh/kg, con una corriente de descarga media máxima de 1C, llegando en algunos casos a 2C, con un tiempo de vida de entre 1000 y 2000 ciclos de carga y descarga (figura 13).

El fallo por exceso de temperatura en estas células se suele producir entorno a los 210°C, sin embargo, un defecto de estas células es que el mantenimiento de cargas altas durante periodos prolongados aumenta la probabilidad de que se produzca este evento [27], lo que no las hace recomendables para su uso constante como célula de alta potencia.



Figura 13: Células de LiNiMnCoO₂ [25].

- *Composición: Polímero de ion-litio*

Esta composición técnicamente no se considera una variante de las células de ion-litio, pero, dado que ambas tienen el mismo comportamiento y requieren los mismos sistemas de control para operarse, se suelen clasificar como variante [29].

Estas células, figura 14, se basan en un polímero electrolítico cubierto por una capa de plástico aislante. Poseen las mismas características eléctricas que las células de ion-litio convencionales, con la diferencia de que el polímero permite una mucho mayor energía específica, lo que se traduce en una mayor capacidad que las de ion-litio para un mismo volumen de célula. Esto permite una reducción de hasta un 20% del tamaño con respecto a las de ion-litio, a lo que se suma que el polímero de litio no requiere un recipiente rígido como el ion-litio, lo que permite su construcción en estructuras flexibles.

Sin embargo, estas propiedades solo permiten su empaquetado en células de estructura cuadrada o de botón [29], lo que limita el tipo de soportes en los que se puede instalar e impide su uso en nuestro diseño, ya que nuestro soporte es cilíndrico. Además, este tipo de células sufren un proceso de expansión cuando se cargan [29], lo que provoca que se produzcan modificaciones de su geometría que puedan provocar algún contacto no deseado debido al limitado espacio dentro del satélite.



Figura 14: Células de LiNiMnCoO_2 [25].

- *Composición: LiFePO_4*

Esta variante de composición ofrece la ventaja de un buen comportamiento electroquímico con baja resistencia, gracias a un cátodo de material de fosfato a escala nanométrica. Sus principales beneficios son su capacidad de soportar altas corrientes junto con un ciclo de vida largo, además de buena estabilidad térmica unido a una gran seguridad y tolerancia al abuso. A esto une su mejor tolerancia a las condiciones de carga completa y su capacidad de mantener un alto voltaje por un tiempo prolongado [27].

En contrapartida tienen un bajo voltaje nominal de 3.2 V por célula y, como en la mayoría de las células, las bajas temperaturas reducen su efectividad y las altas temperaturas reducen su tiempo de vida útil. También tiene una auto descarga mayor que otras baterías de ion-litio que puede causar desequilibrios con los años, pero que se puede mitigar adquiriendo celdas de alta calidad (fabricadas en líneas de producción limpias) o utilizando sofisticados controles electrónicos, en ambos casos se incrementa el coste de las baterías. Añadir, que no tolera la humedad y que en estas condiciones sólo proporciona 50 ciclos [27].

También, en este tipo de baterías su capacidad oscila entre 90 y 120 Wh/Kg, con una corriente de descarga media de 1C, llegando en algunas células a 25C, con una esperanza de vida de 2000 ciclos y superior de carga y descarga. El fallo por exceso de temperatura en estas células se suele producir entorno a los 270°C, lo que permite baterías muy seguras incluso cuando están completamente cargadas [27].

Estas células, figura 15, tienen una curva de descarga de voltaje muy plana pero baja capacidad y elevada auto descarga, sin embargo, son unas de las células más seguras de las basadas en ion-litio, lo que ha llevado a su uso para mercados especiales [27]. Entre estos mercados se encuentra el aeroespacial.



Figura 15: Células de LiFePO_4 [25].

- *Composición: Li_2TiO_3*

Estas células, figura 16, reemplazan el característico grafito en el ánodo de las células de ion-litio por titanato de litio. El cátodo puede variar entre óxido de litio y manganeso u óxido de litio, níquel, manganeso y cobalto (figura 16). Su principal ventaja es que se puede cargar rápidamente y proporciona una alta corriente de descarga a baja temperatura, de 10 veces su capacidad nominal, también podemos añadir que es segura, y de larga vida [27].

Sin embargo, es una célula de baja capacidad, de 50 a 80 Wh/kg, y bajo voltaje nominal 2.4 V por célula y de elevado coste. La corriente de descarga puede llegar a 10C y su ciclo de vida va desde los 3000 a 7000 ciclos, pero todavía se están realizando esfuerzos para mejorar la energía específica y reducir su coste [27].

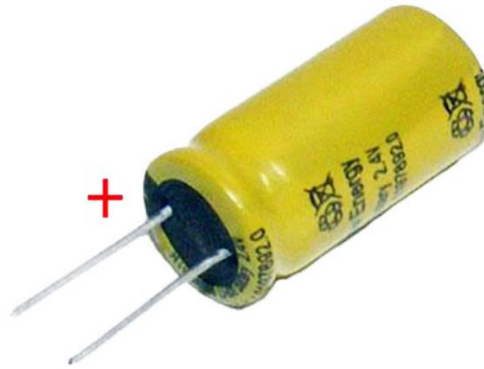


Figura 16: Células de Li_2TiO_3 [25].

Como resumen de lo comentado en este apartado, y a partir de los datos aportados, podemos presentar la tabla 3, donde recogemos las principales características de voltaje, energía específica, máxima corriente de descarga, temperaturas de carga y descarga, ciclo de vida, nivel de toxicidad, así como los requerimientos de seguridad de los diferentes tipos de composiciones de células considerados, tanto a nivel general como específicamente como posibles alternativas para las baterías en el ámbito espacial.

COMPOSICIONES DE CÉLULAS						
CARACTERÍSTICAS	Ácido de plomo	NiCd	NiMH	Ion-litio		
				LiNiMnCoO ₂	LiFePO ₄	Li ₂ TiO ₃
Voltaje	2 V	1.2 V	1.2 V	3.6 - 3.7 V	3.2 - 3.3 V	2.4 V
Energía específica (Wh/kg)	30 -50	45 - 80	60 -120	150 - 220	90 -120	50 -80
Ciclo de vida	200-300	1000	300 - 500	1000 - 2000	1000 -2000	3000 - 7000
Máxima corriente de descarga	5C	20C	5C	2C	25C	10C
Eficiencia	~90 %	~70 % carga lenta ~90 % carga rápida		99%		
Temperatura de carga	-20 hasta 50°C	0 hasta 45°C		0 hasta 45°C		
Temperatura de descarga	-20 hasta 50°C	-20 hasta 65°C		-20 hasta 65°C		
Toxicidad	Muy alta	Muy alta	Baja	Baja		
Requerimientos de seguridad	Termalmente estable	Termalmente estable en protección con fusible		Obligatorio circuito de protección		

Tabla 2: Comparativa de características de las células consideradas.

Estudio y caracterización de las baterías del satélite TEIDESAT-I y diseño de los circuitos de protección y control asociados

2.3.2. Por tipo de empaquetado

Los tipos de empaquetado más utilizados son las células cilíndricas, de las que existen diferentes variantes y tamaños, pero también podemos encontrar células botón, células prismáticas y células de bolsa.

– *Células cilíndricas*

Este tipo de células son fáciles de fabricar y tienen buena estabilidad mecánica. Los cilindros tubulares pueden resistir altas presiones internas sin deformarse.

Suelen contar con algún mecanismo de alivio de presión que, para el diseño más simple, se basa en un sello de membrana que se rompe cuando aumenta la presión (figura 17), pero entonces se producen fugas y se seca la célula, por eso se prefieren las células con respiraderos que se pueden volver a sellar con una válvula cargada por resorte. Otra opción es la que utilizan algunas células de ion-litio que incorporan un dispositivo denominado Charge Interrupt Device (CID) que desconecta física e irreversiblemente la célula ante el surgimiento de una presión insegura [30].

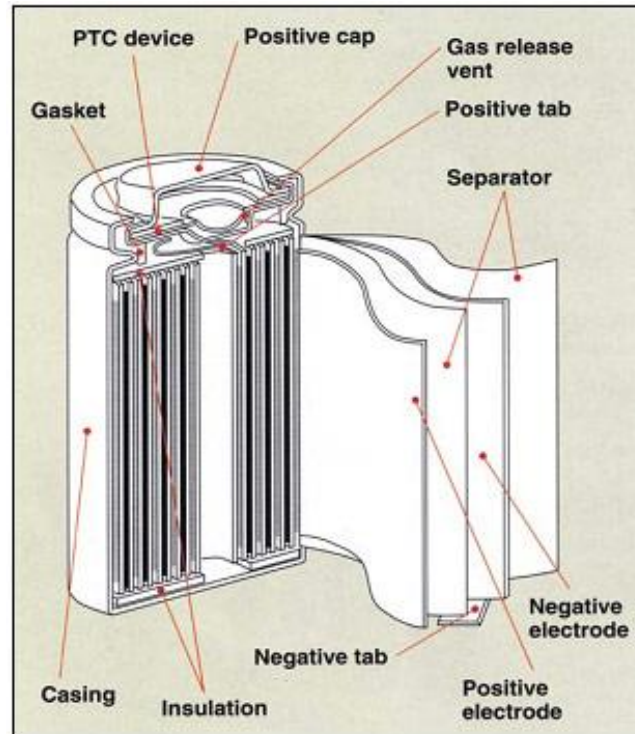


Figura 17: Sección transversal de una celda cilíndrica [30].



El diseño de las células cilíndricas les permite una buena capacidad cíclica con larga esperanza de vida y son económicas. Sin embargo, son pesadas y tienen baja densidad de empaquetado ocasionado por las cavidades espaciales.

La composición química de las baterías de níquel cadmio ofrece la mayor variedad de células cilíndricas, también abundan las de níquel- metal- hidruro. Debemos destacar que los empaquetados de células de ion-litio establecen su propio formato (los dos primeros dígitos hacen referencia al diámetro en mm y los siguientes tres dígitos indican la longitud en décimas de milímetro), y entre ellas el más popular es el empaquetado de célula ion-litio 18650. A continuación, en la tabla 3, se presentan algunos de los formatos más comunes de baterías cilíndricas.

Formatos	Dimensiones
F cell	33 x 91 mm
E cell	17 x 34.5 mm
D cell	34.2 x 61.5mm
C cell	25.5 x 50mm
Sub-C	22.2 x 42.9mm 16.1mL
B cell	20.1 x 56.8mm
A cell	17 x 50mm
AA cell	14.5 x 50mm
AAA cell	10.5 x 44.5mm
AAAA cell	8.3 x 42.5mm
18650	18 x 65mm 16.5mL
26650	26 x 65mm 34.5mL
14500	14x 50mm
21700 (2170)	21 x 70mm
32650	32 x 65mm
42120	42 x 120 mm

Tabla 3: Formatos y dimensiones de baterías cilíndricas habituales. Fuente de elaboración a partir de [20].

La desintegración de las células no siempre se puede prevenir, pero la propagación si se puede controlar. Las células cilíndricas a menudo están espaciadas para detener la propagación en el

caso de que fuera necesario. Además, el espaciado permite también un mejor control térmico. Finalmente podemos añadir que el diseño cilíndrico no cambia de tamaño con el uso como ocurre con las células prismáticas [30].

– *Células botón*

Con este empaquetado se consiguió ofrecer un diseño compacto en algunos dispositivos. Para conseguir voltajes más elevados se apilan varias células en un tubo.

Es una célula de escasa dimensión, lo cual es su mayor ventaja porque se puede incorporar a pequeños dispositivos, también es barata de fabricar. Sin embargo, tiene el inconveniente de que se hincha si se carga demasiado rápido requiriendo entre 10 a 16 horas para cargarse, lo que hace que muchas de las células botón utilizadas en la actualidad sean no recargables (figura 18). A esto hay que añadir que estas células no tienen ventilación de seguridad [30].



Figura 18: Células de botón [25].

– *Células prismáticas*

Estas células aprovechan muy bien el espacio partiendo de un enfoque en capas que les permite formatos parecidos a pequeñas cajas (figura 19). Permite un diseño flexible, apiladas o en algunos diseños aplanados en un rollo de gelatina. Su capacidad oscila entre 800 mAh hasta 4000 mAh pero no existe un formato universal y cada fabricante diseña el suyo. Aunque también encontramos células prismáticas grandes, con capacidades desde 20 a 50 Ah, que se empaquetan en carcasas de aluminio o acero soldadas [30].

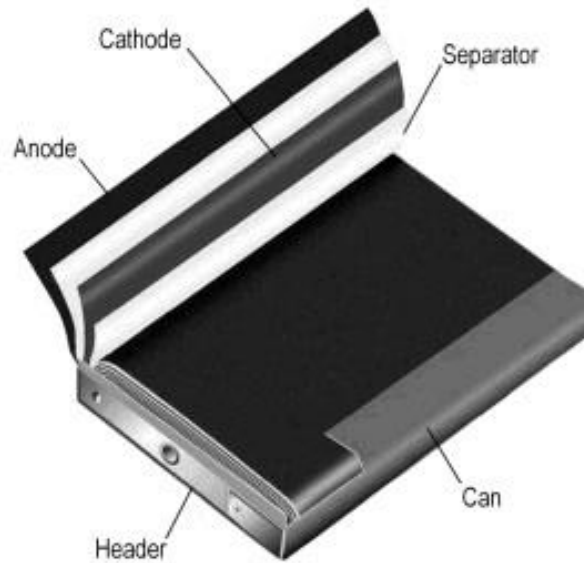


Figura 19: Sección transversal de una celda prismática [30].

En contra esta célula puede tener un elevado coste de fabricación, es menos eficiente térmicamente y su esperanza de vida es menor que en las células cilíndricas. Además, esta célula requiere un recinto firme para lograr la compresión, pero con margen porque se hincha y crece debido a la acumulación de gas, obligando a desechar la batería si la célula distorsionada presiona el compartimento, pudiendo dañar el dispositivo y compromete la seguridad.

– Células de bolsa

Estas células se elaboran soldando lengüetas de lámina conductora a los electrodos y se llevan al exterior por un camino totalmente sellado (figura 20). No existe una célula de bolsa estandarizada, cada fabricante diseña la suya. Aportan una solución simple, flexible y ligera para el diseño de la batería [30].

Su funcionamiento es mejor en condiciones de carga ligera o moderada, pero pueden entregar altas corriente a la carga. El formato de bolsa permite el uso más eficiente del espacio respecto a otras células, llegando al 90 %, incluso un 95% de aprovechamiento. También es menos pesada al eliminarse la carcasa de metal, pero la célula necesita soporte y espacio para expandirse dentro de la batería. Se recomienda algo de presión de apilamiento, pero permitiendo algo de margen para el hinchado, tampoco se deben apilar encima unas de otras, sino colocarse en plano, una al lado de otra o dejar espacio adicional entre ellas, siempre teniendo en cuenta cualquier borde afilado que pueda dañar la bolsa cuando se expanda [30].



Figura 20: Célula de bolsa [30].

No obstante, tienen un problema preocupante cuando se hinchan demasiado, ya que la generación de gas durante su carga y su uso es inevitable por la descomposición del electrolito siendo mayor en sobrecarga y sobrecalentamiento, pudiendo llegar a romper la tapa de la batería, y la pantalla o circuitos electrónicos del dispositivo. Los gases que se escapan son inflamables, además, la exposición a la humedad y las altas temperaturas pueden acortar su vida útil [30].

2.4. Tipo de célula elegido. Justificación

Ahora que hemos definido las diferentes composiciones de células y empaquetados que hay disponibles comercialmente, podemos proceder a definir, en base a la información de los apartados anteriores, el tipo de células que usaremos en nuestro satélite.

Como composición para las células, se ha decidido usar composiciones basadas en litio, ya que, como vimos en el apartado 2.3.1, la tendencia actual de la industria es hacia ese tipo de composiciones, gracias a su gran estabilidad y alto rendimiento mientras se operen dentro del rango de valores considerados seguros para la célula.

Para las células del circuito de baja potencia, debido a la baja exigencia en términos de potencia de este circuito, se ha optado por una composición básica de ion-litio, que nos ofrece unos



valores de voltaje similares a los necesarios para nuestro circuito, junto con una gran capacidad y una robustez moderada a las corrientes.

En células basadas en litio, es aceptable considerar una eficiencia alta (en torno al 99% [23]), por lo que con este valor y considerando los datos de DoD y potencia consumida mencionados en el apartado 2.2, podemos aplicar la ecuación (2) para obtener la energía específica que debe tener la célula elegida para poder mantener el satélite activo durante todo el eclipse:

$$Cr = \frac{0,667 W * 0,58 h}{0,15 * 0,99} = 2,605 Wh \quad (2)$$

Para el empaquetado de las células de ion-litio, se buscarán células con el empaquetado estándar 18650, ya que por sus dimensiones se ajustaría perfectamente al soporte que se está diseñando para las células, además, se trata del estándar más usado para el diseño de baterías, lo que facilitará la obtención de opciones de células y la disponibilidad.

Teniendo en cuenta todo esto, se ha seleccionado la célula de ión-litio ICR18650 C2 2800mAh de LG Chem. Esta célula nos ofrece un voltaje de 3,72 V, lo que, junto a su capacidad de 2800 mAh, nos da una energía específica de 10,416 Wh, por lo que con una única célula cumpliríamos con las necesidades del satélite. Además, soporta una corriente máxima de 1,5C (unos 4,05 A), lo que le permitiría soportar las corrientes del circuito. En la tabla 4 pueden observarse las principales características de esta célula:

	Capacidad	Voltaje	Corriente máxima	Temperatura
ICR18650 C2	2800 mAh	3,72 V (nominal)	1C (carga)	0 a 45°C (carga)
		4,3 V (máx.)	1,5C (descarga)	-20 a 60°C (descarga)

Tabla 4: Características de la célula ICR18650 C2

Una de las principales razones para seleccionar esta célula es que ya ha sido utilizada en otros diseños de baterías para satélite, como puede ser el EQUIsat, desarrollado por la Universidad de Brown [31]. Sin embargo, a pesar de que una sola célula debería ser suficiente para alimentar todo el circuito, dado que la norma ECSS-E-ST-20C nos exige que el fallo de un componente no debe comprometer el funcionamiento de todo un sistema [18], se ha decidido añadir una célula extra en paralelo, de manera que en caso de fallar una de ellas se podrá seguir operando

con la otra disponible. De esta forma, se instalarán en el satélite un total dos células de este tipo para el circuito de baja potencia, en configuración 2P.

Para las células del circuito de alta potencia, dadas las altas demandas de corriente de circuito, se requiere el uso de una célula de potencia, de forma que sea capaz de soportar el alto estrés de las altas corrientes a lo largo de todo el proceso de emisión. De entre las consideradas en el apartado 2.3.1, se ha decidido usar la composición de LiFePO_4 , ya que esta ofrece una gran robustez a la corriente, además de una gran estabilidad en caso de abuso y frente a los cambios de temperatura.

Para el empaquetado, se hará nuevamente uso del empaquetado estándar 18650, ya que es el que se ajustaría al soporte diseñado y por su gran disponibilidad.

Con estas características, se ha seleccionado la célula APR18650m1A de A123 System. Esta ofrece un voltaje de 3,3 V y una capacidad de 1100 mAh, lo que nos da una energía específica de 3,63 Wh. Sin embargo, donde principalmente destaca esta célula es en su corriente máxima, siendo capaz de soportar hasta 30 A (aprox. 28C). También cuenta con un sistema cell to vent, que permite la liberación controlada de presión dentro de la célula en caso de que este alcance un valor peligroso, evitando su explosión. En la tabla 5 pueden observarse las principales características de esta célula:

	Capacidad	Voltaje	Corriente máxima	Temperatura
APR18650m1A	2800 mAh	3,3 V (nominal)	1,4C (carga)	0 a 45°C (carga)
		3,6 V (máx.)	28C (descarga)	-20 a 60°C (descarga)

Tabla 5: Características de la célula APR18650m1A

La razón principal para seleccionar esta célula es que el fabricante garantiza que esta célula está preparada para su uso en la industria aeroespacial, además de que ya ha sido considerada para otras misiones espaciales, como muestra el artículo “Performance and Safety Evaluation of High-rate 18650 Lithium IronPhosphate Cells”, elaborado por la NASA [32].

Para alcanzar los requisitos de voltaje necesarios para el circuito, será necesario conectar dos células de este modelo en serie para alcanzar el voltaje requerido. Al mismo tiempo, para poder soportar la corriente esperada en el circuito, será necesario conectar dos células en paralelo, de



manera que la intensidad máxima soportada sea de 60 A. De esta manera, será necesario instalar en serie dos grupos de dos células en paralelo, haciendo necesarias un total de cuatro células para el circuito de alta potencia, conectadas en configuración 2P2S.

Dado que las células con composiciones basadas en litio son muy inestables cuando se salen de los parámetros de operación aceptables, será necesario la instalación de un circuito de monitorización y control, que garantice que las células siempre operen dentro de los parámetros seguros, tal y como nos exige la norma JSC-20793 [17].

Puede consultarse las hojas de datos (datasheets) de las células elegidas en el anexo II.

3. Modelo de sistemas de protección y control de las baterías

3.1. Introducción

A pesar de la gran fiabilidad que poseen las células de ion-litio cuando operan dentro de los rangos considerados “seguros” para la operación de la célula en cuestión, el riesgo de fallo de estas aumenta exponencialmente cuando se salen de estos parámetros, como ocurre con un aumento de la temperatura o del voltaje de alimentación durante la carga, pudiendo llegar a explotar en algunos casos extremos (como se puede ver en la figura 21). Es por esto que se ha de incluir un circuito controlador que garantice que la operación se realiza dentro de márgenes de seguridad.



Figura 21: Batería de litio fallando debido al mal uso [33]

Nuestras células de litio operan dentro de un rango de temperatura de -20°C a 60°C en descarga y de 0 a 45°C en carga, para las células de ion-litio [34], y de -30°C a 60°C en descarga y de 0 a 40°C en carga, para las células de LiFePO_4 [35]. Estas células sufren envejecimiento debido a su uso y al calor generado por ellas mismas. Las células de ion-litio no tienen efecto memoria, por tanto, pueden ser cargadas sin haber sido descargadas por completo sin que esto repercuta en su vida útil. Sin embargo, salirse de los rangos de temperaturas seguras pueden causar problemas serios, como la difusión iónica y la migración a baja temperatura [36], así como la corrosión y generación de gas a altas temperaturas.

Con estas limitaciones en mente, se define que las células basadas en litio deben operar dentro de un área concreta, conocida como de operación segura o SOA (Safe Operating Area) (véase figuras 22 y 23). Esta área está delimitada por la corriente, la temperatura y el voltaje que puede soportar la célula. Estos límites son [37]:

- Tensión de carga máxima: La célula puede empezar a arder si se la somete a más de un determinado valor de voltaje.
- Tensión descarga máxima: La composición de una célula puede sufrir daños si el voltaje entre sus bornes baja de un determinado valor.
- Temperatura: Si la célula es obligada a operar fuera de los márgenes de temperatura especificados por el fabricante, la vida útil de la célula se puede ver reducida drásticamente.
- Corriente de descarga y carga máxima: Ciclos de carga y descarga de la célula a corrientes elevadas estresan la composición de la célula, lo que tendrá un efecto negativo para la vida útil de esta.
- Pulsos de corriente: Los pulsos de corriente elevados pueden tener efectos nocivos para la célula si estos se prolongan durante más de unos segundos.

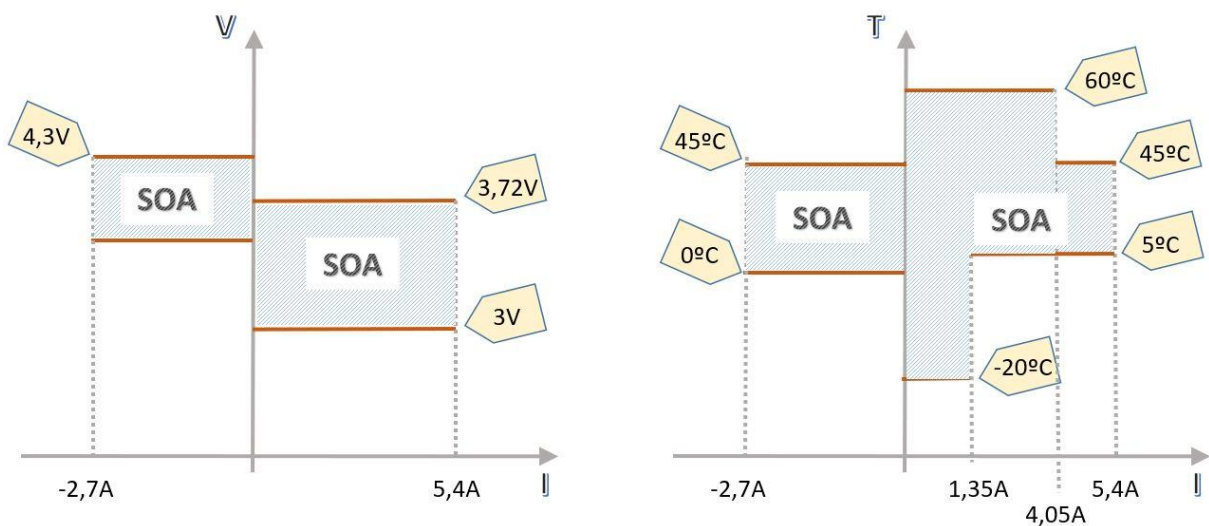


Figura 22: SOA de las células de ion-litio. Corrientes negativas para el área de carga y positiva para el área de descarga.

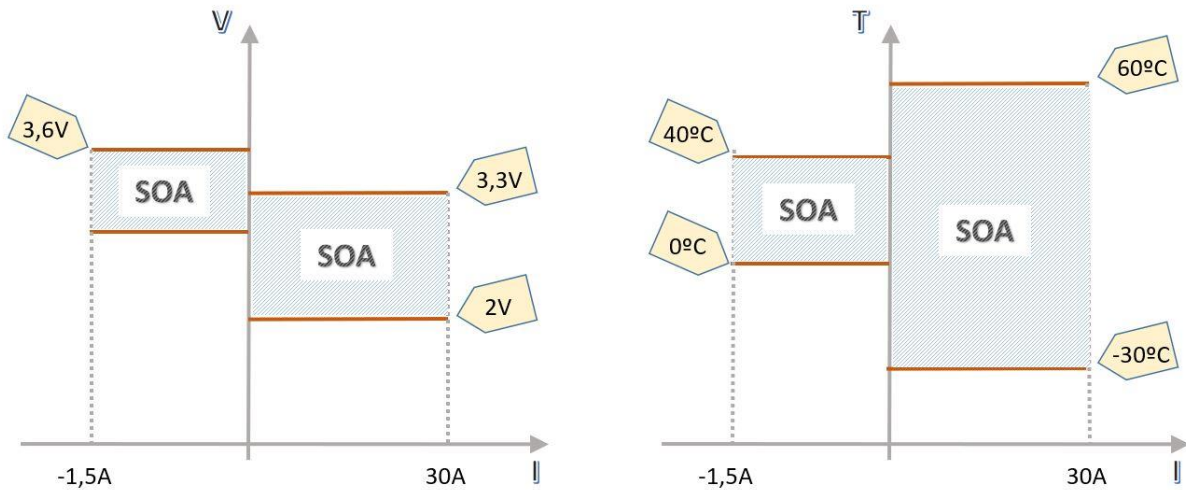


Figura 23: SOA de las células de LiFePO_4 . Corriente negativa para el área de carga y positiva para el área de descarga.

En el caso de las células de LiFePO_4 , existe un problema añadido. Dado que tenemos dos grupos de células conectadas en serie, parte de la carga que se suministra al grupo se pierde debido a las pérdidas por la resistencia interna de la primera célula y el cableado de conexión entre el borne negativo de esta y el borne positivo de la segunda, resultando en que, a la larga, la primera célula se cargue más rápido que la segunda, provocando que tengan diferente tensión. En otras células, como las de plomo-ácido, esto no supone un problema debido a que son más tolerantes a la diferencia de tensión [37].

Sin embargo, las células de litio requieren que todas las células tengan el mismo voltaje para poder alcanzar el máximo rendimiento. Más aún, esto puede provocar que se alcance la máxima capacidad en la primera célula del grupo antes que en la segunda, resultando en la infrutilización de esta última y a un desgaste desigual. Por esto, el circuito controlador debe emplear un método conocido como balanceo para garantizar la carga pareja de ambas células en el grupo, ralentizando la carga de la de mayor carga en favor de la de menor carga. En la figura 24 se muestra la diferencia entre balancear o no las células.

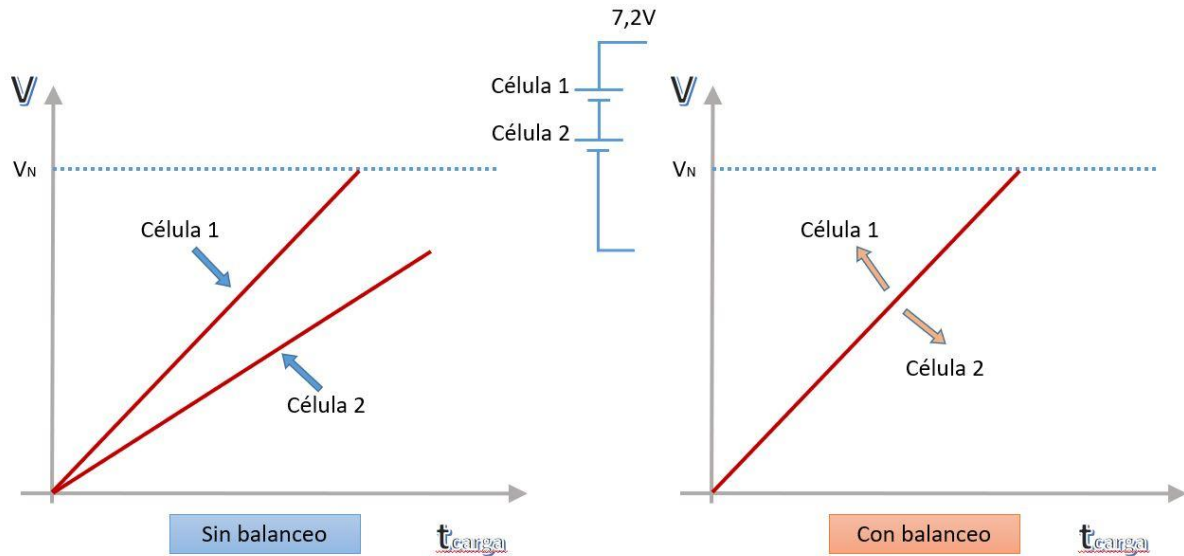


Figura 24: Diferencias entre células balanceadas y no balanceadas

Circuito controlador: el Battery Management System

El Battery Management System, más conocido por sus siglas, BMS, es un circuito de control que incorporan las baterías recargables (figura 25). Sus funciones van desde el monitoreo de la batería a la protección de la misma, así como asegurar que está lista para entregar toda la potencia que pueda cuando se lo solicite y prolongar así su vida útil. Este circuito busca que las células operen siempre dentro del área de operación segura (SOA) [38].

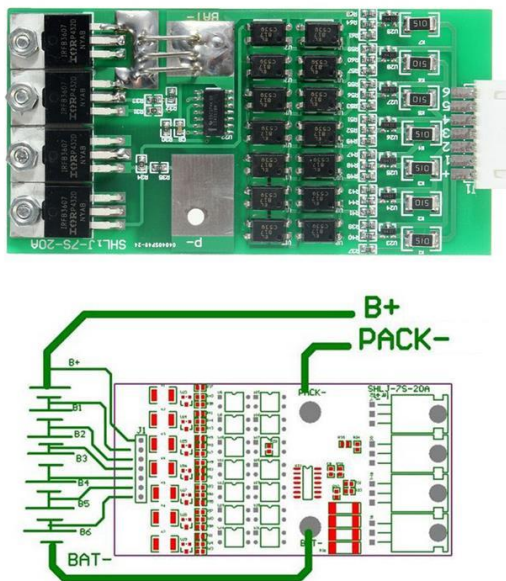


Figura 25: Un BMS para una batería formada por 7 células

Las principales funciones que debe cumplir un BMS son:

- Monitorear el funcionamiento de la batería: medir y procesar toda la información que llega de la batería a través de los sensores instalados en ella, como sería la temperatura, el voltaje y la corriente.
- Proteger a la batería ante fallos: En caso de detectar algún funcionamiento anómalo o que excede los límites establecidos, el BMS debe proteger la batería, ya sea activando algún sistema de protección y/o limitación, o simplemente desconectando la batería del sistema.
- Estimar el estado de la batería en cada momento: El BMS debe de estimar el estado de carga (SOC) y el estado de salud (SOH) de la batería en base a lo registrado por los sensores, mediante la aplicación de un algoritmo de predicción.
- Maximizar las prestaciones de la batería: Controlar las funciones de carga y descarga de la batería, así como el balanceo de la carga de las células cuando sea necesario, con el fin de garantizar un funcionamiento óptimo de la batería.
- Comunicación de los datos obtenidos a otros dispositivos y/o usuarios: Permitir que se pueda acceder a todos los datos referentes al estado de la batería mediante algún tipo de interfaz de comunicaciones y/o pantalla.

Los BMSs pueden clasificarse de dos maneras: según su uso comercial y según su topología.

Tipos de BMS:

- Según su uso comercial [37]:
 - Off-the-shelf: Son los modelos estándar. Se trata de modelos ya fabricados (figura 26). Entre sus ventajas destaca que son fáciles de instalar, al venir ya preparados para conectarse directamente y empezar a funcionar. Por el contrario, tienen el problema de que son muy limitados en funciones.

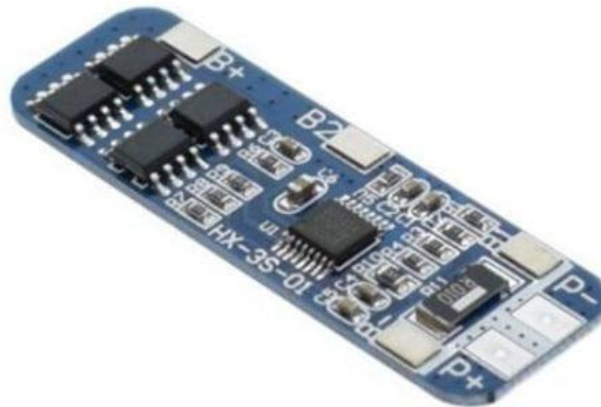


Figura 26: BMS modelo HX-3S-FL10A-A

- Custom: Son los modelos a medida. Son los BMSs que se diseñan específicamente para cada batería, y permiten un control total sobre esta. Estos BMSs, a su vez, pueden estar diseñados usando circuitos integrados específicos (ASIC) o usando electrónica analógica [37]:
 - ASIC: Consiste en el uso de chips integrados, diseñados para ser usados como BMSs. Estos circuitos se pueden conectar directamente a las células, lo que reduce el circuito y permite abaratar costes (véase figura 27). Sin embargo, estos chips suelen venir preparados para un número determinado de células y por lo general no soportan corrientes muy altas. Algunos ejemplos de estos chips son: LTC2949, ADBMS6815, etc.

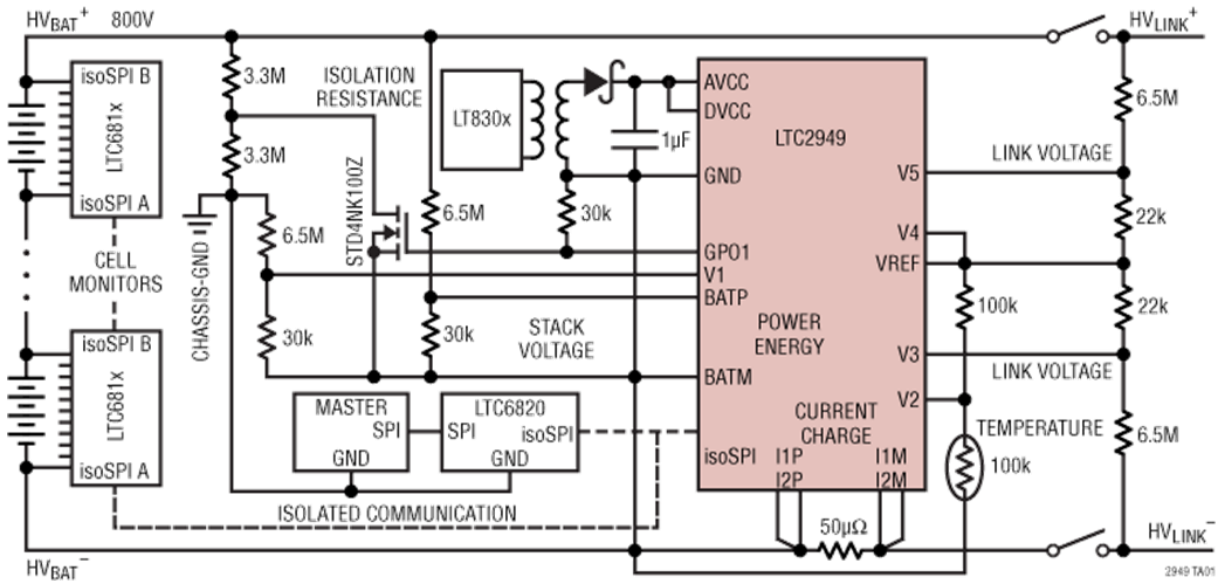


Figura 27: Circuito BMS montado con el chip ASIC LTC2949.

- Electrónica analógica: Son los BMSs en los que se diseña toda la circuitería asociada, como puede ser el balanceo, el control, la medida, etc. (figura 28). Tienen el inconveniente de ser los más caros de todos, pero, al ser diseñados desde cero, permiten la elección de los componentes y, por tanto, pueden ser capaces de soportar cualquier corriente y de dar servicio a tantas células como sea necesario.

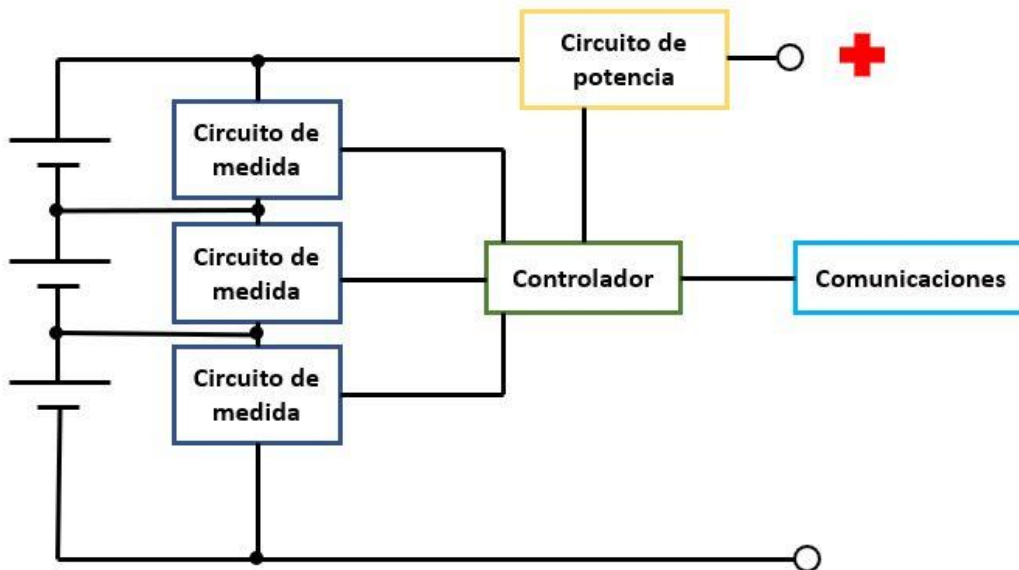


Figura 28: Esquema típico de un BMS de electrónica analógica.



- Según su topología:
 - Centralizado: Es un diseño en el que el BMS va montado en solitario, de forma compacta, donde las células se conectan directamente a la placa con el controlador y los sistemas de medida. Es el más compacto y también el más barato y fácil de sustituir, pero también el menos flexible a la hora de introducir modificaciones fuera del diseño, y dependiendo de la distribución de las células, puede requerir mucho cableado para conectar todas las células.
 - Modular: Es parecido al centralizado, pero con más de un módulo interconectados entre sí. Cada módulo tiene la función de gestionar un grupo de células, mientras que uno de ellos asume la función de maestro y se encarga de gestionar el funcionamiento general de toda la batería y de las comunicaciones, además de gestionar su propio grupo. Existe una sub-variante de tipo, conocida como maestro-esclavo, en la que el módulo maestro se encarga exclusivamente de la gestión general de la batería y de las comunicaciones, mientras que los módulos esclavos se encargan de la gestión de las células en base a las instrucciones dadas por el maestro. Tienen ventajas similares al modelo centralizado, con la diferencia de que se sacrifica parte del diseño compacto en ventaja de una mayor flexibilidad a la hora de modificar el diseño posterior de la batería.
 - Distribuida: Son los BMS en los que cada célula incorpora su propio circuito de medida y todos ellos se unen mediante comunicaciones con un circuito de control, que realizará la gestión de la batería y se comunicará con otros dispositivos en el sistema. Este diseño es el más caro de todos, debido a la gran cantidad de componentes que requiere su implementación, pero es el más flexible de los tres a cambios futuros y a fallos, además, facilita el mantenimiento de la batería.

En la figura 29 se muestran estas tres topologías de BMS representando sus esquemas.

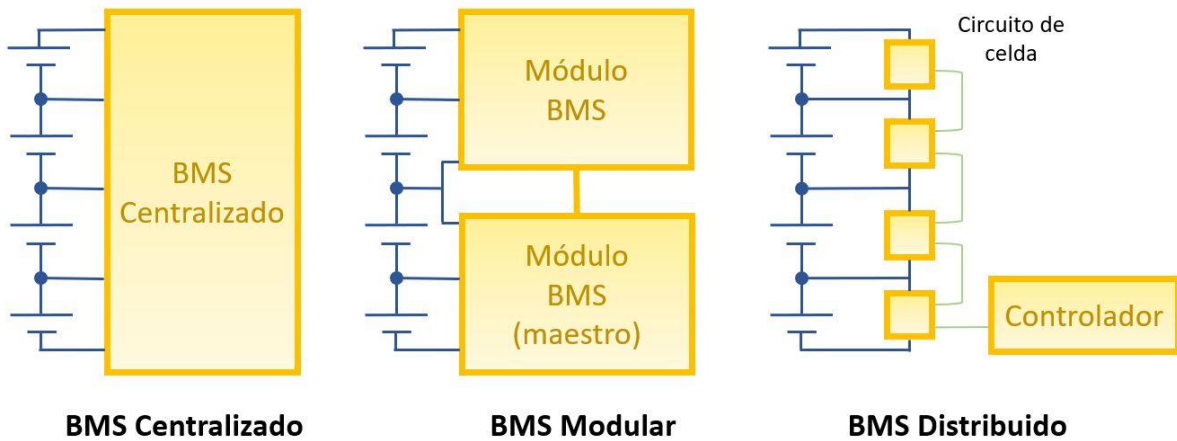


Figura 29: Esquemas de las diferentes BMS según su topología.

En nuestro sistema, debido a la sencillez de la batería y al limitado espacio disponible dentro del satélite, se ha optado por una estructura centralizada para nuestros circuitos BMSs, ya que es la que nos ofrece mayores opciones de compresión y un menor número de componentes. Sin embargo, debido a que, por condiciones de espacio, los circuitos BMSs deberán compartir placa con otros circuitos, se usará una estructura centralizada “mixta” con la distribuida, para permitir que componentes como los termómetros, que requieren estar lo más cerca posible de las células para funcionar correctamente, puedan conectarse con el resto del sistema.

Para el diseño de nuestro sistema, se comienza por realizar una primera versión del software de control, para su simulación y comprobación del correcto funcionamiento del sistema y, posteriormente, se procederá a la elección de componentes para realizar una propuesta de prototipado para la prueba futura del sistema.

3.2. Modelado del sistema de control de las baterías en Matlab

Para poder realizar las primeras pruebas del sistema y comprobar su viabilidad, se ha realizado una simulación en Matlab de la batería junto a un software de control para simular el comportamiento normal de los BMSs.

Matlab es un programa que combina un entorno para iterar análisis y diseños de procesos con la capacidad de expresar matrices y conjuntos de datos matemáticos usando lenguaje de programación, además de un editor para crear scripts. También incluye diversos módulos para mejorar las capacidades del programa resolviendo problemas concretos [39].



En esta simulación se persiguen los siguientes objetivos:

- Montar una réplica de la batería, con sus sensores y circuitos de balanceo (si fuera necesario).
- Implementar un algoritmo de control que sea capaz de recoger los datos de los sensores y que con ellos sea capaz de:
 - ✓ Supervisar los regímenes de carga y descarga.
 - ✓ Proteger la batería de situaciones anómalas o peligrosas para las células.
 - ✓ Estimar los estados de carga y descarga.
 - ✓ Controlar el sistema de balanceo de la carga.
- Probar el sistema en diferentes situaciones y comprobar si el sistema responde como se esperaría.

Para nuestra simulación haremos uso del paquete Simulink, un programa integrado en Matlab para el diseño y simulación utilizando programación sencilla mediante bloques, junto con los paquetes Simscape, que permite la simulación de sistemas físicos, con sus paquetes Electrical y Fluids, que añaden mejoras a la simulación de sistemas eléctricos y térmicos en Simscape, así como el paquete Stateflow, que permite implementar máquinas de estado en Simulink de forma rápida y sencilla [39].

3.2.1. Esquema general de la simulación

Nuestra simulación consta de dos bloques principales:

- La planta: Denominada como “BMS_plant”, contiene todos los elementos físicos para la simulación de la batería, como son las células, los sensores de medida y los conmutadores de control del BMS, así como el circuito para la carga y descarga de las células.
- El software de control: Denominado como “BMS_software”, contiene el algoritmo de funcionamiento del BMS. Es el encargado de simular el funcionamiento del BMS, recolectando todos los datos recibidos de la planta, procesándolos para determinar el estado del BMS y finalmente enviar las órdenes de control oportunas a la planta.

Como se puede ver en la figura 30, para tener en cuenta el retardo de la respuesta de la planta a las órdenes, se ha incluido un bloque de retardo entre la salida de datos de la planta y la entrada de datos del software de control.

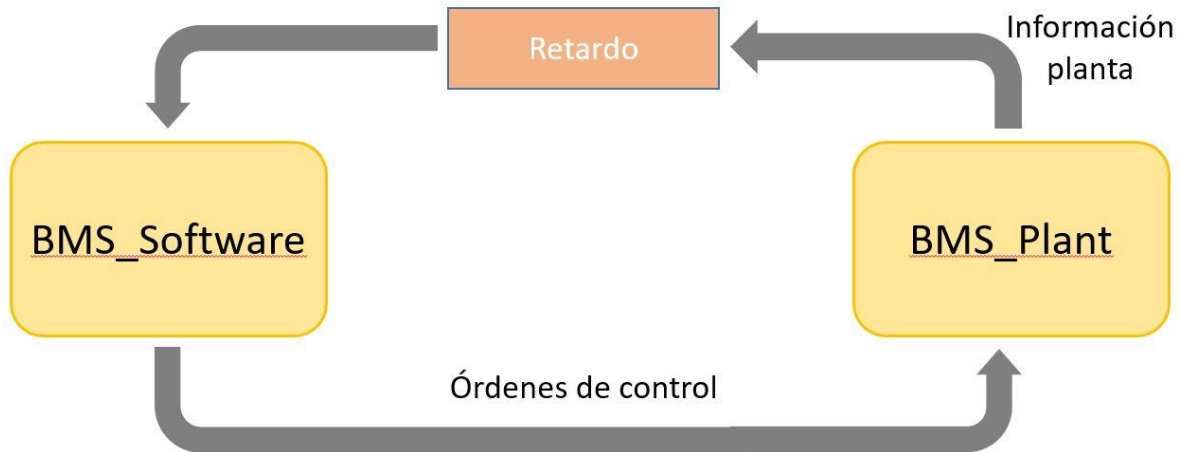


Figura 30: Esquema simulación del BMS

3.2.2. Diseño de la planta

Nuestra planta tiene como objetivo incluir y simular todos los elementos físicos que conforman nuestra batería. Esto incluye:

- Las células que conforman la batería.
- Los sensores que registran los distintos parámetros de la célula
- Los elementos de conexión y desconexión de la batería.
- El circuito de carga y descarga de la batería.

En la figura 31 se muestra el esquema con la distribución de elementos de la planta:

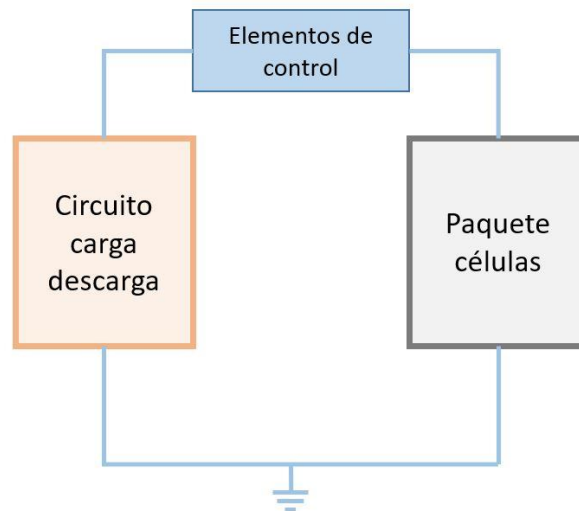


Figura 31: Esquema del diseño de la planta del BMS.

Para los elementos de control nos interesa que seamos capaces de controlar no solo el paso de la corriente, sino también en qué dirección se produce, si hacia las células o desde las células. Es por ello que se ha decidido usar transistores de efecto campo, o mosfets (figura 32), como interruptores de control del paso de la corriente, ya que estos tienen la capacidad de funcionar como un cable cuando se encuentran en saturación, es decir, cuando se alimenta su pin de puerta o “gate” con una tensión mayor a la umbral de la puerta o V_{th} , así como comportarse como un circuito abierto cuando se encuentra en corte, esto es, cuando la tensión en la puerta se encuentra por debajo de la tensión umbral, pero solo en la dirección de fuente o “source” a drenador o “drain”. Si la corriente circula en sentido contrario, el mosfet pasará a comportarse como un diodo, independientemente del voltaje en la puerta. Esto permite que con dos mosfets se pueda controlar no solo si hay o no paso de corriente, sino que podemos controlar en qué dirección puede o no circular la corriente, en función de si lo que queremos es cargar o descargar la batería.

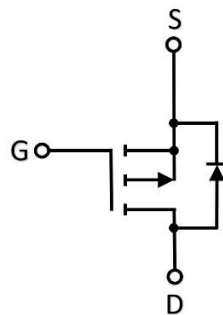


Figura 32: Símbolo de un mosfet con distribución de pines



Para el circuito de carga y descarga, se ha usado un generador de voltaje junto con una resistencia genérica para evitar el cortocircuito del sistema. Este generador está diseñado para poder ser ajustado durante la simulación con el fin de poder alternar entre carga y descarga y cambiar el voltaje al que se lleva a cabo.

El funcionamiento es sencillo: para voltajes superiores al nominal de las células, o la suma de estas en el caso de células en serie, la célula se cargará, mientras que para voltajes menores la célula pasará a descargarse, siempre y cuando el voltaje de la fuente sea menor que el de la célula para el nivel de carga actual.

Habitualmente, en este tipo de simulaciones se suele usar una fuente de corriente, en vez de una fuente de voltaje, como circuito de carga y descarga, ya que permite un control más preciso de los regímenes de carga y descarga. Sin embargo, durante las primeras pruebas, se comprobó que los interruptores mosfet usados como elementos de control no funcionaban correctamente cuando se usaba una fuente de corriente para alimentar el sistema. Si bien no se ha podido dar con una respuesta clara a porqué ocurre esto, se asume que es debido a como Simulink resuelve el sistema durante la simulación, por lo que, para evitar mayores problemas y a falta de una mejor solución, se ha usado finalmente una fuente de voltaje.

Finalmente, en el paquete de células se encuentran las células con todos los sensores de medida de los diferentes parámetros de las células. También se incluyen los elementos necesarios para la simulación térmica de las células. Por último, para las células de LiFePO_4 , que están formadas por dos grupos de células en serie, se incluye un sistema de balanceo para la carga equilibrada de las células.

En las figuras 33, 34, 35 y 36 puede observarse el resultado ya implementado en Simulink:

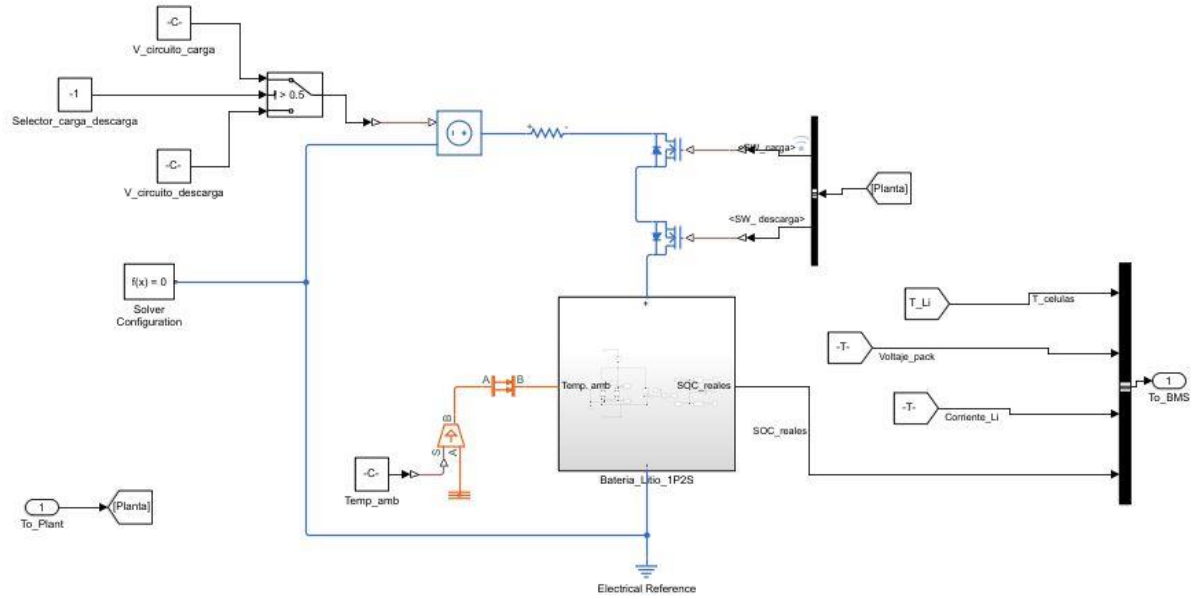


Figura 33: Implementación de la planta para Li-ion en Simulink.

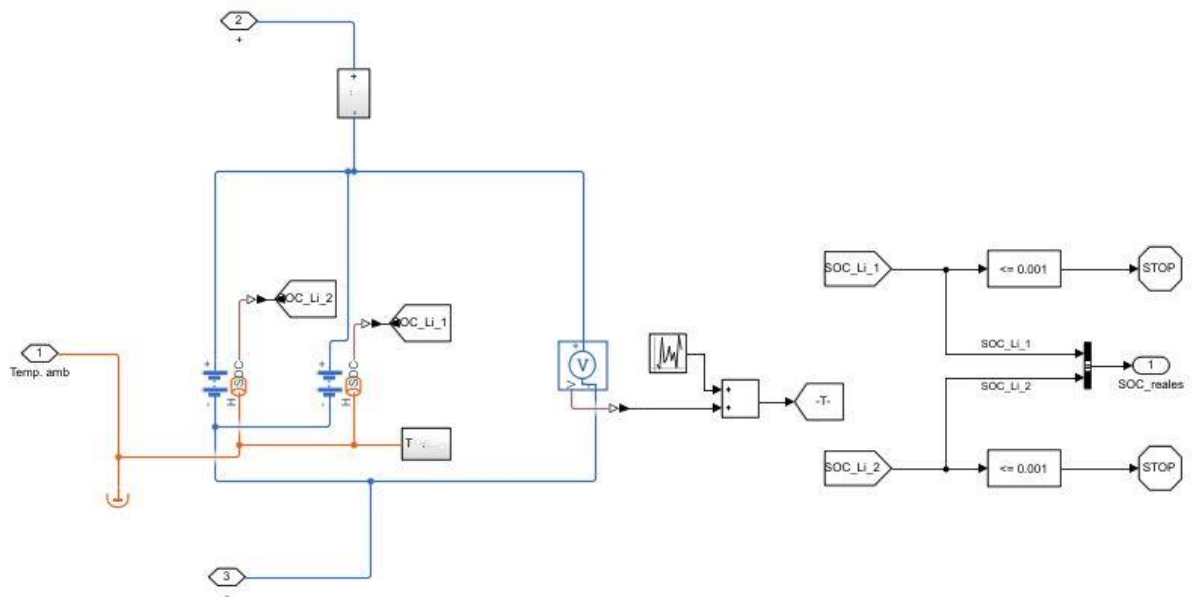


Figura 34: Bloque de células de ion-litio.

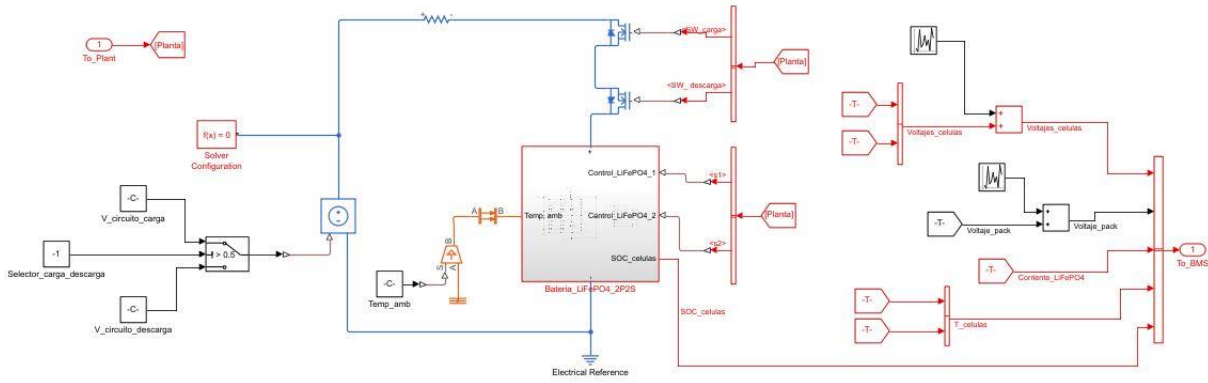


Figura 35: Implementación de la planta para LiFePO₄ en Simulink.

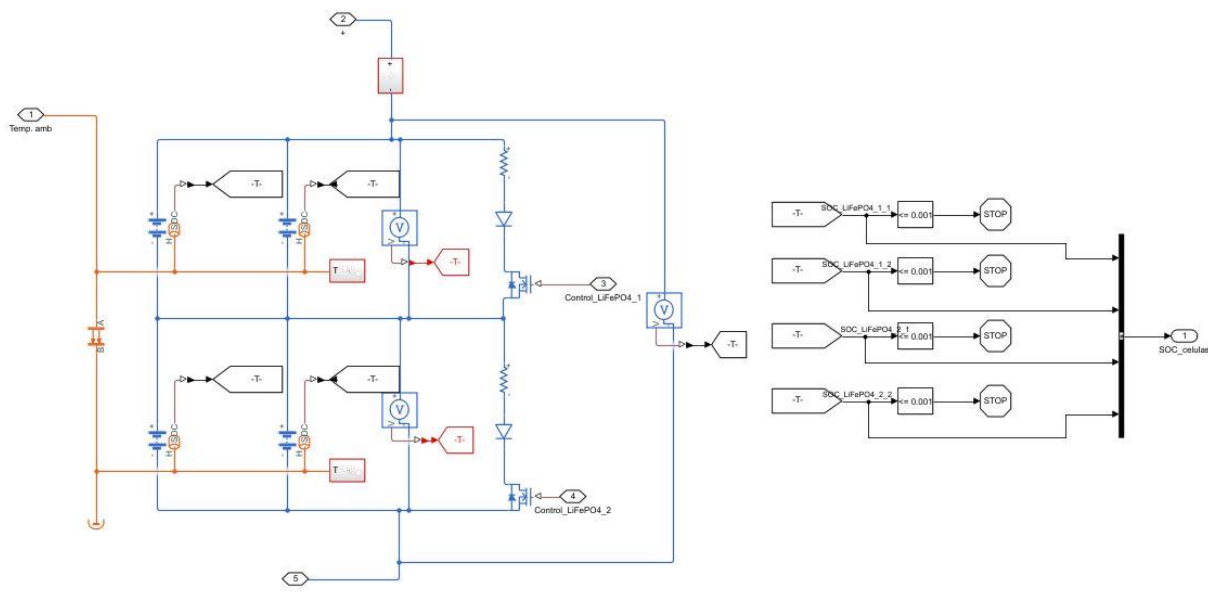


Figura 36: Bloque de células de LiFePO₄.

Como se puede observar en la figura 37, para cada grupo de células en paralelo se incorpora un sensor entre sus bornes para medir el voltaje, ya que, a nivel de parámetros, un grupo de células en paralelo es una única célula de capacidad igual a la suma de las capacidades de todas las células en paralelo, junto con sus resistencias internas también en paralelo.

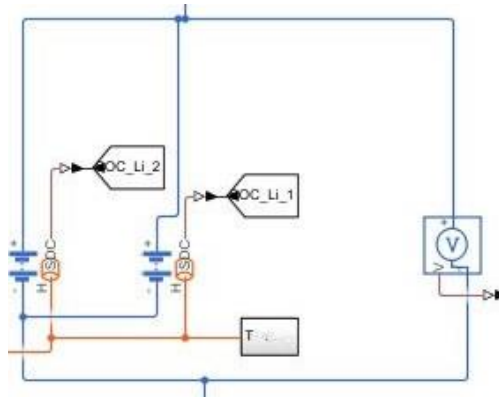


Figura 37: Células y sensor de voltaje.

Para la medición (véase figura 38), se instaló un único sensor de corriente, que mide la corriente en todo el pack, ya que esta será la misma para cada grupo de células en paralelo, puesto que las mediciones se hacen por grupo de células en paralelo.

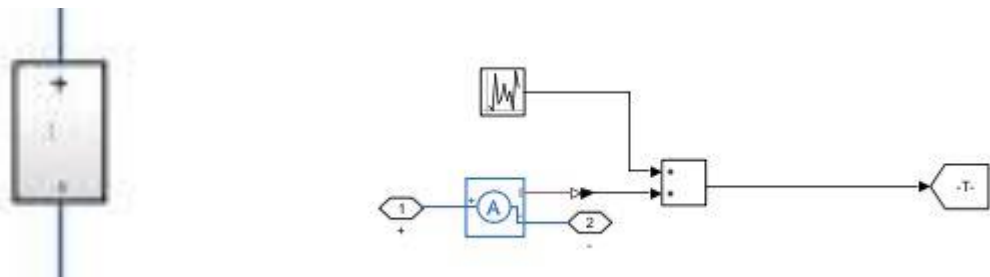


Figura 38: Bloque del medidor de corriente y su contenido.

La simulación de la temperatura se realiza mediante una fuente de calor fijada que representa la temperatura ambiente, y es transmitida a las células por medio de un bloque que representa la transmisión por radiación (figura 39). Esto es así debido a que en el espacio no hay medio físico, como el aire, que permita la transferencia del calor, así que la disipación del calor generado depende de lo que se pueda transmitir por radiación.

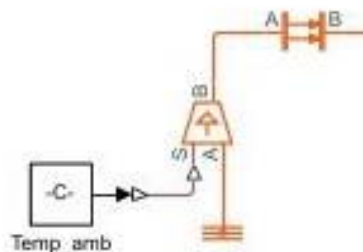


Figura 39: Generador de temperatura ambiente y bloque de transmisión por radiación.

Estudio y caracterización de las baterías del satélite TEIDESAT-I
y diseño de los circuitos de protección y control asociados

La temperatura que finalmente tiene la célula es medida con un termómetro al lado del puerto de temperatura de la célula, como se aprecia en la figura 40.



Figura 40: Bloque del termómetro y su contenido.

Los mosfets de conmutación están programados para conmutar con una señal de 1, que es enviada por el software y convertido a una señal física mediante un convertidor de señales, como se muestra en la figura 41.

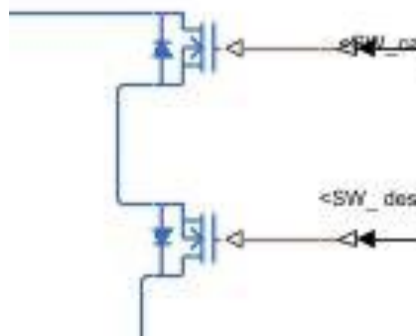


Figura 41: Mosfets de conmutación.

Para el balanceo de las cargas, se ha implementado un sencillo sistema por disipación de potencia (más información de este sistema en el capítulo 3.3.4) con el que poder realizar pruebas del algoritmo de balanceo del BMS, de tal forma que la carga de las células sea homogénea. Para su implementación se ha hecho uso de una resistencia, encargada de la disipación de potencia, un diodo para evitar que la corriente no circule en ningún sentido que no sea el de carga y un mosfet que habilite o deshabilite el balanceo de la célula en cuestión, como se puede apreciar en la figura 42.

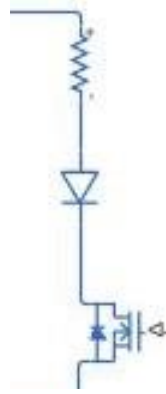


Figura 42: Rama de balanceo de la batería de LiFePO₄.

Por último, las señales de salida de todos los sensores se suman a una señal de ruido para simular el ruido generado durante la medida.

Simulación de células reales

Uno de los motivos principales por los que usar Simulink para realizar esta simulación de un sistema eléctrico, en lugar de programas más especializados para la simulación eléctrica, como los basados en el motor SPICE, es que, aparte de que Simulink incluye mejores herramientas para implementar y simular sistemas de control, permite la simulación de células reales, mediante un modelo de estas obtenido por parametrización.

Los modelos de células obtenidos por técnicas de parametrización se basan en que una célula real se puede igualar al circuito equivalente de la figura 43 [40]:

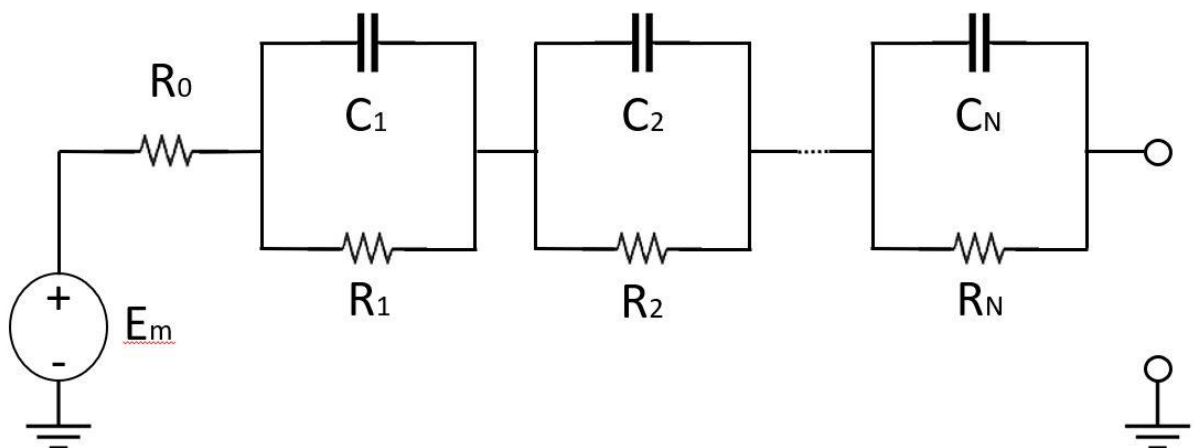


Figura 43: Circuito equivalente de una célula real.

Estudio y caracterización de las baterías del satélite TEIDESAT-I
y diseño de los circuitos de protección y control asociados

Donde E_m es el voltaje en circuito abierto de la célula, R_0 es la resistencia interna de la célula y los conjuntos de condensadores y resistencias en paralelo de C_n y R_n representan las constantes de tiempo que definen los transitorios de la célula y su respuesta ante diferentes tipos de cargas. Los valores de cada uno de estos elementos dependen directamente del valor del estado de carga (parámetro que trataremos en el capítulo 3.2.3) y de la temperatura de la célula, por lo que sus valores suelen representarse en Matlab como una matriz de datos.

El número de conjuntos de condensador y resistencia depende de cuánta precisión se quiera en el modelo con respecto al comportamiento de la célula real. A mayor número de conjuntos, mayor precisión en el modelo. En términos generales, con tres conjuntos suele ser suficiente para tener una buena precisión [40].

Para poder realizar la parametrización, se requieren datos de las curvas de carga y descarga en pulsos de la célula [40]. Estas se obtienen sometiendo la célula a pulsos regulares de corrientes hasta la descarga completa de la batería para el caso de la curva de descarga, y lo mismo para el caso de la de carga, mientras se registran los valores del voltaje, como se puede ver en la figura 44.

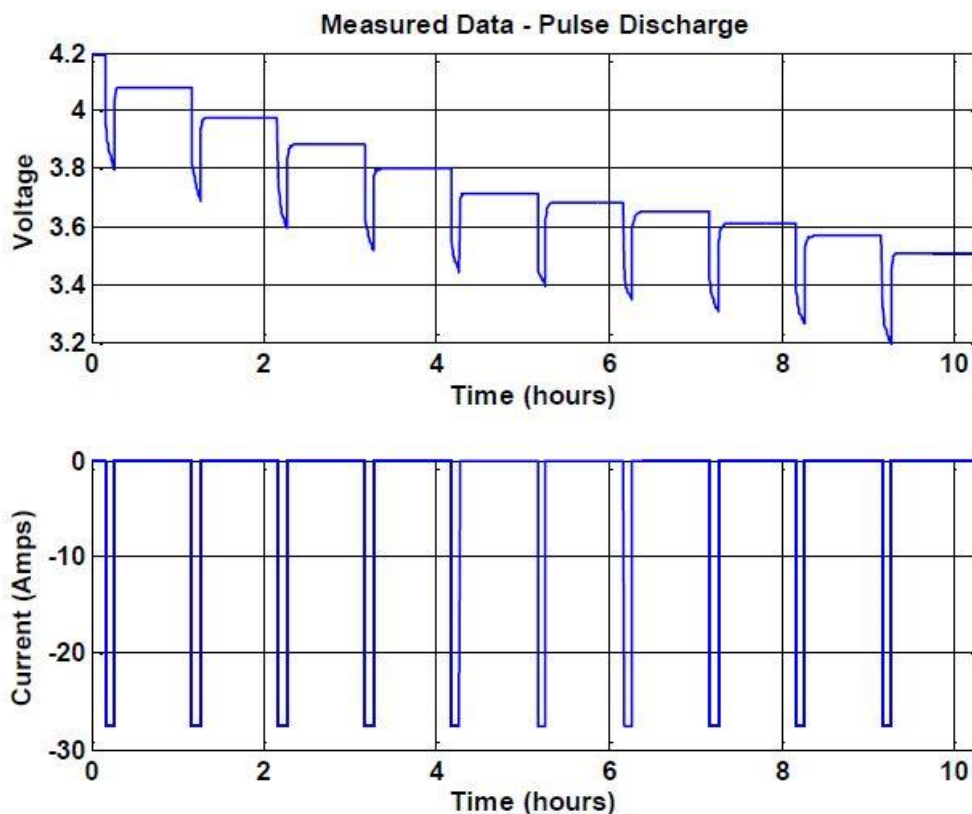


Figura 44: Ejemplo de curva de descarga con pulsos de una célula de LiFePO_4 [40].

Estudio y caracterización de las baterías del satélite TEIDESAT-I y diseño de los circuitos de protección y control asociados



Por tanto, para poder realizar la parametrización de una célula es necesario contar con una copia de la célula que se quiere parametrizar para obtener estas curvas o, por lo menos, obtener las curvas de alguna fuente. Sin embargo, a lo largo de este trabajo no se ha podido obtener ninguna de ambas opciones, así que, dado que se trata de una primera versión del sistema y que se espera que se siga iterando en el futuro, se ha decidido recurrir a datos de otras células de características parecidas para la realización de las simulaciones.

La razón por la que consideramos válido el uso de células distintas a las nuestras para estas primeras pruebas es debido a que las dinámicas entre dos células de igual composición son casi idénticas. Los modelos comerciales de BMS suelen venir diseñados para un número de células y un rango de voltajes nominales de células determinado, siempre y cuando sean de la misma composición para la cual este diseñado el BMS. Además, las formas de las curvas de carga y descarga de células de misma composición son similares también. Por ello, se puede deducir que, mientras la composición sea la misma, el resultado de la aproximación puede ser considerado aceptable.

Para las células de ion-litio, se ha usado el modelo de las Sanyo UR18650W, de 3,7 V de voltaje nominal y una intensidad máxima de 20 A, junto a una capacidad de 1500 mAh, suministrado por la comunidad de Mathworks. Por otro lado, no ha sido posible encontrar un modelo concreto para las células de LiFePO_4 , por lo que se ha procedido a elaborar un modelo propio con los valores de las dinámicas de otra célula de LiFePO_4 obtenidos del estudio “Battery Model Parameter Estimation Using a Layered Technique: An Example Using a Lithium Iron Phosphate Cell” de R. Jackey, M. Saginaw, P. Sanghvi, J. Gazzarri, T. Huria y M. Ceraolo [40], junto con los valores de voltaje en circuito abierto y de resistencia interna de la conferencia “Performance and Safety Evaluation of High-rate 18650 Lithium Iron Phosphate Cells”, realizada en la NASA Battery Workshop [32], donde se estudiaba una célula idéntica a la nuestra.

3.2.3. Diseño del algoritmo de control

Ahora que se ha definido la planta de nuestro sistema BMS, procederemos a diseñar el algoritmo que la controla.

Este algoritmo tiene como objetivo realizar todas las funciones que debe cumplir el BMS, que se nombran a continuación:

- Definir los límites máximos de corriente que puede circular por la batería en cada momento.
- Realizar una estimación continuada del estado de carga de las células, para realizar el seguimiento de los niveles de carga de la batería.
- Realizar una estimación del estado de salud de las células, con el objeto de realizar un seguimiento de la degradación de las células con el uso.
- Realizar un control general de la carga y descarga de la célula, así como registrar cualquier funcionamiento anómalo en la batería y protegerla.
- Controlar el balanceo de la carga en las células durante el proceso de carga.

A continuación, en la figura 45 vemos un esquema con los diferentes elementos que conforman el algoritmo de control y el flujo de información entre ellos:

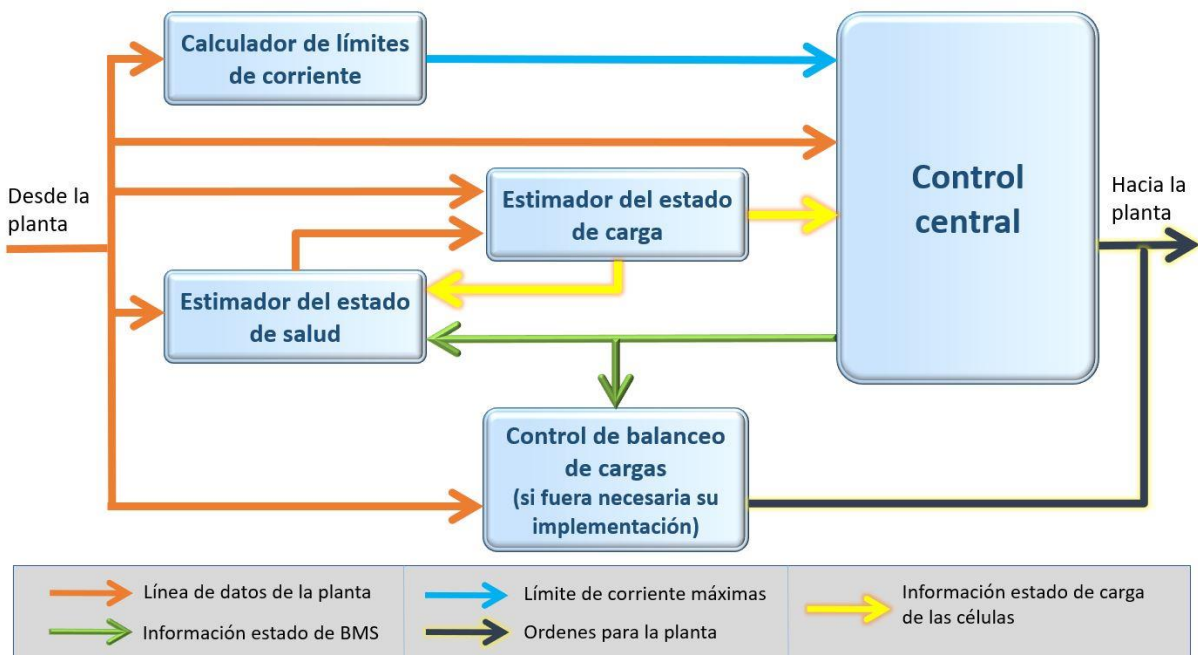


Figura 45: Esquema del algoritmo de control y su flujo de datos.

Teniendo en cuenta lo visto en el esquema, obtendremos el siguiente montaje en Simulink, reflejado en las figuras 46 y 47:

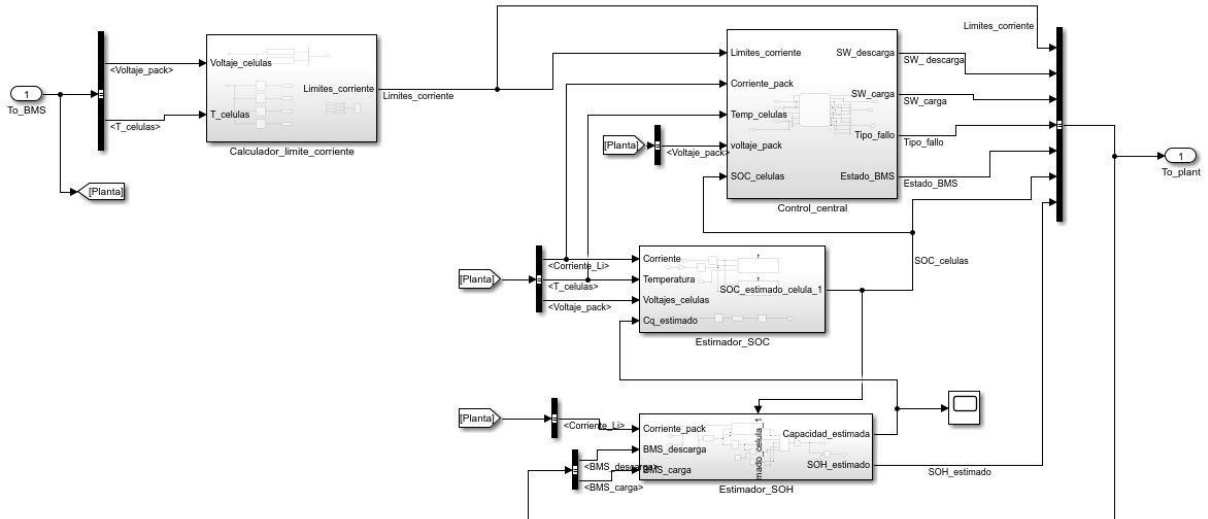


Figura 46: Implementación del software de control del BMS de la batería de ion-litio en Simulink (sin balanceo de cargas).

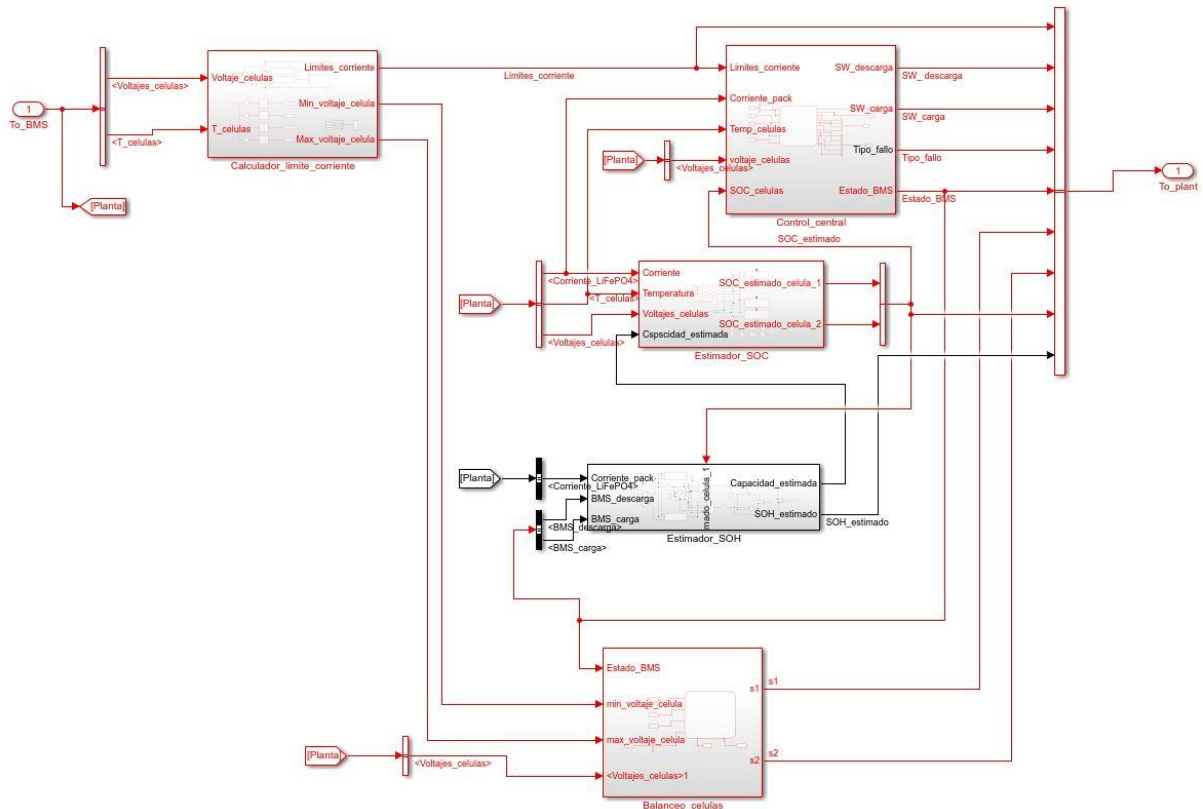


Figura 47: Implementación del software de control del BMS de la batería de LiFePO₄ en Simulink (con balanceo de cargas).

Como se puede ver, cada bloque cumple una función específica para el sistema, ejecutando una parte concreta del algoritmo, facilitando el proceso de depuración e identificación de errores.

Estudio y caracterización de las baterías del satélite TEIDESAT-I y diseño de los circuitos de protección y control asociados

De la información que se envía a la planta, no todo son órdenes para esta. Una parte de esa información se desvía antes de la planta para ser mostrada en diversos indicadores y gráficos para el análisis de la simulación (más información sobre el panel de control en el apartado 4).

Diseño del calculador de límites de corriente

Las células comerciales, en términos generales, no siempre soportan la misma corriente máxima. En función del voltaje entre sus bornes y, mucho más importante, su temperatura, la corriente máxima que puede soportar una célula cambia drásticamente. Es por eso que implementamos el elemento calculador de límites de corriente.

El objetivo de este bloque es analizar la información de voltaje y temperatura de las células y en base a estos parámetros determinar cuál es la corriente máxima en continua que debería circular por la célula. Para ello, nos basamos en que, para cada valor de temperatura, la célula tiene una corriente máxima que no se debe superar, además de una corriente absoluta que no se debe superar bajo ninguna circunstancia, que correspondería a la que habría en caso de que se produjera un cortocircuito entre los bornes de la célula.

El sistema implementado dentro de este bloque, así como su apariencia externa, pueden verse en las figuras 48 y 49:

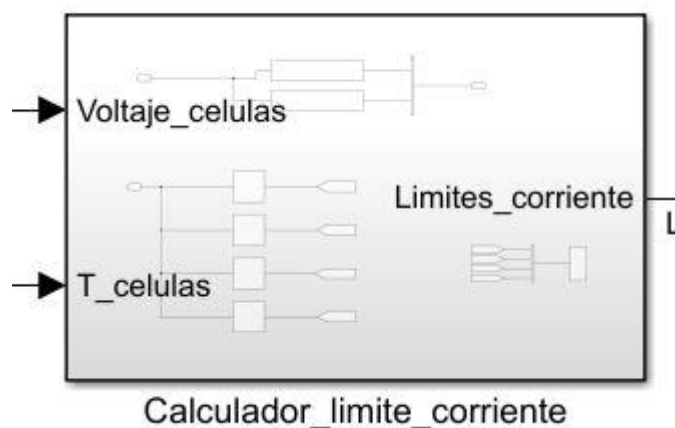


Figura 48: Bloque del calculador de límite de corriente.

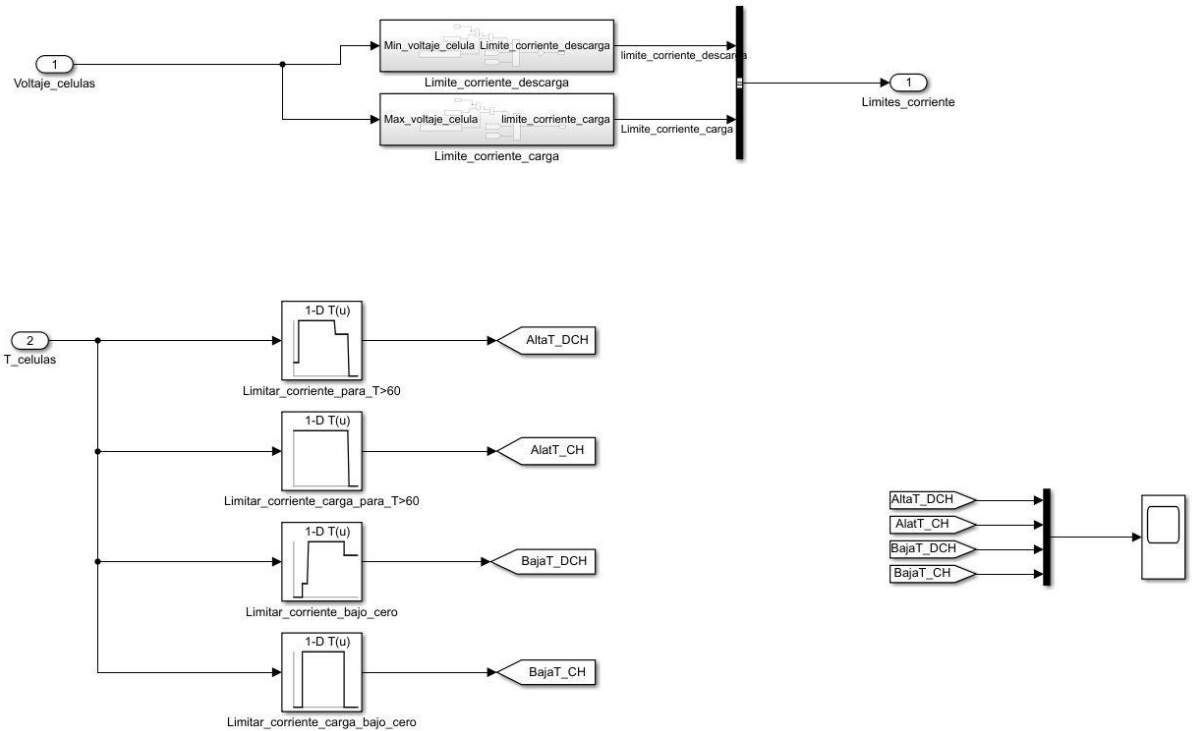


Figura 49: Interior del calculador de límite de corriente de la batería de ion-litio.

Como se puede apreciar en la figura 49, el calculador consta de dos partes: el determinador de límite de corriente por temperatura y el determinador de límite de corriente por voltaje.

Para el primero, se introduce el valor de temperatura de la célula en una tabla de búsqueda. Esta busca el valor introducido en su tabla de datos y devuelve el valor asignado de límite para ese valor de temperatura. En caso de que el valor proporcionado se encuentre entre dos valores de la tabla, se dará el valor de límite obtenido por interpolación.

Para el segundo, este se obtiene por medio de la ley de Ohm. Por ello, para obtener el valor de límite se divide la diferencia entre el voltaje medido y el voltaje de corte de la célula (para el caso de la descarga de la batería), o la diferencia entre el máximo voltaje que puede entregar la célula y el voltaje medido (para el caso de la carga de la batería), entre el máximo valor de resistencia interna de la célula. La división se hace con la diferencia entre el voltaje medido y el de corte o el máximo dado por la célula, ya que nos interesa que el voltaje de la célula nunca baje del de corte o suba del máximo entregado para evitar daños en la célula, por lo que añadiendo esta diferencia nos aseguramos de que si el voltaje de célula se aproxima al de corte menos un margen o el voltaje máximo entregado más un margen, se producirá una desconexión

de la célula por límite de corriente, lo que sumado al control de voltaje que veremos que realiza el control central, nos aporta una capa extra de protección a través de código.

La fórmula final (3) y (4) quedará de la siguiente manera:

$$\text{Limite corriente por voltaje en descarga} = \frac{V_{\text{medido}} - (V_{\text{corte}} - 0.2)}{\max(R0)} \quad (3)$$

$$\text{Limite corriente por voltaje en carga} = \frac{(V_{\text{máximo entregado}} + 0.2) - V_{\text{medido}}}{\max(R0)} \quad (4)$$

Además de este cálculo, en el mismo bloque se compara el valor obtenido con la anterior fórmula con el obtenido en las tablas de búsqueda por temperatura, y el que sea el menor de todos ellos, es decir, el más restrictivo, es elegido como el final y es enviado al control central.

El interior del bloque de cálculo de los límites de corriente por descarga puede verse en la figura 50:

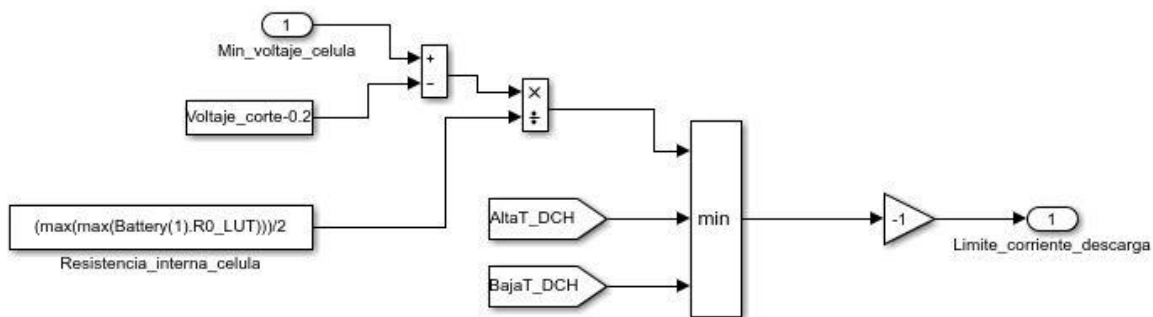


Figura 50: Interior del bloque de cálculo de los límites de corriente por descarga.

Otra diferencia entre el bloque de cálculo de los límites de corriente por descarga y el de carga es que en el segundo no se incorpora el bloque de ganancia unitaria negativa. En el primero se incorpora este bloque para negar el resultado obtenido por el cálculo, debido a que, por la forma que están conexiónados los bornes del sensor de corriente en la planta, las corrientes durante la descarga de la batería se registran como negativa, por lo que hay que realizar la corrección para evitar problemas en el bucle del control central.



En el caso de la batería de LiFePO_4 , existe una diferencia en diseño del calculador de límites de corriente con respecto al diseño para la batería de ion-lito. Debido a que hay más de una célula en serie, cada célula en serie puede tener distinta temperatura y voltaje. Por ello, se han de tener en cuenta tanto el mayor como el menor valor de ambos parámetros, como se observa en la figura 51:

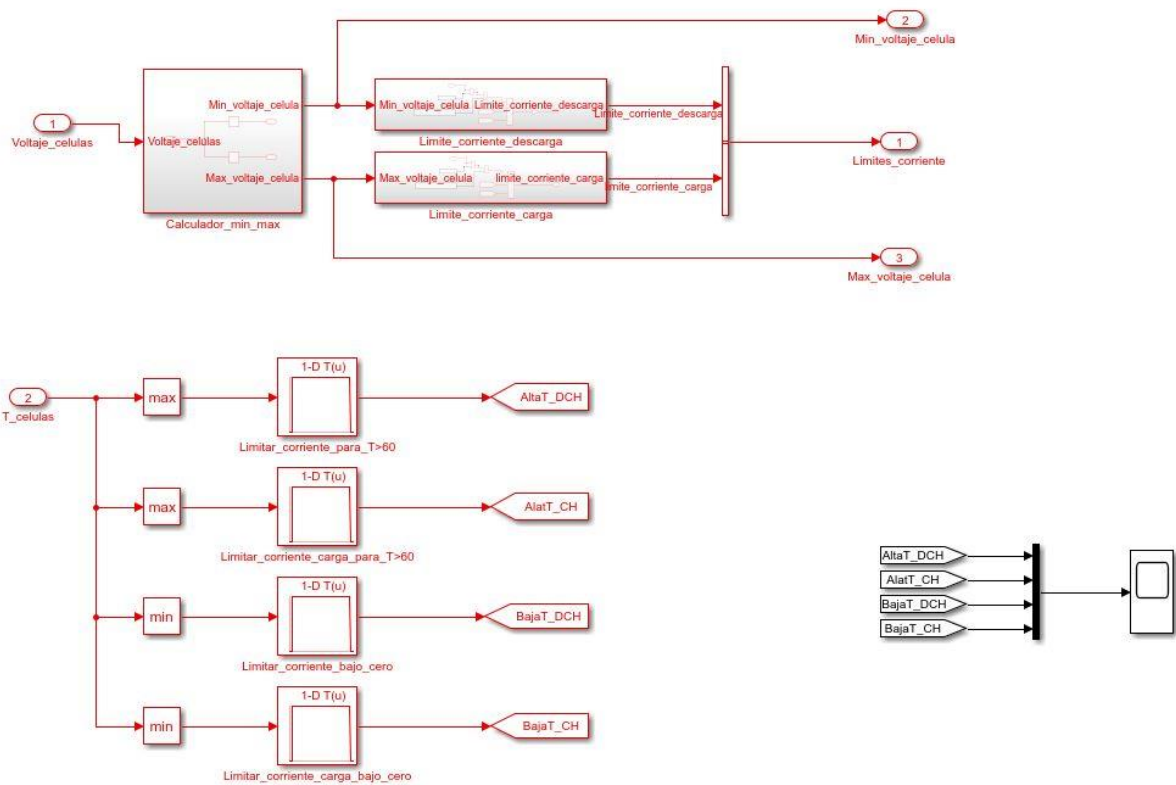


Figura 51: Interior del calculador de límite de corriente de la batería de LiFePO_4 .

Como se puede observar, se diferencia entre el mayor y el menor valor de temperatura para tratar de obtener la lectura más desfavorable en cada caso. Lo mismo ocurre para el voltaje. Para la carga se usa el mayor valor de voltaje medido, ya que es el más próximo al valor límite a partir del cual el valor obtenido de límite de corriente tienda a ser cero, mientras que, para la descarga, el valor más próximo es el mínimo. Por esto, se hace una separación de los respectivos valores del vector medidos que se le suministra al sistema.

Diseño del estimador del estado de carga

Este elemento del diseño del algoritmo es el más importante de todos. Este elemento es el encargado de estimar el estado de carga.

Estudio y caracterización de las baterías del satélite TEIDESAT-I y diseño de los circuitos de protección y control asociados

El estado de carga (o SOC, por sus siglas en inglés) es el parámetro que determina cuanta carga hay almacenada dentro de la célula. Puede definirse con valores desde el 0 hasta el 1 o con valores porcentuales, siendo 0 o 0% completamente descargada y 1 o 100% como completamente cargada. Este valor es de gran importancia no solo para nuestro sistema, sino para todo el satélite, ya que el OBC tomará decisiones sobre si habilitar o no ciertos sistemas en base a este y los controladores de los paneles usarán este valor para determinar que batería demanda mayor energía y dirigir mayor potencia hacia esta.

A la hora de implementar un estimador de estado de carga en Matlab, existen dos métodos principales [41]:

- Método de conteo de culombios: Es el más sencillo de los dos. Este método consiste en integrar la corriente que entra y sale de la célula para, de esta forma, realizar el seguimiento del estado de carga. Este método tiene la ventaja de que, gracias a su simplicidad, requiere pocos recursos de procesamiento, lo que facilita su implementación. Además, su diseño y funcionamiento no dependen del modelo de la célula. Por contra, los sistemas implementados con este método tienden a acumular el error de medida de la corriente a lo largo del tiempo, lo que los hace extremadamente sensibles al error inicial, pudiendo invalidar los valores obtenidos si este es muy alto.
- Método de filtro de Kalman: Se basa en el uso de algoritmos de filtro de Kalman para resolver el sistema de la célula, que se considera no lineal. Este método depende del conocimiento del modelo del sistema de la célula, pero a cambio proporciona mayor precisión y mayor robustez a errores gracias a la comparación del voltaje obtenido en la predicción con el medido. Como desventaja, además depender del conocimiento del modelo de la célula, este método es más demandante a nivel de recursos computacionales.

Existen dos subtipos de filtro de Kalman utilizados en este método:

- Filtro de Kalman extendido (EKF): Se trata un filtro de Kalman para sistemas discretos no lineales que usa una función de transición de estado para estimar el estado de las variables de estado del sistema en el siguiente instante de muestreo, y posteriormente una función de medida para estimar el valor de la variable de referencia, que para nuestro caso es el voltaje, que se debería medir para esos estados y compararlo con el valor medido por los sensores [42]. Este método

Estudio y caracterización de las baterías del satélite TEIDESAT-I y diseño de los circuitos de protección y control asociados



ofrece una precisión alta a unos costes de recursos de computación aceptables, pero es sensible a ruidos provenientes de la medida, que pueden llegar a acumularse si la no linealidad del sistema es severa.

- Filtro de Kalman “unscented” (UKF): Se trata de un filtro de Kalman más avanzado, idéntico en funcionamiento al filtro EKF, pero que incorpora un sistema para capturar la propagación de variables probabilísticas de los estados, como la media y la covarianza de sus valores, conocido como puntos sigma [42]. Este método permite evitar la acumulación del ruido de medida en la estimación, convirtiéndolo en el método más preciso de todos. Sin embargo, la incorporación de este método de corrección tiene un impacto en el consumo de recursos computacionales, haciéndolo el menos eficiente de todos en este aspecto.

Después de considerar todos los métodos disponibles, se ha decidido implementar el filtro de Kalman “unscented” para esta primera versión del sistema, ya que se espera que los circuitos de medida experimenten errores elevados debido al efecto de la radiación cósmica del espacio, por lo que la capacidad del UKF para filtrar este tipo de error será de gran utilidad.

Con el método de estimación seleccionado, pasamos a implementarlo tal y como se muestra en las figuras 52, 53 y 54.

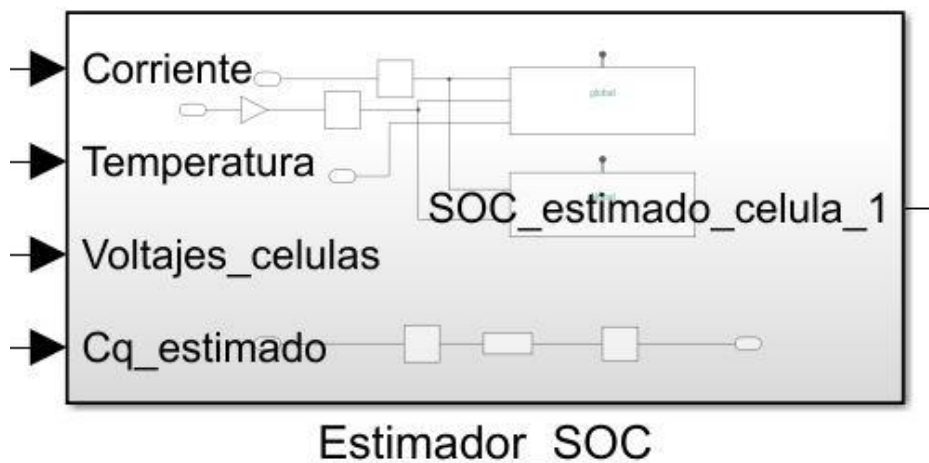


Figura 52: Bloque del estimador del SOC.

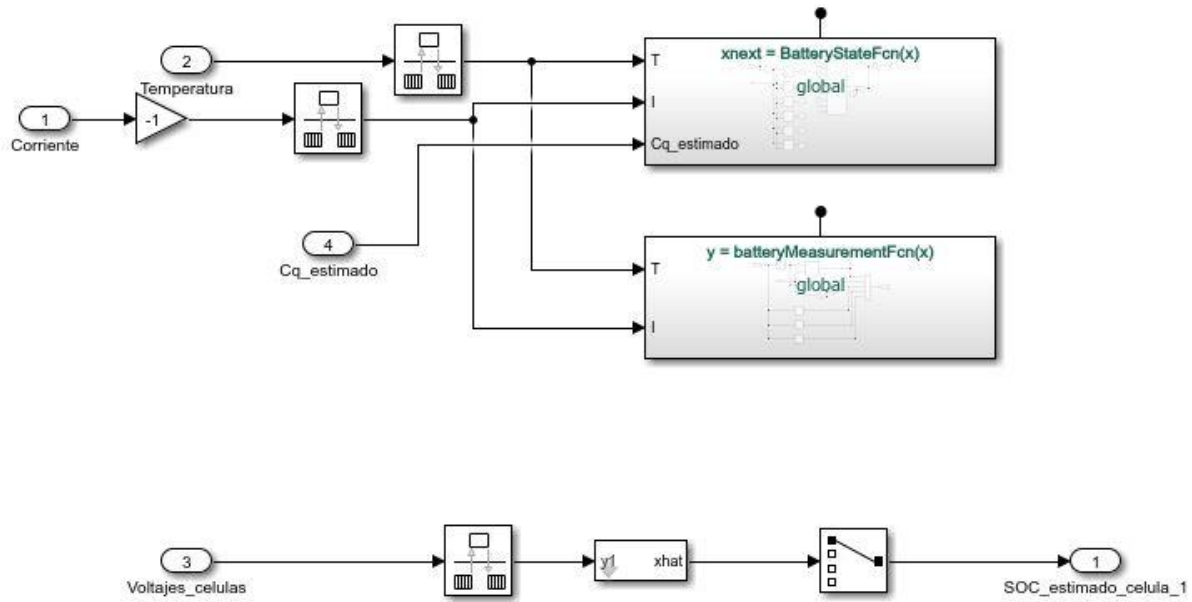


Figura 53: Implementación del filtro UKF para la batería de ion-litio.

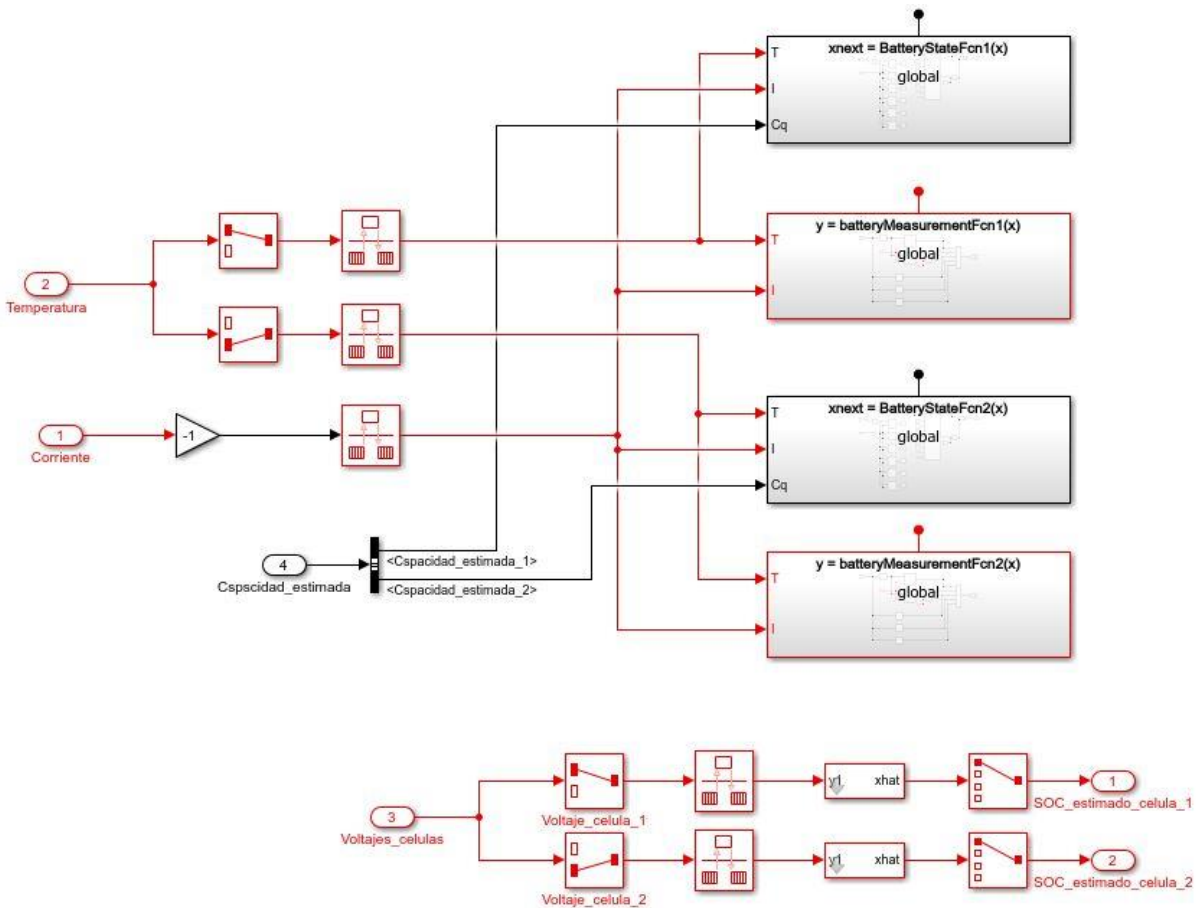


Figura 54: Implementación del filtro UKF para la batería de LiFePO₄.



Nótese que para la batería de LiFePO_4 se ha implementado el filtro una vez por cada célula, para poder estimar la carga de cada una de forma independiente (figura 54).

Como hemos mencionado, para implementar un filtro de Kalman necesitamos dos funciones: una función de transición de estado y una función de estimación de medida. Para ello, debemos tener en cuenta que el vector con las variables de estado del sistema de una célula es el siguiente [43]:

$$\begin{pmatrix} SOC \\ U_1 \\ U_2 \\ U_3 \end{pmatrix}$$

Por lo que su función de transición (5) como sistema no lineal será la siguiente:

$$\frac{d}{dt} \begin{pmatrix} SOC \\ U_1 \\ U_2 \\ U_3 \end{pmatrix} = \begin{pmatrix} 0 \\ -\frac{1}{R_1 * C_1} * U_1 \\ -\frac{1}{R_2 * C_2} * U_2 \\ -\frac{1}{R_3 * C_3} * U_3 \end{pmatrix} + \begin{pmatrix} -\frac{1}{3600 * C_q} \\ \frac{1}{C_1} \\ \frac{1}{C_2} \\ \frac{1}{C_3} \end{pmatrix} * I + W \quad (5)$$

Donde SOC es el estado de carga, U_n es la caída de voltaje en cada condensador C_n que forma las constantes de tiempo del sistema, R_n y C_n es el valor de cada uno de los componentes R y C que conforman las constantes de tiempo (nótese que estos valores dependen de a su vez del SOC y la temperatura en el instante en cuestión), C_q es la capacidad de la célula en Ah y W es el ruido del proceso. Sin embargo, el filtro UKF está diseñado para resolver sistemas discretos, por lo que necesitamos discretizar la ecuación (5).

Según la discretización de Euler, un sistema $\dot{x} = f(x,u)$ puede definirse para un tiempo de muestreo T_s como $x_{T+1} = x_T + f(x_T, u_T) * T_s$, por lo que nuestro sistema puede definirse de forma discreta con la ecuación (6) [43]:

$$\begin{pmatrix} SOC_{T+1} \\ U_{1T+1} \\ U_{2T+1} \\ U_{3T+1} \end{pmatrix} = \begin{pmatrix} SOC_T \\ U_{1T} \\ U_{2T} \\ U_{3T} \end{pmatrix} + \begin{pmatrix} -\frac{1}{3600 * C_q} * I \\ -\frac{1}{R_1 * C_1} * U_{1T} + \frac{1}{C_1} * I \\ -\frac{1}{R_2 * C_2} * U_{2T} + \frac{1}{C_2} * I \\ -\frac{1}{R_3 * C_3} * U_{3T} + \frac{1}{C_3} * I \end{pmatrix} * T_s + W_T \quad (6)$$

Con la función discretizada, podemos implementar la función de transición como una función de Simulink, como se ve en la figura 55:

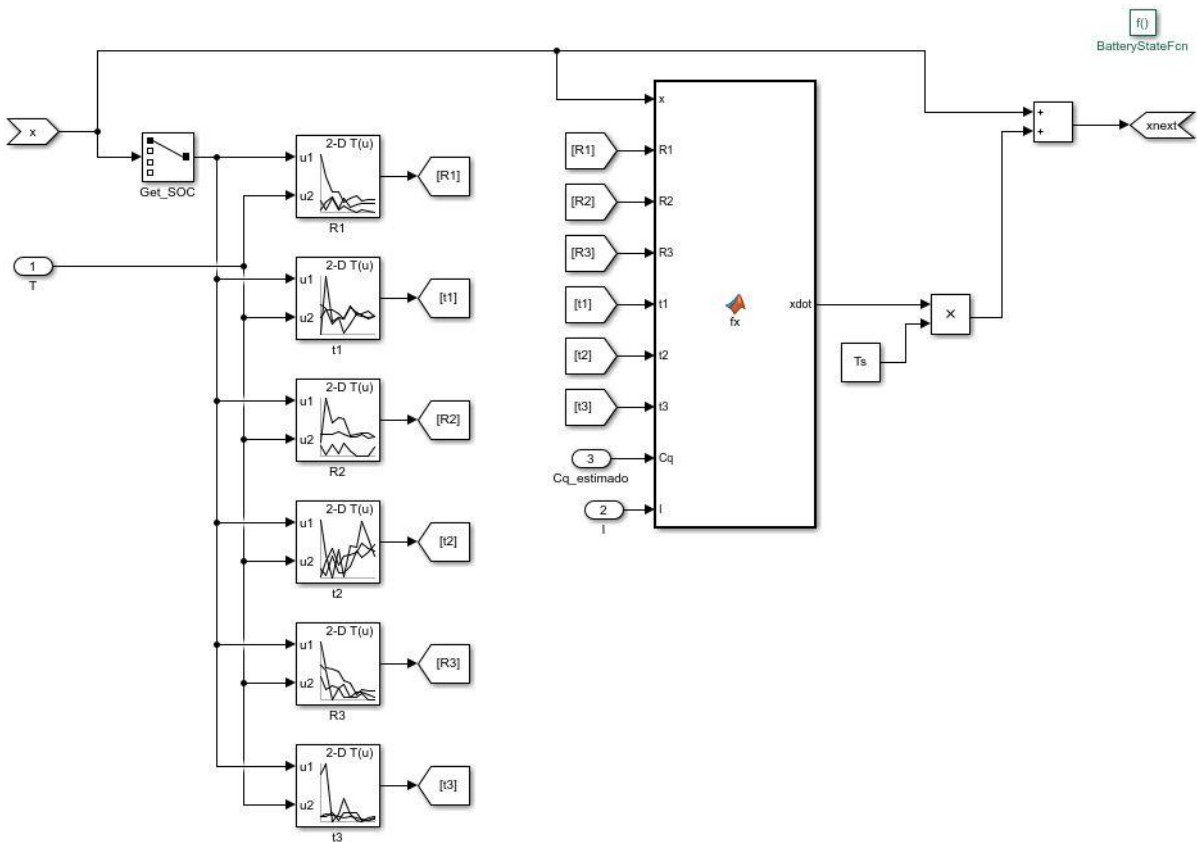


Figura 55: Implementación de la función de transición en Simulink.

Como se puede observar en la anterior figura, la función obtiene los valores de las componentes R_n y t_n para el instante de tiempo en que se ejecuta la función en base a la temperatura de las células y el valor del SOC en el instante actual, que se obtiene del vector de estados que el filtro suministra cuando llama a la función. Luego, ejecuta la función de Matlab que contiene la función de transición discretizada, mostrada en la figura 56, que resuelve el estado siguiente del sistema:



```
function xdot = fx(x,R1,R2,R3,t1,t2,t3,Cq,I)
    xdot = zeros(size(x));
    U1 = x(2);
    U2 = x(3);
    U3 = x(4);
    xdot(1) = -I/(3600*Cq);
    xdot(2) = -1/t1*U1 + I/(t1/R1);
    xdot(3) = -1/t2*U2 + I/(t2/R2);
    xdot(4) = -1/t3*U3 + I/(t3/R3);
```

Figura 56: Código de la función de transición en Matlab.

Nótese que los valores de temperatura y corriente en las células necesarios para el cálculo y la obtención de parámetros han tenido que ser adaptados al tiempo de muestreo del filtro a través de un bloque dedicado, como se vio en las figuras 53 y 54. Además, el signo del valor de corriente se ha tenido que invertir con respecto al medido por el sensor, dado que la función requiere que la corriente de carga sea negativa y la corriente de descarga positiva. La capacidad de la batería es suministrada por el estimador de estado de salud (SOH), como veremos en la siguiente sección, para aportar mayor precisión frente a la degradación de las células por el tiempo y uso.

Ya con la función de transición, implementaremos la función de medida. El objetivo de esta función es estimar el voltaje que se debería medir entre los bornes de la célula en base al valor estimado por la función de transición de las variables de estado del sistema y de la corriente, así como la temperatura a las que está sometida la célula, con el fin de compararlo con el valor de voltaje medido por los sensores para establecer la desviación en la estimación y aplicar correcciones.

Para ello, la función lo que hará es hallar el máximo voltaje que se puede medir entre los bornes de la célula, correspondiente al voltaje de circuito abierto, para los valores de SOC y temperatura en el instante de tiempo en el que se llama a la función, y restarle la caída de tensión debida a la resistencia interna de la célula, cuyo valor depende también de los valores de SOC y temperatura en ese mismo instante de tiempo, además de la caída de tensión en cada uno de los condensadores que forman las constantes de tiempo, para obtener así la tensión final que se registraría entre los bornes de la célula.

El resultado final ya implementado en Simulink puede verse en la figura 57:

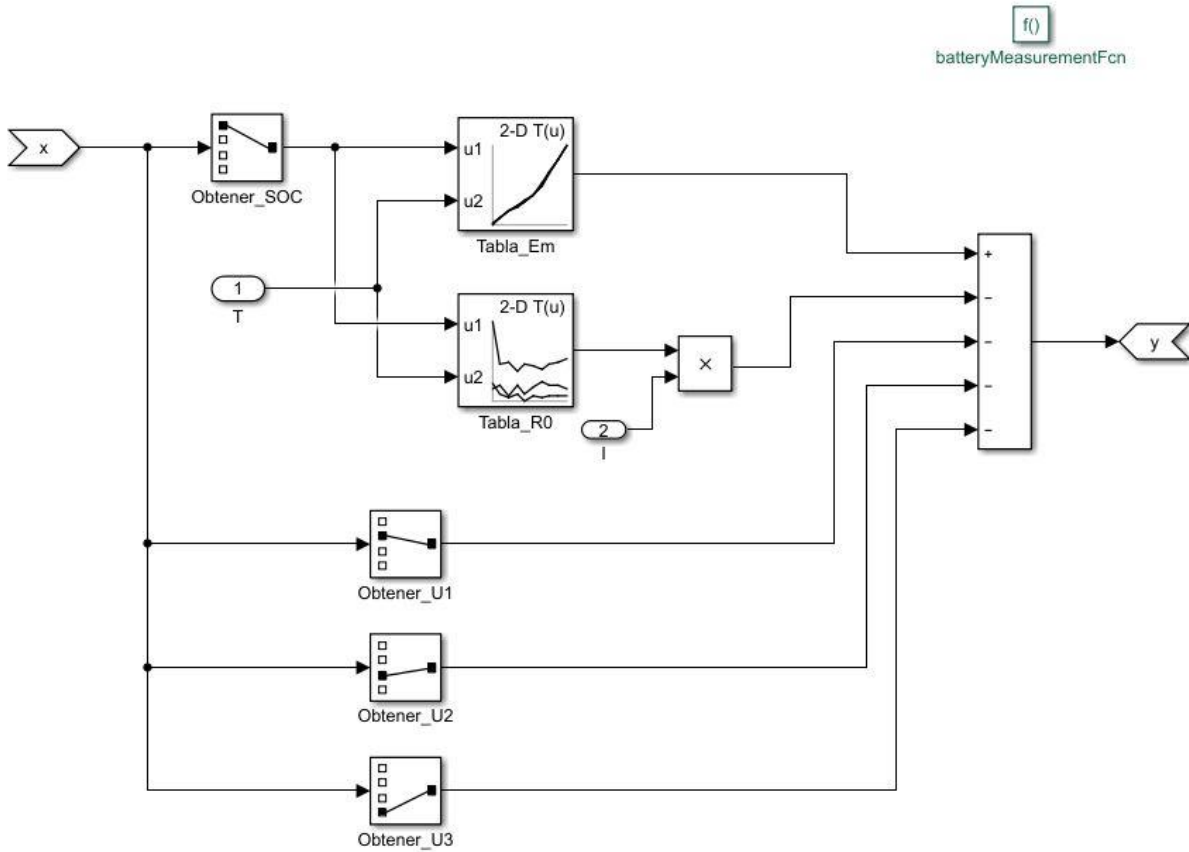


Figura 57: Implementación de la función de medida en Simulink.

Ya con ambas funciones divididas, podemos implementar el bloque del filtro UKF y asociarle las funciones que acabamos de implementar, tal y como se observa en las figuras 58 y 59:

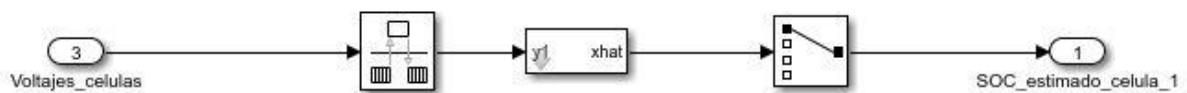


Figura 58: Implementación del filtro UKF en Simulink.



Figura 59: Configuración del filtro UKF para las células de ion-litio.

A la hora de configurar el filtro UKF (figura 59), deberemos tener en cuenta varias cosas en cada apartado:

- State Transition:

En este apartado se introduce el nombre de la función de transición para que el algoritmo pueda llamarla, y se configura la inclusión del ruido del proceso. Como vimos en la ecuación de la función de transferencia del sistema (6), el ruido de proceso se añade como una suma al final del cálculo, por lo que seleccionamos el ruido como “additive” y le introducimos los valores de la matriz del error de transición.

Los valores de la función del error pueden definirse como [43]:

- Para el SOC (ecuación (7)):

$$(\max(dSOC))^2 = \left(\frac{\Delta SOC_{m\acute{a}ximo}}{t_{ciclo}} * T_s \right)^2 \quad (7)$$

Donde $\Delta SOC_{m\acute{a}ximo}$ es maximo cambio del valor del SOC entre un instante y otro (normalmente 100%), t_{ciclo} es el tiempo de duraci3n medio de un ciclo de carga o descarga y T_s es el tiempo de muestreo del sistema).

- Para la ca3da de tensi3n en las corrientes (ecuaci3n (8)):

$$(\max(dU_n))^2 = \left(\frac{\Delta V_{nm\acute{a}ximo}}{t_{ciclo}} * T_s \right)^2 \quad (8)$$

Donde $\Delta V_{nm\acute{a}ximo}$ es la maxima ca3da de tensi3n en cada constante de tiempo.

De esta forma, la matriz del error de medida quedar3a como una matriz diagonal de la siguiente ecuaci3n (9):

$$W = \begin{pmatrix} (\max(dSOC))^2 & 0 & 0 & 0 \\ 0 & (\max(dU_1))^2 & 0 & 0 \\ 0 & 0 & (\max(dU_2))^2 & 0 \\ 0 & 0 & 0 & (\max(dU_3))^2 \end{pmatrix} = \begin{pmatrix} \left(\frac{\Delta SOC_{m\acute{a}ximo}}{t_{ciclo}} * T_s \right)^2 & 0 & 0 & 0 \\ 0 & \left(\frac{\Delta V_{1m\acute{a}ximo}}{t_{ciclo}} * T_s \right)^2 & 0 & 0 \\ 0 & 0 & \left(\frac{\Delta V_{2m\acute{a}ximo}}{t_{ciclo}} * T_s \right)^2 & 0 \\ 0 & 0 & 0 & \left(\frac{\Delta V_{3m\acute{a}ximo}}{t_{ciclo}} * T_s \right)^2 \end{pmatrix} \quad (9)$$

- Initialization:

En este apartado se definen las condiciones iniciales del filtro. Se establece un estado inicial de SOC de 0,9 y un valor de 0 V en los estados U_n , con una covarianza inicial de 0,01 en el SOC y de 1 V en los estados U_n .

- Unscented Transformation Parameters:

En este apartado se configuran los puntos sigma que permiten al filtro UKF la correcci3n del error de medida. Se establecen los valores para los puntos Alpha, Beta y Kappa en



1, 2 y 0 respectivamente, siguiendo las recomendaciones de [44] para una configuración estándar de un filtro UKF.

- Measurement 1:

En este apartado introducimos el nombre de la función de medida para que el algoritmo pueda llamarla, y se configura el ruido de medida. Este está definido en función de la precisión del medidor de voltaje usado y el voltaje máximo en las constantes de tiempo, según la siguiente expresión (10) [43]:

$$(\max(dEm))^2 = U_{n\text{ máximo}} * Ac \quad (10)$$

Donde $U_{n\text{ máximo}}$ es el voltaje máximo que puede haber en cada constante de tiempo y Ac es la precisión de la medida realizada por el sensor de voltaje.

Dado que estamos usando modelos de células similares y no idénticas a las que se instalarán en el satélite, se ha decidido no considerar los procedimientos de cálculo del error y usar un valor estimado mínimo del mismo, de tal forma que podamos realizar la simulación despreciando este error, ya que Matlab no permite que el error sea menor o igual a cero.

Para ambas baterías de ion-litio y LiFePO_4 , se asumirá un valor de $1e-10$ para todos los elementos de la matriz diagonal del error del proceso y un valor de 0.5 para el error de medida.

Como elemento final, se ha introducido un selector a la salida del filtro para separar el valor estimado del SOC del resto de variables de estado, que se envía para su uso por el control central y para su visualización.

Diseño del estimador del estado de salud

El estimador del estado de salud (SOH, según sus siglas en inglés) es el encargado de estimar la degradación de las células a lo largo de su ciclo de vida. Este sistema tiene una importancia similar a la de SOC, ya que no solo permite conocer si una célula se está aproximando al final de su vida útil, sino que también permite conocer la capacidad real de una célula, un dato que, como ya hemos visto en el apartado anterior, es esencial para una correcta estimación del SOC.

A diferencia del SOC, donde existían métodos definidos para realizar esta estimación, no existe ningún método establecido para realizar la estimación del SOH. Cada fabricante adopta su *Estudio y caracterización de las baterías del satélite TEIDESAT-I y diseño de los circuitos de protección y control asociados*

propio método para la estimación de este valor, en función de qué parámetro considere más crítico para este, como por ejemplo la resistencia interna [45]. Debido a esto, para nuestro diseño se ha decidido seguir las recomendaciones dadas por los expertos de Mathworks para el diseño de estos sistemas en Simulink [43].

El diseño implementado quedará de la siguiente forma en Simulink, mostrado en las figuras 60, 61 y 62:

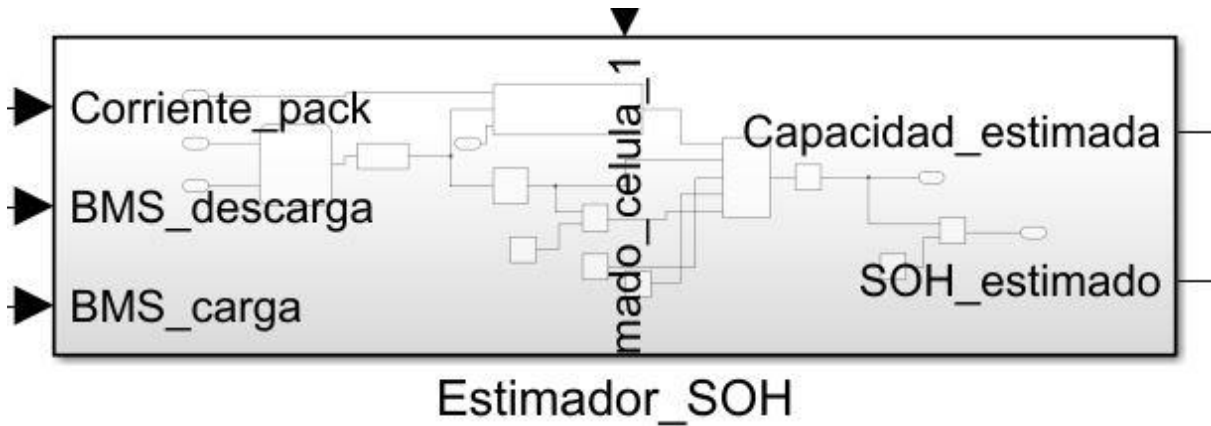


Figura 60: Bloque del estimador de SOH.

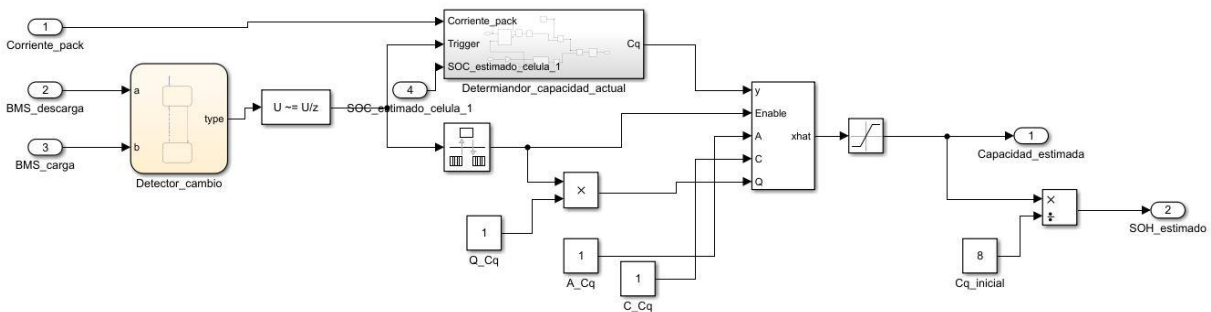


Figura 61: Implementación del estimador de SOH para la batería de ion-litio.

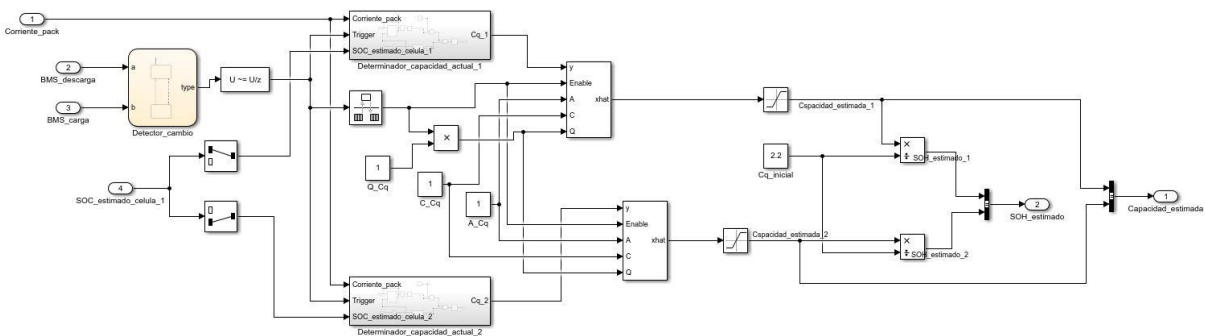


Figura 62: Implementación del estimador de SOH para la batería de LiFePO4.

Estudio y caracterización de las baterías del satélite TEIDESAT-1 y diseño de los circuitos de protección y control asociados



De nuevo, para el caso de la batería de LiFePO_4 se implementa el sistema para cada célula de la batería.

La ecuación de estado para la variación de la capacidad por ciclo puede definirse con la siguiente ecuación (11) [43]:

$$C_{q_{k+1}} = C_{q_k} + W_{C_q} \quad (11)$$

Donde k corresponde al número de ciclos de carga y descarga que se han producido y W_C es el ruido del proceso, que en este caso corresponde con el decrecimiento medio de la capacidad por ciclo de uso.

Para el cálculo de la degradación, necesitamos medir la capacidad de la batería en cada ciclo. Para ello, usaremos el método de conteo de culombios, descrito anteriormente, para obtener una medida de capacidad en base a la corriente que circula por la batería. La ecuación de medida de la capacidad usando este método quedará con la siguiente ecuación (12) [43]:

$$C_{q_k}^{Medido} = C_{q_k} + V_{C_q} = \frac{\int_{t_{k-1}}^{t_k} Idt}{|\Delta SOC|} \quad (12)$$

Donde V_C corresponde con el error de medida y ΔSOC corresponde con la diferencia entre el SOC que tenía la célula al comienzo del ciclo de carga o descarga y el valor del SOC al final del ciclo, en valor absoluto.

Las ecuaciones de estado y de medida deben expresarse en espacio de estados para poder ser implementados en el filtro de Kalman que resuelva el sistema, quedando las ecuaciones (13) y (14) [43]:

$$C_{q_{k+1}} = A_{C_q} * C_{q_k} + W_{C_q} \quad (13)$$

$$C_{q_k}^{Medido} = C_{C_q} * C_{q_k} + V_{C_q} \quad (14)$$

Donde A_C y C_C equivalen a 1 para permitir que se mantengan las igualdades anteriores.

A la hora de implementar el filtro de Kalman, nos interesa que el cálculo se haga solo cuando se produzca el cambio entre el ciclo de carga y descarga o viceversa, mientras que para el resto del tiempo la salida se mantenga según el último cálculo. Es por ello que implementamos un

detector de cambio de estado, que detecta cuando la batería hace el cambio de ciclo y genera una señal de habilitación, tal y como se observa en las figuras 63 y 64:

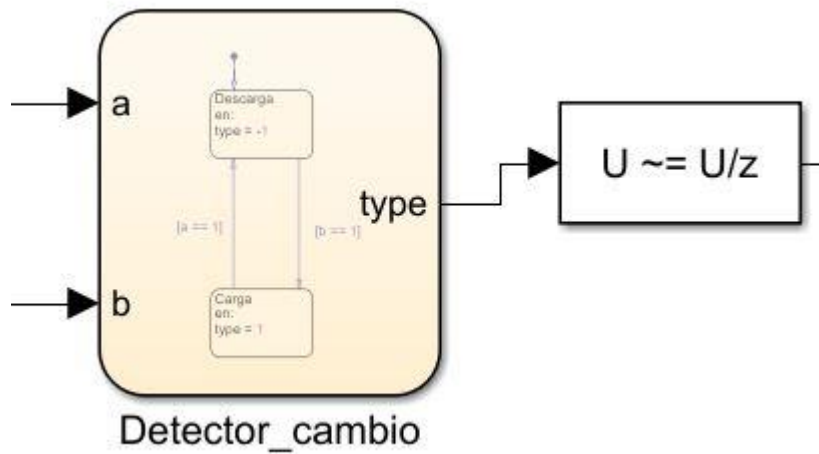


Figura 63: Implementación de la detección de cambios en los estados de carga y descarga de la batería.

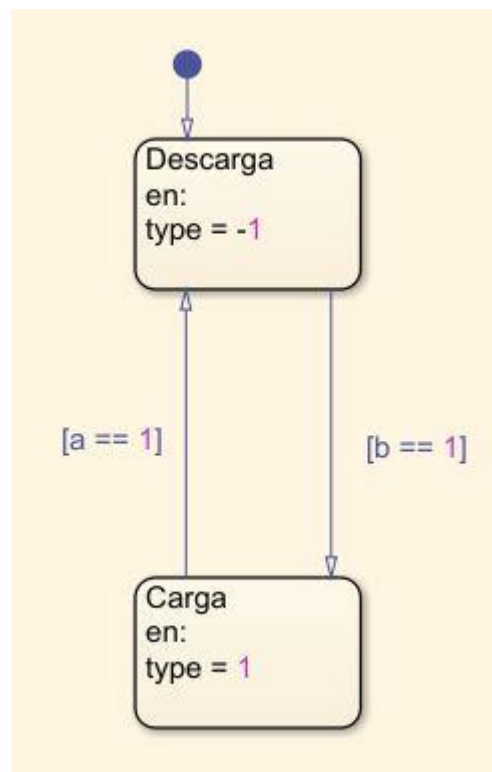


Figura 64: Interior del bloque detector de cambios.

Con estos datos en cuenta, implementamos el estimador en Simulink, empezando por el determinador de capacidad actual mediante el método de conteo de culombios, como se ve en la figura 65:

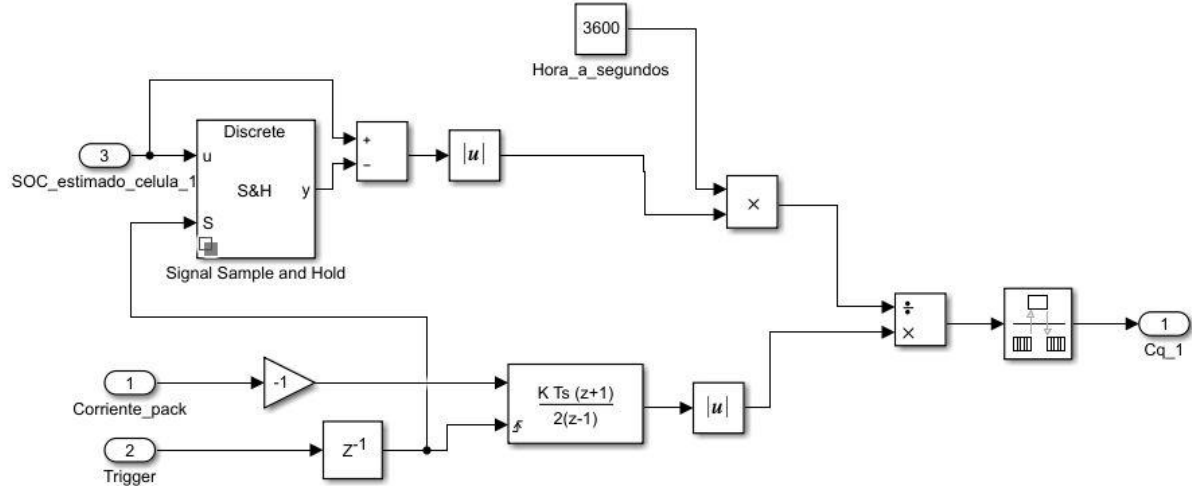


Figura 65: Implementación del determinador mediante el método de conteo de culombios.

Nótese que la señal de habilitación se implementa con un retraso de un instante de tiempo. Esto se hace tanto para resetear la medida de la corriente tras cada cálculo, de forma que solo integre los valores de corriente registrados en el último ciclo, como para registrar el valor del estado de carga en el momento del último cálculo para poder usarlo en la diferencia del siguiente ciclo.

Teniendo ya nuestra función para obtener la capacidad actual, podemos implementar el filtro de Kalman y configurarlo para que estime la capacidad máxima actual, quedando como se muestra en las figuras 66, 67 y 68:

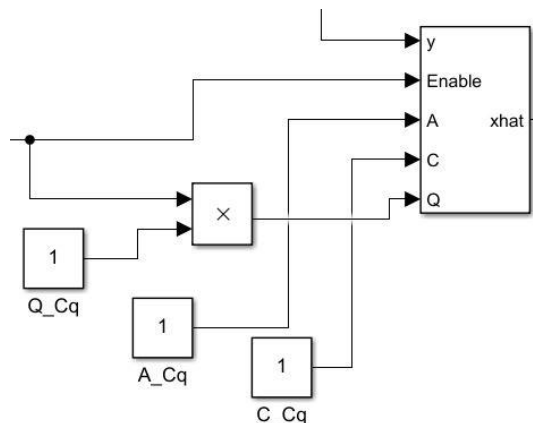


Figura 66: Filtro de Kalman para la estimación de la capacidad máxima actual.

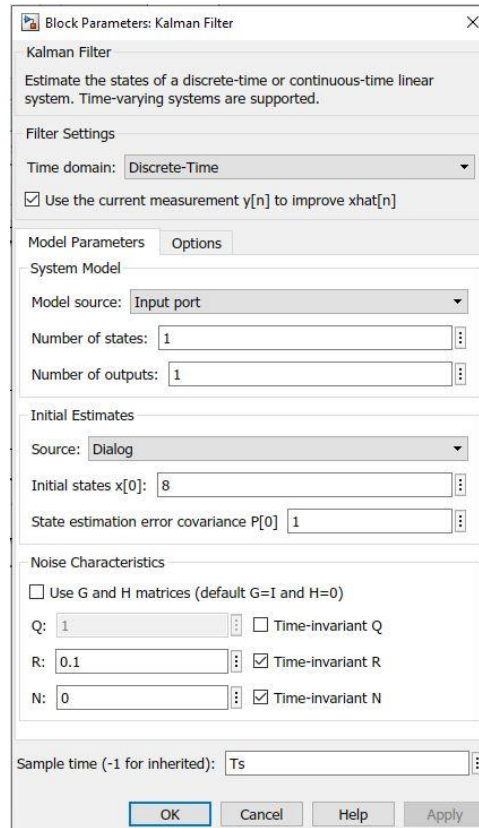


Figura 67: Configuración de los elementos del modelo en el filtro de Kalman.

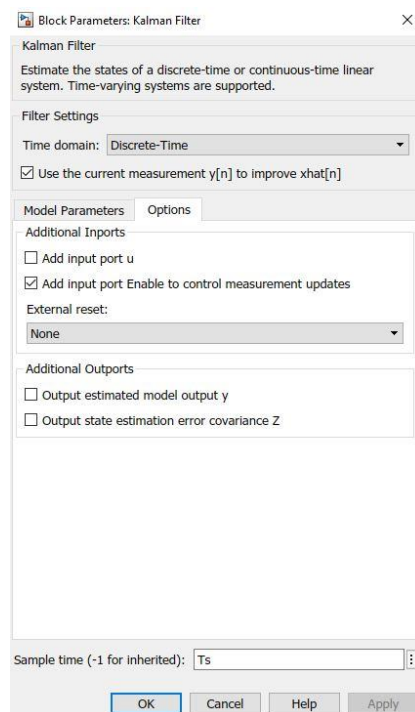


Figura 68: Configuración de las opciones en el filtro de Kalman.



Como se ve en la configuración de las opciones, hemos habilitado el uso de una señal externa para la actualización del valor de salida. El filtro se encuentra en todo momento leyendo los valores enviados por el determinador de capacidad actual, pero solo actualiza la salida cuando le llega la señal de control, que, como hemos explicado anteriormente, se produce cuando la célula pasa de estado de carga a descarga o viceversa.

De esta manera, la ecuación de estado (15) de nuestro filtro de Kalman quedaría de la siguiente manera:

$$C_{q_{t+1}} = \begin{cases} AC_{q_t} + W_{C_q}, & Enable = true \\ C_{q_t}, & Enable \neq true \end{cases} \quad (15)$$

Dado que los parámetros están configurados para ser recibidos desde fuera, se le pasan como valores constantes. A y C son de valor 1, como explicamos anteriormente, mientras que Q , que corresponde con el valor de ruido del proceso, se introduce como compromiso el valor 1, asumiendo pues una pérdida de 1Ah por ciclo. En el estado inicial introduciremos el valor inicial de la capacidad, que coincidirá con el valor máximo de la capacidad de la célula, y un valor compromiso de R , que coincide con la covarianza del ruido de medida, de 0,1.

El valor de capacidad máxima obtenido será usado por el estimador de SOC para aumentar la precisión de los cálculos, pero, además, al dividir este valor entre el valor máximo de capacidad conocido de la célula, podemos obtener qué porcentaje de la capacidad de la célula se mantiene, lo que determinamos como nuestro SOH.

Diseño del control central.

El control central es el bloque encargado de gestionar el funcionamiento de la batería. Este bloque tiene como objetivo recibir toda la información de la batería y del resto de bloques descritos anteriormente y, con ella, generar las órdenes de control para garantizar el correcto funcionamiento de la batería.

Para su implementación, se ha diseñado una máquina de estado haciendo uso del paquete Stateflow de Simulink. En ella se ejecutan cuatro bucles distintos, uno para definir el estado de la batería y el BMS, y los otros tres para monitorear en busca de alguna situación anómala que indique un fallo, cada uno con sus estados propios, que pasaremos a describir a continuación:

*Estudio y caracterización de las baterías del satélite TEIDESAT-I
y diseño de los circuitos de protección y control asociados*

- Máquina de estado principal:

Este bucle es el que define el estado actual de la batería. En función de las condiciones de la batería y el estado anterior de la batería, determina en que estado se encuentra y aplica las acciones pertinentes a cada estado.

Se han definido cuatro estados principales para la batería, más dos sub-estados para el caso de fallo, que se describen a continuación:

- Standby: Es el estado de espera del BMS, y al que se llega cuando no hay corriente circulando desde la batería ni hacia la batería. En este estado, el BMS cierra ambos interruptores mosfet para permitir el paso de corriente en ambas direcciones, a la espera de que la corriente en cualquiera de ellas supere el umbral designado de ± 0.05 A, en cuyo caso se cambiará al estado de carga o de descarga, según la dirección de la corriente, definida por el signo de la corriente. Sin embargo, la transición hacia carga o descarga se producirá siempre y cuando la energía almacenada en la célula sea superior o inferior a los límites de carga almacenada impuestos, que son de 0,9 a 0,3 de SOC. Si el valor está por debajo de los límites, solo se permitirá transitar hacia el estado de carga, mientras que, si está por encima de los límites, solo permitirá transitar hacia el estado de descarga.
- Carga: En este estado se abre el mosfet de descarga, que permite el paso de corriente desde la batería, dejando cerrado el mosfet de carga, que permite el paso de corriente hacia la batería. Este estado se mantiene mientras la corriente de carga no baje del umbral de 0,05 A en la dirección de carga, en cuyo caso se vuelve al estado de standby, o que se termine el proceso de carga, que se produce cuando la batería alcanza un nivel de 0,9 en el SOC, momento en el que se pasa directamente al estado de descarga para permitir la liberación de la energía almacenada.
- Descarga: En este estado se abre el mosfet de carga, que permite el paso de corriente hacia la batería, dejando cerrado el mosfet de descarga, que permite el paso de corriente desde la batería. De nuevo, este estado se mantiene mientras la corriente de carga no baje del umbral de 0,05 A en la dirección de descarga, en cuyo caso se vuelve al estado de standby, o que se termine el proceso de

Estudio y caracterización de las baterías del satélite TEIDESAT-I y diseño de los circuitos de protección y control asociados

descarga, que se produce cuando la batería alcanza un nivel de 0,3 en el SOC, momento en el que se pasa directamente al estado de carga para permitir a la batería recargarse.

- Fallo: Este estado es el que se activa cuando alguno de los bucles de monitoreo de la batería detecta algún fallo y activa la señal correspondiente. En este caso, la actuación consiste en desconectar la batería para evitar posibles daños a las células, salvo en los casos de sobretensión y bajo voltaje (como veremos más adelante), en cuyo caso entran en funcionamiento los sub-estados de descarga forzada y carga forzada, que provocan la descarga o la carga forzosa de la batería, respectivamente, que no permiten que se cambie al estado contrario hasta que la condición de fallo se resuelva. Igualmente, no se podrá transitar a ninguno de los otros tres estados hasta que todas las señales de fallo estén desactivadas.

En la figura 69 podemos ver los estados ya implementados en Simulink:

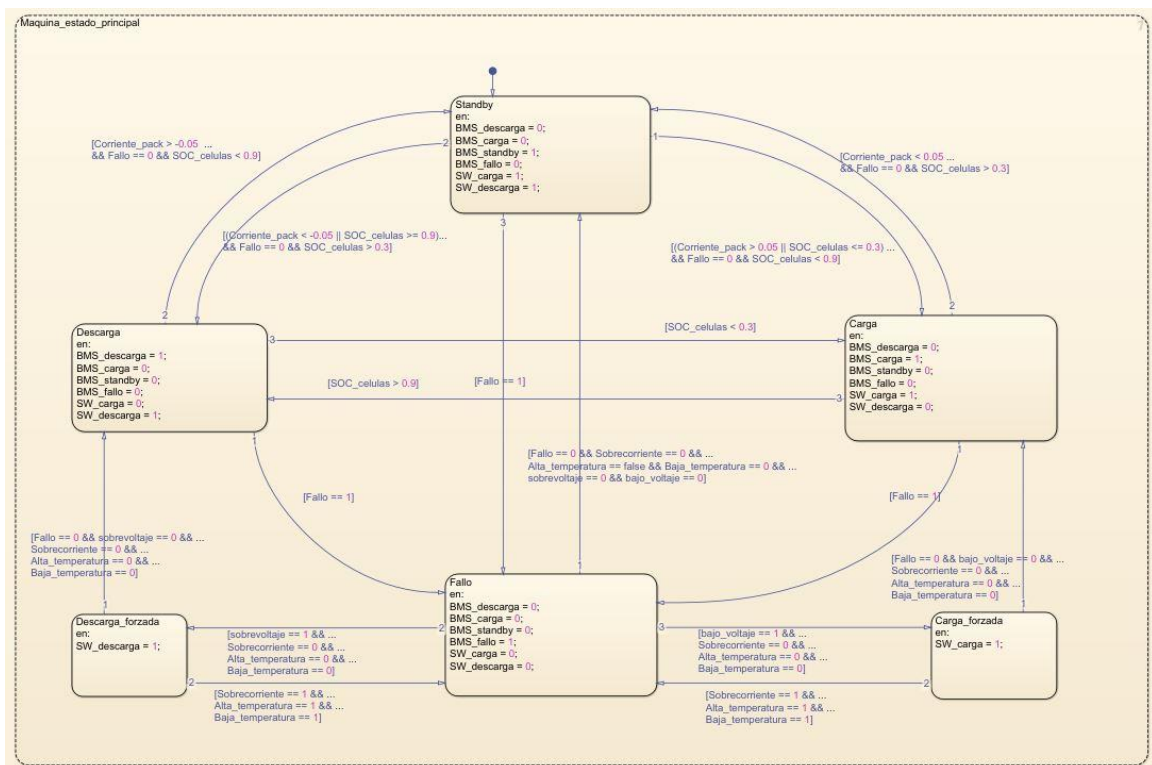


Figura 69: Implementación de la máquina de estados principal.

Con los estados definidos, podemos ver la tabla de la verdad de los interruptores mosfet (tabla 6):

	Interruptor descarga	Interruptor carga
Standby	1	1
Carga	0	1
Descarga	1	0
Fallo	0	0

Tabla 6: Tabla de la verdad de los interruptores mosfet.

Cabe destacar que en la versión final que se implemente en el controlador deberá haber un estado extra, conocido como apagado, en el cual se desconectará la batería, independientemente del estado en el que se encuentre la batería, al cual se llegará bajo orden del usuario. Sin embargo, en esta primera versión no se ha incluido este estado, ya que no aportaba nada relevante a la simulación.

- Monitorización de límite de corriente:

Este bucle se encarga de comparar el valor de la corriente con los valores de límites de corriente máxima que se reciben del calculador de límite de corriente máxima. Si se detecta que el valor de la corriente supera al del límite de corriente para ese instante, se activa la señal de fallo general y la señal indicativa del fallo por sobrecorriente.

La implementación de este bucle en Simulink se refleja en la figura 70:



Figura 70: Implementación de la monitorización del límite de corriente.



Como se puede observar, el sistema de monitorización tiene dos estados principales: El de no fallo, que indica que no se ha producido ningún fallo de corriente, y el estado de fallo, en el cual se activan las señales de fallo. Para evitar que un pico puntual de corriente active este fallo, se ha incluido un estado de espera, en el cual permanecerá el sistema un periodo 0,2 segundos antes de activar la señal de fallo. Si durante la espera el valor de la corriente volviese a valores normales, el sistema volvería al estado de no fallo sin activar la señal de fallo.

- Monitorización de la temperatura de las células:

Este bucle es el encargado de comprobar si la temperatura de las células se encuentra dentro de los límites de operación seguros. En caso de sobrepasarse alguno de los límites de temperatura de las células, se activará la señal de fallo junto con el indicador de si el fallo es debido a temperaturas muy altas o muy bajas. Para ello, se implementarán tres estados: un estado de ausencia de fallo y dos estados de fallo, uno por altas temperaturas y otro por bajas temperaturas.

En las figuras 71 y 72 pueden observarse la implementación de este bucle para las células de ion-litio y LiFePO_4 , respectivamente:

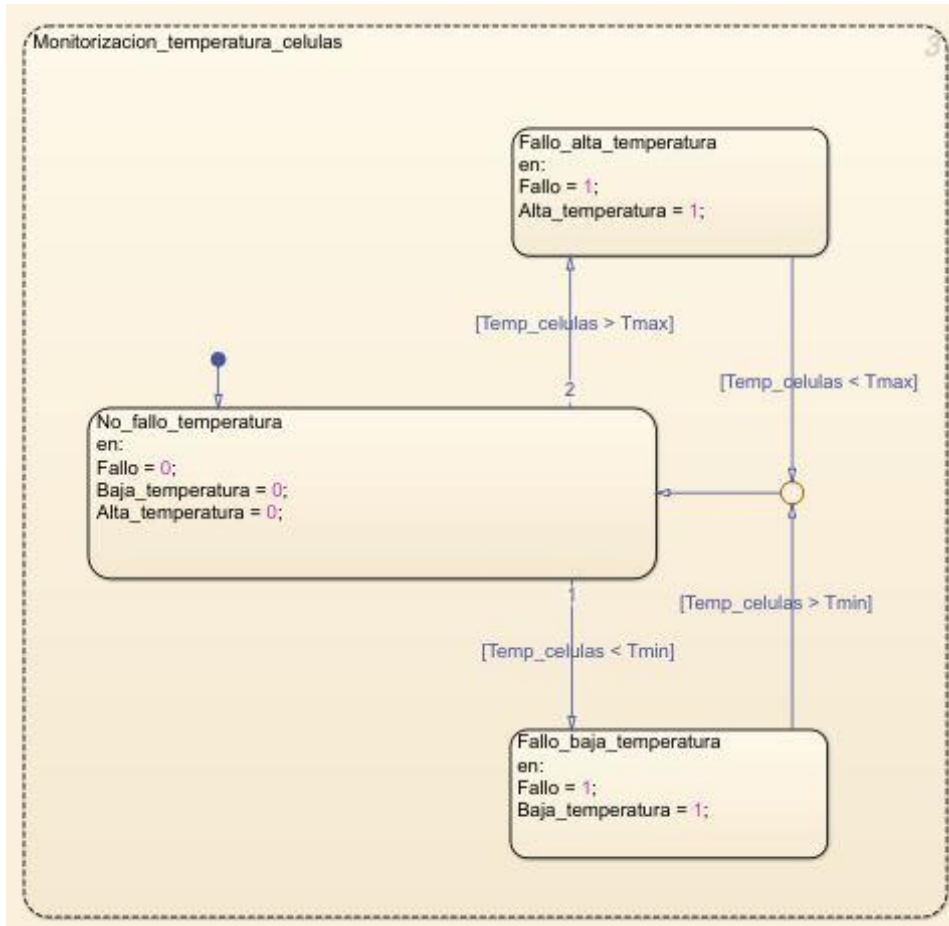


Figura 71: Implementación de la monitorización de la temperatura de las células de ion-litio.

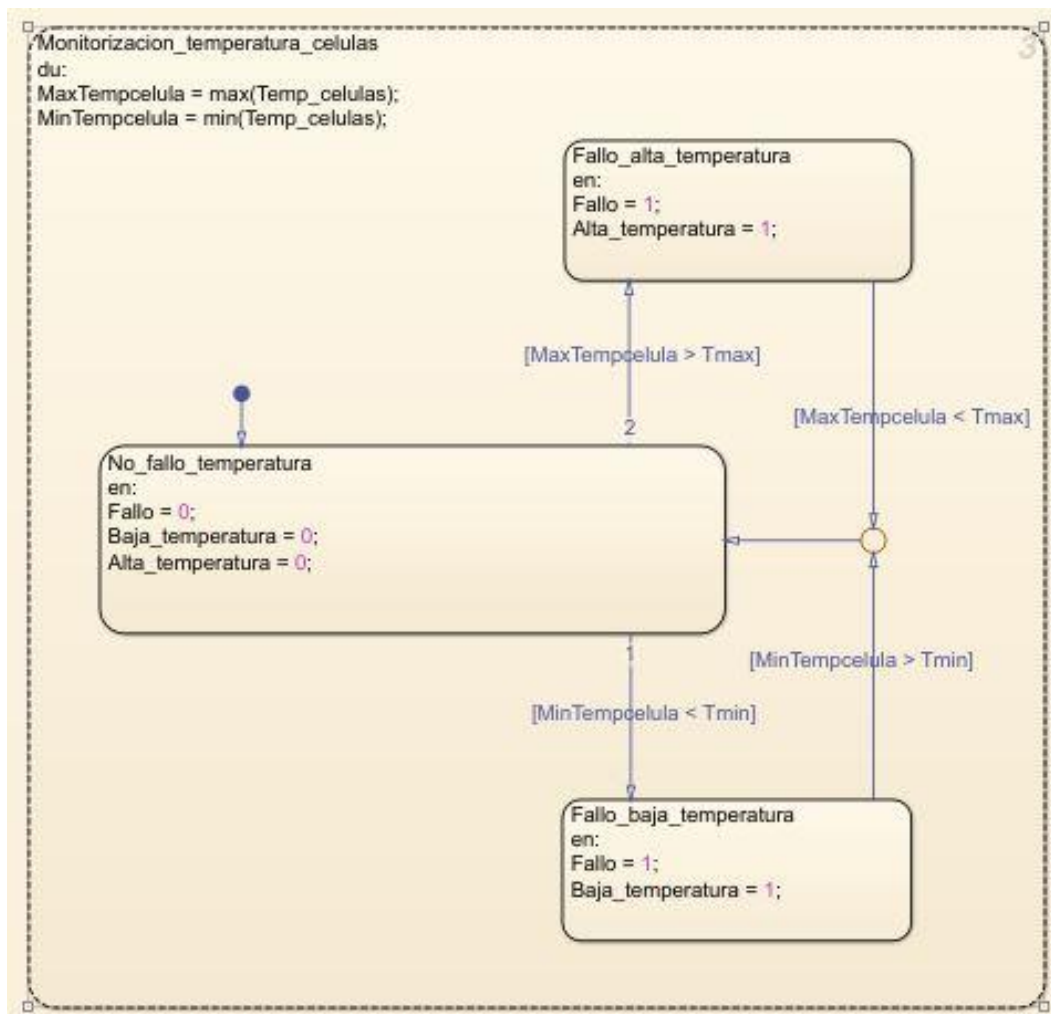


Figura 72: Implementación de la monitorización de la temperatura de las células de LiFePO_4 .

Para las células de ion-litio, dado que solo tenemos dos células en paralelo, se puede asumir que la temperatura para ambas es la misma, pero para el caso de las células de LiFePO_4 , al haber dos grupos de células conectadas en serie, la energía disipada por uno de los grupos no es la misma que la del otro, por lo que tendremos dos medidas de temperatura distintas. Para este caso, tendremos que diferenciar cada una de ellas entre la máxima y la mínima, y comprobar en todo momento que ninguna de ellas supera los límites establecidos.

- Monitorización de los voltajes de las células:

Este bucle tiene la función de comprobar los voltajes de las células, y que en todo momento el voltaje no supere el máximo soportado por las células, así como que no baje

por debajo del voltaje de corte de las células para evitar daños, activando la señal de fallo en caso de que se detecte algún fallo. Para este caso, se han implementado tres estados, siguiendo el mismo esquema que el monitor de temperaturas: un estado de ausencia de fallos y dos estados de fallo, en este caso por sobrevoltaje y por bajo voltaje.

En las figuras 73 y 74 pueden observarse la implementación de este bucle para las células de ion-litio y LiFePO₄, respectivamente:

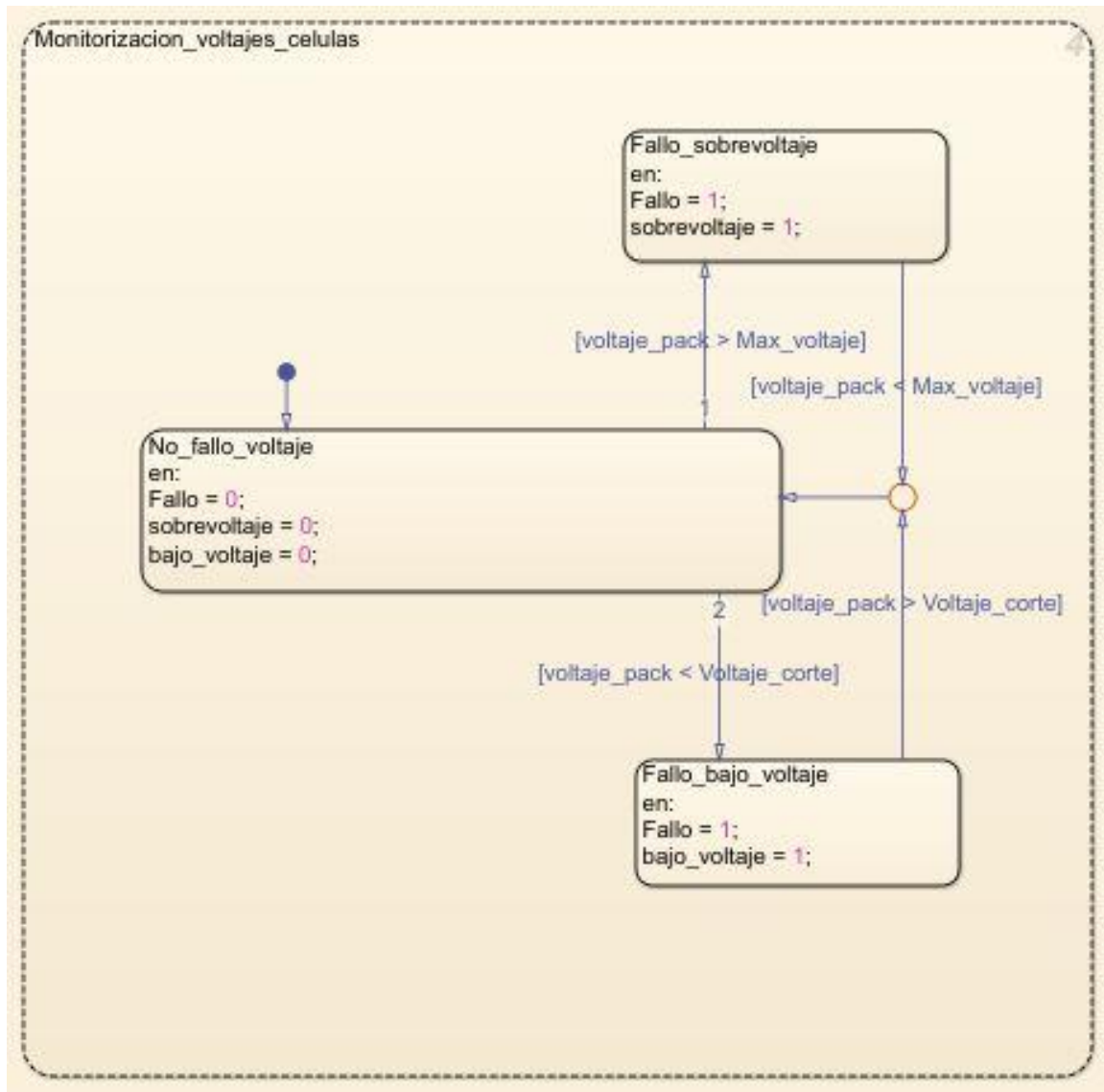


Figura 73: Implementación de la monitorización de los voltajes en las células de ion-litio.

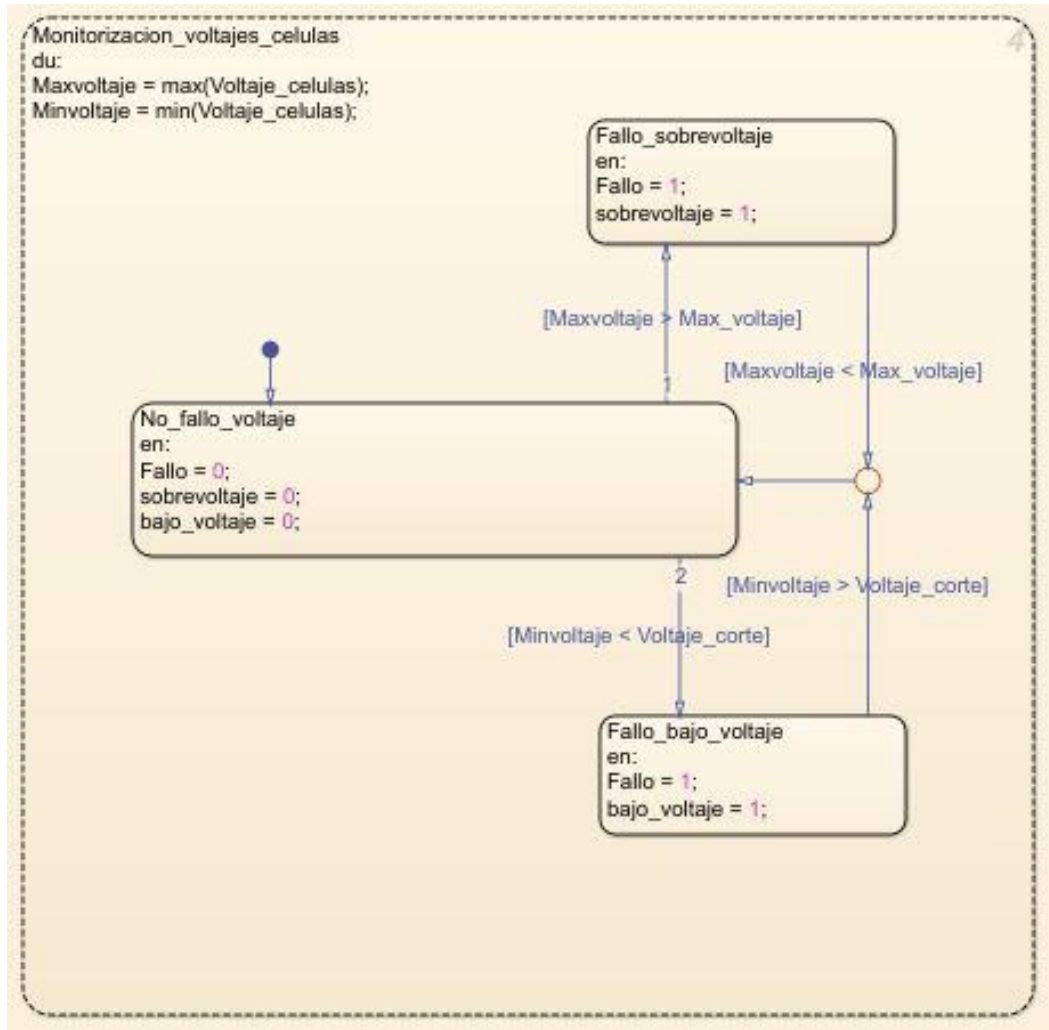


Figura 74: Implementación de la monitorización de los voltajes en las células de LiFePO₄.

De nuevo tenemos diferencias entre la versión para ion-litio y para LiFePO₄. Dado que en la de ion-litio tenemos solo dos células en paralelo, el voltaje para ambas es el mismo, mientras que para las de LiFePO₄, al tener dos grupos de células en serie y, por tanto, dos medidas de voltaje, debemos diferenciar entre los valores máximos y mínimos, para así poder comprobar si alguno de ellos se aproxima al valor mínimo y poder transitar al estado de fallo correspondiente.

Diseño del control del balanceo de cargas (solo para la batería de potencia)

Este sistema es el que se encarga de controlar el sistema de balanceo de la carga de las células durante el proceso de carga. Su objetivo es garantizar que las células en serie se carguen manteniendo el mismo nivel de carga entre ellas durante todo el proceso de carga.

Estudio y caracterización de las baterías del satélite TEIDESAT-I y diseño de los circuitos de protección y control asociados

Para ello, este sistema usa las medidas de voltaje de ambas células para establecer la diferencia entre las cargas. Si la diferencia de voltaje entre ambas células es mayor al umbral, significa que una de las células se está cargando más rápido que la otra, por lo tanto, habrá que intervenir para equilibrar las cargas.

Como vimos anteriormente, el sistema de balanceo implementado en nuestra planta se basa en la disipación, por lo que nuestro sistema lo que hará es generar las órdenes de apertura y cerrado de los interruptores mosfet que habilitan el balanceo de cada célula. En la figura 75 se puede observar el sistema implementado en Simulink:

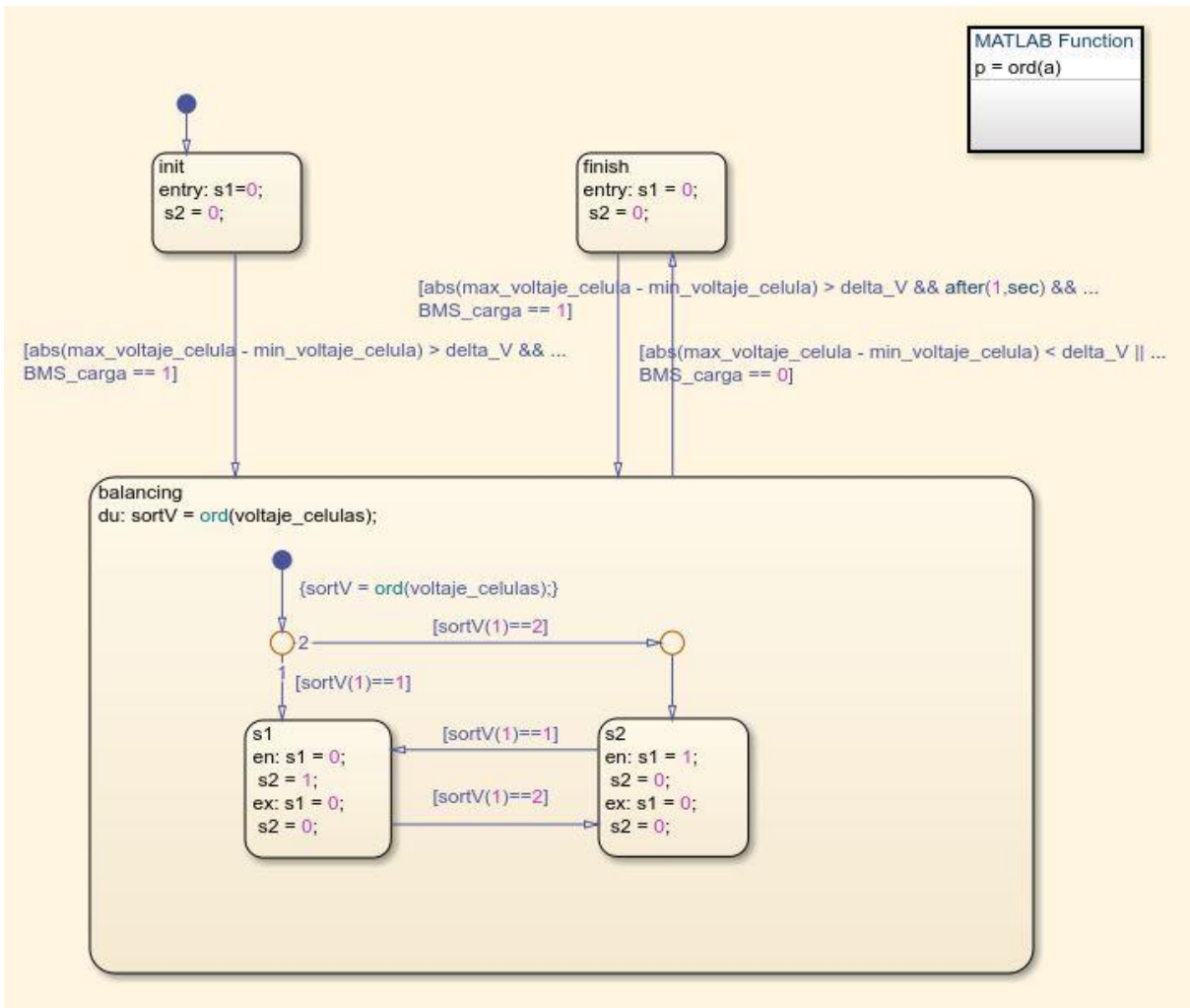


Figura 75: Implementación del control de balanceo en Simulink.

El sistema comienza en un estado de inicialización, en el que se abren todos los interruptores de balanceo para impedir que interfieran en el funcionamiento normal de la batería. En el momento que la BMS entre en modo de carga de batería y la diferencia entre el voltaje de la



primera célula y la segunda sea mayor a la estipulada en ΔV , que es de 0,1 V, se entrará en el estado de balanceo.

Mientras el sistema esté en el estado de balanceo, se ejecutará de manera repetitiva la función “ord”, que se trata de una función personalizada cuyo código puede verse en la figura 76, a la que se le pasará como argumento el vector que contiene los valores de voltaje de las células.

```
function p = ord(a)
[~,p] = sort(a,'ascend');
end
```

Figura 76: Código de la función “ord”.

Esta función se encarga de llamar a la función nativa de Matlab “sort”, la cual a su vez se encarga, dado que está configurada como “ascend”, de leer los valores del vector que le pasamos como argumento, que en nuestro caso es el vector de voltajes, y ordenarlos de mayor a menor. Como resultado, la función devuelve dos vectores: un vector que contiene los mismos valores que el vector original, pero colocados en el vector en orden de menor a mayor, y un vector que contiene el mismo número de elementos que nuestro vector original, pero que en cada elemento contiene un número que representa la posición que poseía el elemento que ocupa esa posición en el vector ordenado, pero en el vector original. Ese vector es el que nos interesa, porque nos permite saber qué célula es la que tiene mayor voltaje y, por tanto, mayor carga, y cual menos, ya que el valor de voltaje de cada célula tiene una posición asignada en el vector de voltajes, por lo que sabiendo en qué posición estaba el valor voltaje que ocupa el último elemento en el vector ordenado, sabemos cuál célula tiene mayor carga. Es por eso que nuestra función guarda y devuelve ese vector de posición.

De vuelta a Simulink, dentro del estado de balanceo se comprueba qué célula es la que posee mayor carga según el vector devuelto por la función “ord”, y en base a esto, se transita hacia el estado s1 o s2, en los que se activaran las señales de cerrar el interruptor de balanceo del grupo de células 2 o 1, respectivamente, mientras se mantiene cerrado el interruptor del grupo contrario.

Por último, en caso de que el sistema pase a un estado que no sea el de carga o que la diferencia entre los voltajes de las células sea inferior a 0,1 V, se pasará a un estado de espera en el que se

deshabilitarán las funciones de balanceo, abriendo ambos interruptores, a la espera de que se vuelva al estado de carga y la diferencia entre voltajes sea superior al umbral de 0,1 V.

3.3. Propuesta de modelo circuital para prototipado.

En el apartado anterior nos dedicamos a diseñar un modelo de nuestras baterías y BMS para la simulación y prueba del algoritmo de control de nuestro BMS. Sin embargo, se espera que en el futuro se realice una prueba física de nuestro sistema con componentes reales, con el objeto de comprobar si los resultados obtenidos en las simulaciones corresponden con los resultados obtenidos en pruebas reales.

Por ello, el objetivo de este apartado es realizar una propuesta de diseño circuital con componentes reales, para poder, llegado el momento, realizar pruebas físicas que permitan dar validez a nuestros resultados obtenidos en simulaciones.

Para realizar este diseño, se ha de tener en cuenta que un BMS se compone de dos partes bien diferenciadas: La parte de control y la parte de potencia. La parte de control es la encargada de la lectura de todos los sensores instalados en el BMS, de procesar todos los datos obtenidos y del control de todo el sistema. Por otro lado, la parte de potencia es la encargada de la apertura y cierre de los interruptores que controlan el flujo de energía por la batería.

Dado que el BMS es el sistema que gestiona la batería, nos interesa que este sistema y sus componentes ofrezcan el mayor rendimiento con el mínimo consumo posible, así como la mayor inmunidad a las variaciones de la alimentación, ya que debe ser uno de los últimos sistemas en desactivarse en caso de falta de energía en el satélite.

El diseño del circuito de los dos BMS del satélite pueden verse en las figuras 77 y 78:

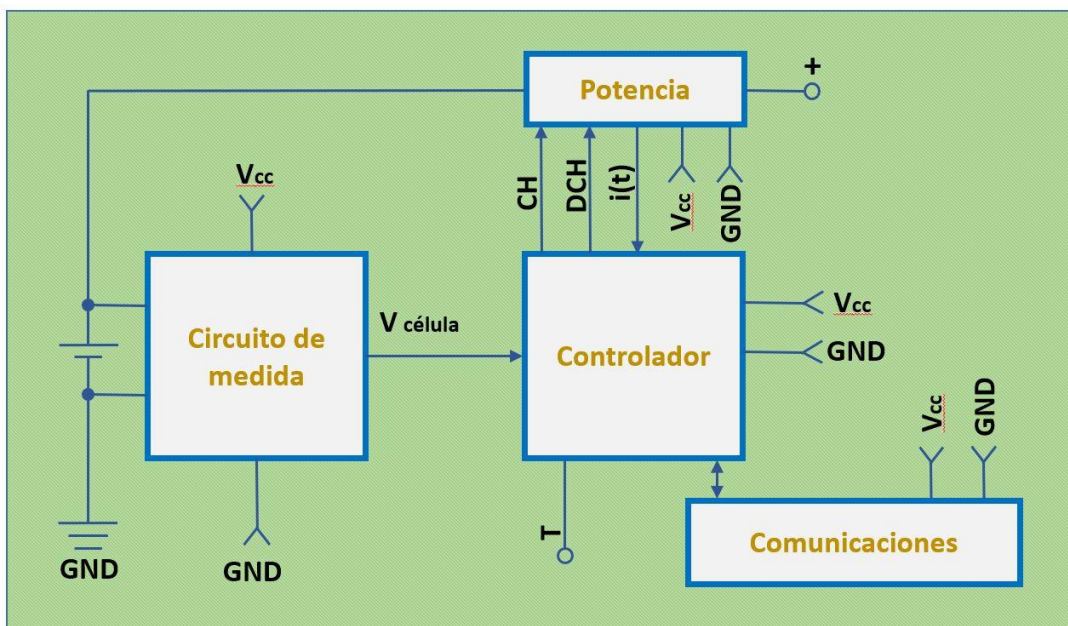


Figura 77: Esquema del circuito del BMS de la batería de ion-litio.

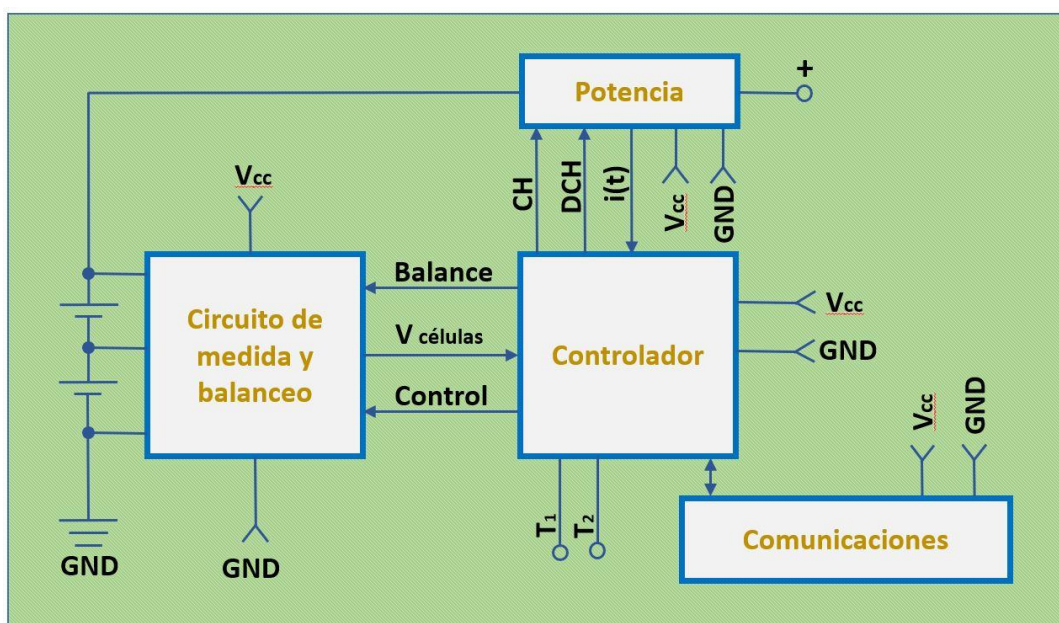


Figura 78: Esquema del circuito del BMS de la batería de LiFePO₄.

Se puede observar que, pese a que todos los sistemas tienen una entrada V_{cc} , no se contempla en el circuito una fuente que suministre dicho voltaje. Esto se debe a que no solo se espera que en estos primeros prototipos este voltaje sea suministrado por una fuente de voltaje externa, sino que, aunque normalmente en los diseños de BMS estándar se suele incluir un circuito convertidor de potencia, para permitir que este se pueda alimentar con la energía almacenada en las células, se espera que en el satélite se instale un Electronic Power Subsystem (EPS), que *Estudio y caracterización de las baterías del satélite TEIDESAT-I y diseño de los circuitos de protección y control asociados*

se encargue de la distribución de la energía a los diferentes subsistemas, entre ellos el nuestro, por lo que no necesitamos implementar uno propio.

También se ha de resaltar que los dos siguientes sistemas, pese a formar parte del esquema del circuito del BMS, no se modelarán en esta propuesta de prototipado: el controlador y el circuito de comunicaciones. Esto se debe a que se espera que para estos primeros prototipos se haga uso de controladores genéricos para facilitar la implementación, como pueden ser los arduinos, en lugar de un controlador dedicado, y que estos ya cuentan con sus propios sistemas de comunicación integrados, por lo que no hará falta en estos momentos la inclusión de uno propio. Por último, pueden consultarse los datasheets de los componentes usados en el anexo III.

3.3.1. Diseño del circuito de medida

Este circuito es el encargado de medir el voltaje de cada célula en serie o grupo de células. Esta medida de voltaje debe hacerse entre los bornes de las células, por lo que la medida se debe hacer de manera diferencial. Es por ello que se hace uso de amplificadores diferenciales para poder medir el voltaje entre los extremos de las células.

En el caso de la batería de LiFePO₄, con el fin de reducir el número de componentes y el uso de pines en el controlador, se utilizará un multiplexor para poder medir el voltaje de ambas células con un único amplificador diferencial, con el que se alternará la medida de uno u otro grupo de células.

En las figuras 79 y 80 pueden verse los esquemas de los circuitos de medida de las baterías de ion-litio y LiFePO₄, respectivamente:

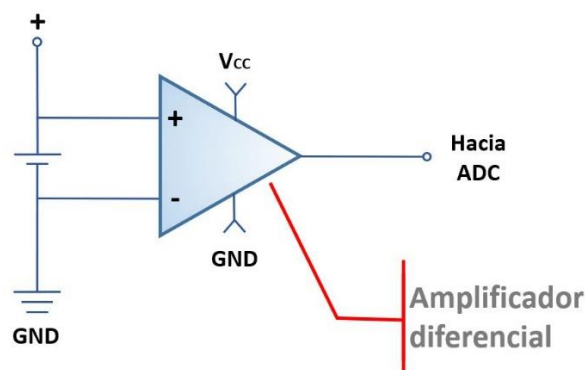


Figura 79: Circuito de medida de la batería de ion-litio.

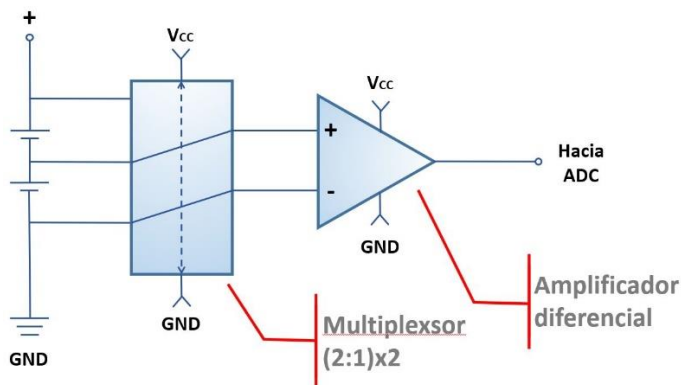


Figura 80: Circuito de medida de la batería de LiFePO₄.

Elección de los amplificadores diferenciales y el multiplexor analógico.

La alimentación de los amplificadores y del multiplexor analógico está dada por el distribuidor del EPS de baja potencia del satélite, que suministrará 5 V_{cc} para la alimentación de estos, y que a su vez se alimenta de las baterías de ion-litio. Sin embargo, es necesario que en el caso del peor escenario (fallo del EPS de baja potencia), los BMS puedan ser alimentados directamente por las células de ion-litio. El voltaje de la batería de ion-litio tiene como máximo 3,72 V, y como mínimo, 3V, por lo que buscaremos componentes que puedan trabajar en ese rango, junto a los 5 V. Además, nos interesa que la ganancia de los amplificadores sea unitaria, de manera que el voltaje de salida de estos corresponda con los valores de voltaje de las células. Por último, se requerirá que estos componentes sean compatibles con montura SMD, dado que será la que se usará en el diseño final del satélite.

Para los amplificadores se ha elegido el AD8476, y para el multiplexor se usará ADG1636, ambos de Analog Devices. En la tabla 7 se pueden ver los datos relevantes de ambos componentes:

	Alimentación	BW	Ganancia	R _{ON} (máx.)	CMRR (min.)
AD8476	3 a 18 V	5 MHz	1	-	80 dB
ADG1636	3,3 a 16 V	25 MHz	-	1,6 Ω	

Tabla 7: Características del amplificador diferencial y del multiplexor analógico.

La ventaja del uso del amplificador diferencial AD8476 es que dispone salida *Rail to Rail*, que permite que la salida del amplificador pueda tener salidas hasta los valores de alimentación [46], lo cual es imprescindible para poder medir el voltaje de las células solo con la propia alimentación de la célula.

3.3.2. Diseño de los termómetros del BMS

Estos termómetros son los encargados de registrar la temperatura de las células, ya que el valor de temperatura de estas no es solo importante a la hora de determinar la dinámica de la célula, como vimos en el apartado 3.2.3, sino que una mala gestión de la temperatura de las células puede provocar graves daños a la célula e incluso una explosión [37].

Para la batería de ion-litio, se requerirá un único termómetro, que deberá instalarse al lado de las células en serie para el registro de su temperatura, mientras que en la batería de LiFePO_4 , se instalará un termómetro por cada grupo de células en serie, para la medida individual de cada una.

Elección de los termómetros

El rango de operación de las células de ion-litio es de -20°C a 60°C , mientras que en las células de LiFePO_4 es de -30°C a 60°C , por lo que es necesario que el termómetro elegido sea capaz de registrar ese rango de temperaturas. Además, es altamente recomendable que el termómetro disponga de salida digital, dado que esto permitiría reducir el uso de pines con convertidor ADC integrado en el controlador o, incluso, eliminar la necesidad de tener que instalar uno externo.

Por ello, se ha elegido el termómetro ADT7410 de Analog Devices, que dispone de salida digital con interfaz I²C. En la tabla 8 pueden verse las características de este sensor:

	Alimentación	Rango de medida	Precisión	Resolución	T. conversión para 16 bits
ADT7410	2,7 a 3,6 V	-40 a +105°C	±0,5°C	13 a 16 bits	240 ms

Tabla 8: Características del sensor de temperatura.

3.3.3. Diseño del circuito de potencia

Este circuito es en el que se encuentran los transistores mosfets, encargados de controlar el flujo de energía desde y hacia las baterías, así como del componente de medida de corriente para su envío al controlador. En este circuito se ha utilizado dos mosfets de canal n unidos como se muestra en la figura 81:

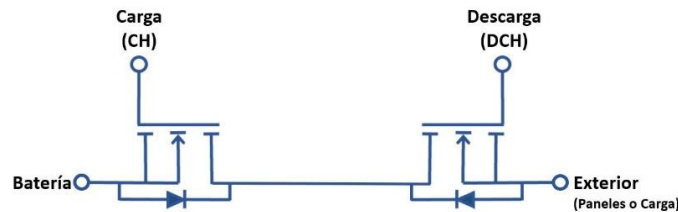


Figura 81: Interruptor bidireccional con mosfets.

De esta forma, como ya vimos en el apartado 3.2.3, los mosfets funcionan como interruptores bidireccionales, trabajando entre zona de corte y saturación: Cuando ambos mosfets están en corte, la corriente no puede circular en ninguna dirección, y cuando el mosfet de descarga se encuentra en saturación y el de carga en corte, la corriente puede circular por el mosfet de descarga en la dirección hacia el exterior de la batería y, dado que el voltaje de las células durante la descarga es mayor al que pudiera haber en los dispositivos a alimentar, el diodo asociado al mosfet de carga se abre permitiendo la circulación en esa dirección. Lo mismo, pero a la inversa, ocurre cuando es el mosfet de carga el que está en saturación y el de descarga el que está en corte.

Elección de los mosfets y los sensores de medida de corriente

Nos interesa que la tensión máxima drenador-fuente (V_{DS}) sea superior a la máxima que se deberá soportar en la batería, que en nuestro caso será de 7,2 V para el caso de la célula de LiFePO_4 , así como una corriente de drenador (I_D) superior a 40 A, que será la máxima que se podrá encontrar en el peor caso de las células, junto con una corriente en conducción (R_{on}) lo más baja posible. La tensión umbral de la puerta (V_{GS}) también debe ser lo más baja posible para permitir que pueda ser activada por señales digitales, además de contar con posibilidad de montura SMD.

*Estudio y caracterización de las baterías del satélite TEIDESAT-I
y diseño de los circuitos de protección y control asociados*

En base a estas características, se ha escogido el modelo PSMN0R7-25YLD de la marca Nexperia, cuyas características pueden verse en la tabla 9:

	V_{DS} (máx.)	I_D (máx.)	V_{GS} (th.) (min.)	V_{GS} (máx.)	R_{on} (máx.)
PSMN0R7-25YLD	25 V	300 A	2,2 V	-20 V, +20 V	0,92 m Ω

Tabla 9: Características del mosfet elegido.

El diodo parásito que permite la circulación de fuente a drenador puede conducir la misma corriente que el propio mosfet, pero estos diodos suelen ser lentos. Esto puede provocar picos de corriente de recuperación inversa que pueden dañar el dispositivo, por lo que se recomienda la instalación en paralelo a este de un diodo externo de respuesta rápida [47], para lo cual elegimos el diodo de conmutación ultrarrápida RFUH20NS6SFH de ROHM Semiconductor.

Los diferentes dispositivos que se van a conectar a la batería pueden tener diversas reactancias. Estas pueden producir oscilaciones durante las conmutaciones, sometiendo a los mosfets a un gran estrés eléctrico. Para mitigarlo, se añade un circuito de protección en paralelo al mosfet conocido como red snubber. Este circuito, que puede ser de tipo pasivo o activo, absorbe las oscilaciones debidas a los elementos reactivos de las cargas y mejoran el rendimiento de los mosfets [47].

Dado que los mosfets tienen una frecuencia de conmutación baja, se implementará una red snubber pasiva (más sencilla), que estará formada por un filtro pasa-alta encargado de disipar las oscilaciones de alta frecuencia que se puedan producir durante la conmutación. En la figura 82 pueden verse las diferencias en la conmutación usando una red snubber y sin ella:

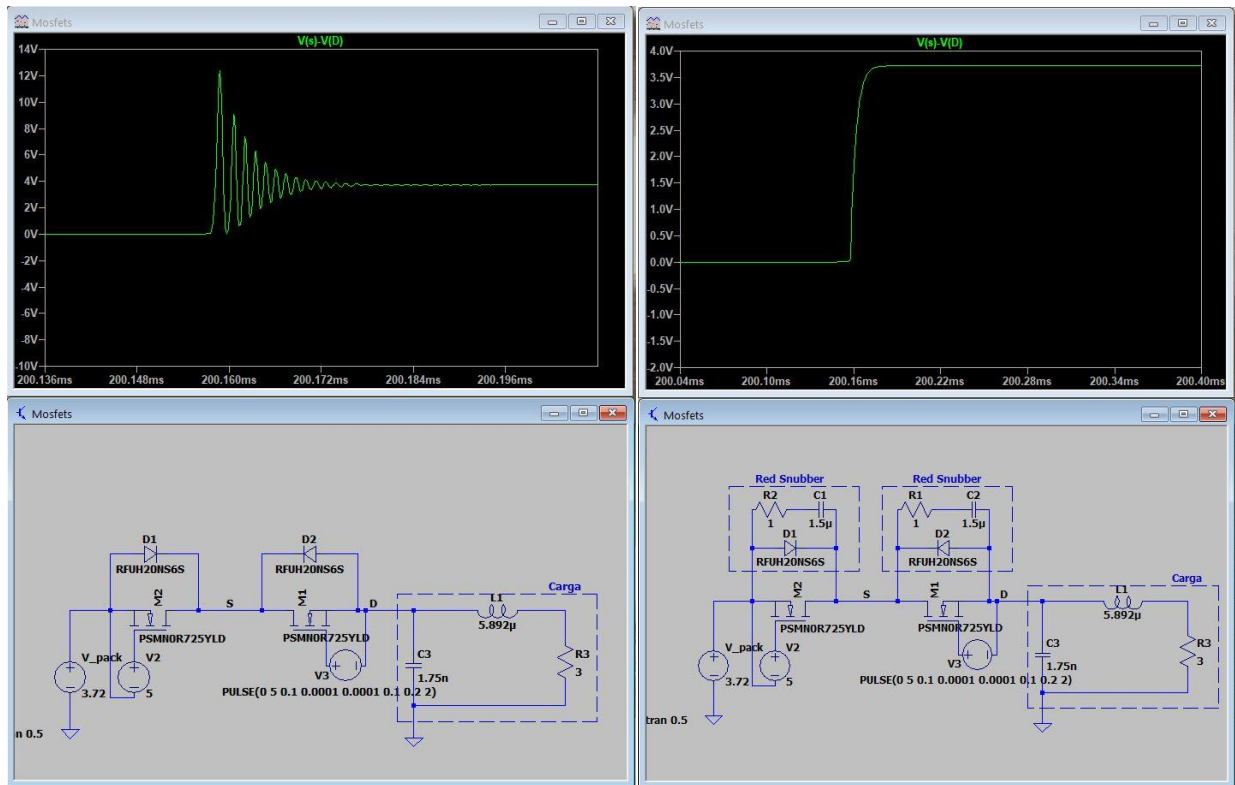


Figura 82: Simulación en LTspice XVII del circuito de conmutación sin la red snubber (izquierda) y con la red snubber (derecha).

La red se ha diseñado para filtrar oscilaciones de frecuencia a partir de 100 kHz, por lo que fijando la resistencia del filtro a 1 Ω obtenemos, con la ecuación (16), el siguiente valor para el condensador asociado:

$$f_c = \frac{1}{2\pi RC} \rightarrow C = \frac{1}{2\pi R f_c} = \frac{1}{2 * \pi * 1 * 100000} \approx 1,5 \mu F \quad (16)$$

Por último, para la correcta conmutación de los interruptores mosfet es necesario que la señal de control que se suministre a la puerta tenga como referencia de tierra la fuente del transistor, por lo que para ello se hará uso de la fuente aislada UCC12050DVER de Texas Instrument y del circuito de aislamiento ADUM3221 de Analog Devices para igualar la tierra de la señal de control a la fuente del transistor.

Para la medición de la corriente se hará uso de una sonda de efecto Hall, que nos garantiza un aislamiento galvánico de la medición, para que este proceso no afecte a la corriente que circula por el circuito. Esta debe de ser capaz de medir más de 40 A, por lo que se ha escogido la sonda

MCS1803GS-50-Z de Monolithic Power Systems (MPS), cuyas características pueden verse en la tabla 10:

	Corriente	Sensibilidad	Temp.	Alimentación
MCS1803GS-50-Z	±50 A	40 mV/A	-40 a +125°C	-0,1 a 6 V

Tabla 10: Características de la sonda Hall.

El esquema final del circuito de potencia para ambas baterías puede verse en la figura 83:

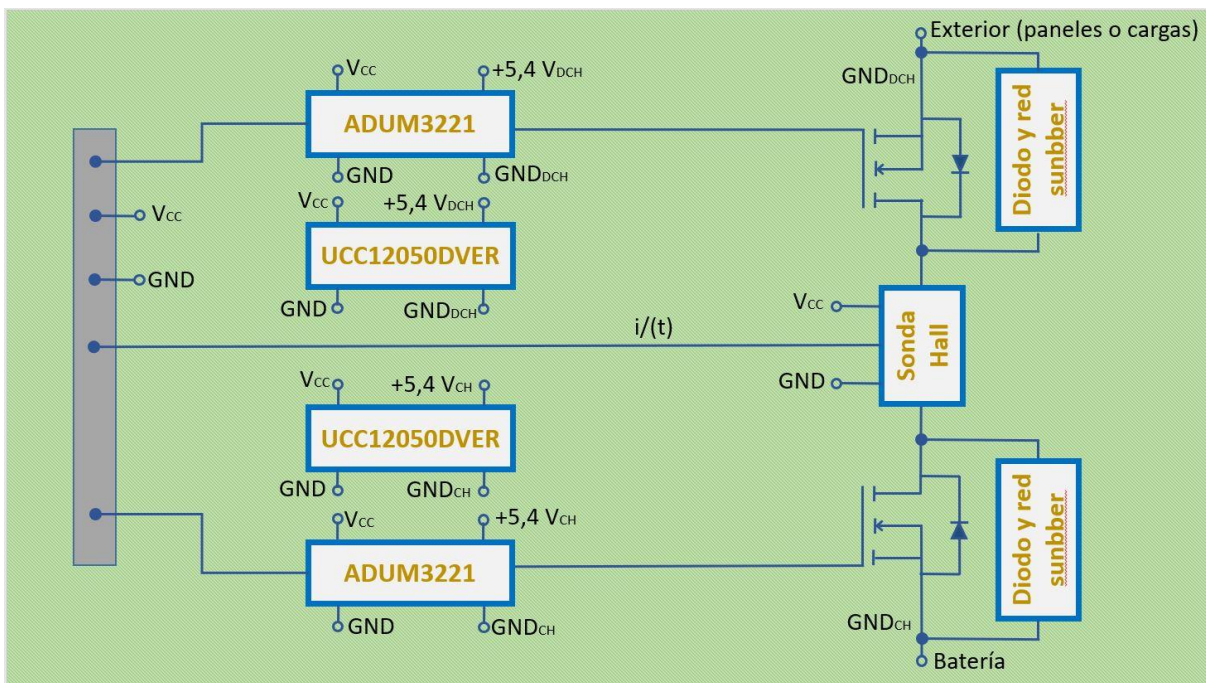


Figura 83: Esquema del circuito de potencia de los BMSs.

3.3.4. Diseño del circuito de balanceo

Este circuito es el encargado de balancear la carga en las células durante el proceso de carga de las baterías de LiFePO₄. A la hora de balancear la carga en las células, existen dos métodos para hacerlo [48]:

- Derivación de corriente: Es más sencillo y el que requiere menor cantidad de componentes. Consiste en ralentizar la carga de una de las células desviando parte de la energía que circula hacia una resistencia que la disipa, desperdiciándose.

- Redistribución de carga: Este sistema es más eficiente, ya que la energía desviada de una de las células se redirige hacia el resto de células para acelerar su carga. Sin embargo, es mucho más costosa en términos de componentes.

Pese a no ser el método más eficiente de los dos, se ha optado por implementar un método de balanceo mediante derivación de corriente, ya que este requiere una menor capacidad de componentes, lo que permitirá reducir el espacio ocupado por el sistema dentro del satélite.

El circuito de balanceo quedaría implementado según la figura 84:

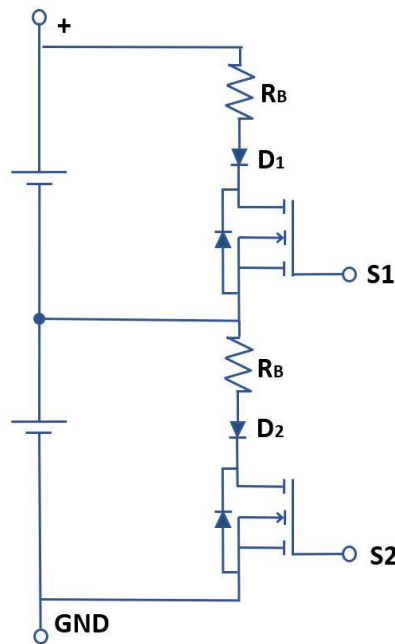


Figura 84: Circuito de balanceo de la batería de LiFePO_4 .

Con el fin de reducir el uso de componentes distintos y facilitar los recambios, se ha optado por que el transistor mosfet y el diodo del circuito de balanceo sean los mismos que los del circuito de potencia. La resistencia de disipación R_B debe limitar la corriente de derivación a 100 mA, por lo que, si el mosfet tiene una R_{on} de 0,92 m Ω y el voltaje máximo de una célula es de 3,6 V, obtenemos con la ecuación (17) que su valor deberá ser:

$$R_B + R_{on} = \frac{3,6 \text{ V}}{0,1 \text{ A}} \rightarrow R_B = 36 \Omega \quad (17)$$

4. Análisis de resultados

Habiendo realizado los diseños para la simulación en el capítulo anterior, procederemos a realizar un análisis de los resultados de dicha simulación con el objeto de poder verificar el funcionamiento de los diferentes sistemas implementados.

Para ello, se ha implementado en la simulación un panel de monitoreo y control que nos permita comprobar el estado del BMS simulado, así como alterar las condiciones de la simulación en tiempo real para observar cómo reacciona el sistema a los diferentes cambios. El panel implementado puede observarse en la figura 85:

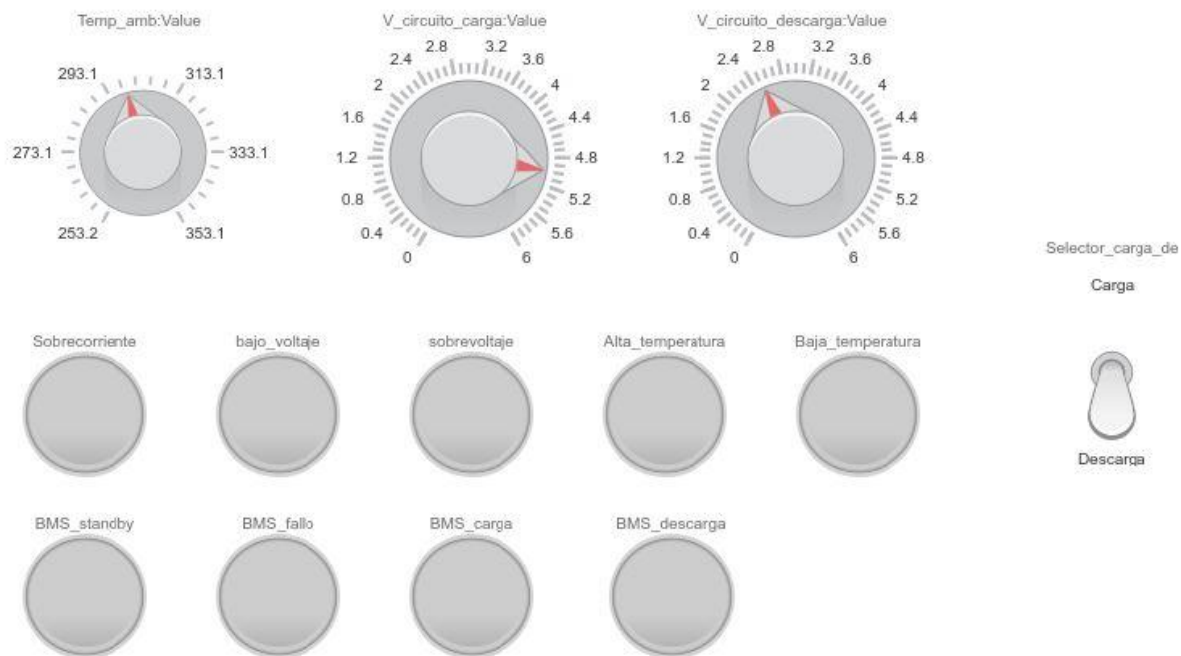


Figura 85: Panel de monitoreo y control.

Los indicadores de estado permanecerán en rojo cuando el estado no esté activo y cambiarán a verde cuando esté activo. Los selectores permitirán modificar los valores de voltaje de carga, el voltaje de descarga (para limitar la corriente de descarga) y la temperatura ambiente de las células, así como un interruptor para alternar entre el modo descarga y carga de las baterías del circuito de alimentación. La justificación para tener la capacidad de alternar manualmente entre los modos de carga y descarga de la alimentación es para permitir comprobar que, en caso de mantenerse la carga o descarga y alcanzarse el valor límite de carga a partir del cual el sistema debería hacer el cambio para evitar daños, el BMS haga el cambio como se espera.

4.1. Resultados de la simulación en condiciones normales

Definido el control de la simulación, realizaremos una primera simulación con el modelo de las células de ion-litio, con un periodo de duración alto para comprobar el funcionamiento normal de la batería y el BMS. Pueden verse los resultados en la figura 86:

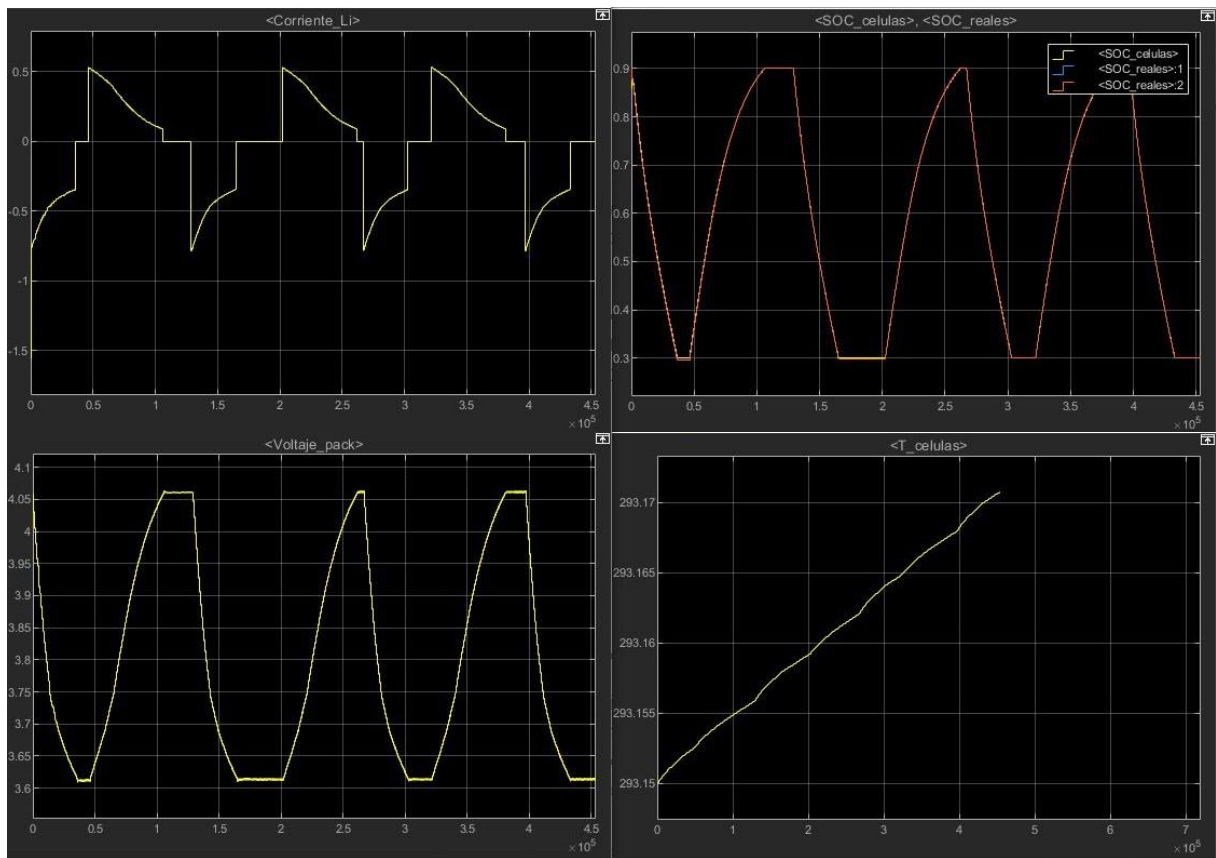


Figura 86: Resultados de la simulación de la batería con células de ion-litio. Arriba-izquierda: Valores de corriente. Arriba-derecha: Valores de SOC. Abajo-izquierda: Valores de voltaje. Abajo-derecha: Valores de temperatura. Todo frente al tiempo

Como puede observarse, para el modelo de las células de ion-litio el funcionamiento del sistema cumple como se esperaba, en especial en lo que respecta a la estimación del SOC, donde, como se observa en el zoom realizado en figura 87, tras dos ciclos de carga y descarga, la estimación del valor del SOC prácticamente coincide con el valor real de SOC de la célula.

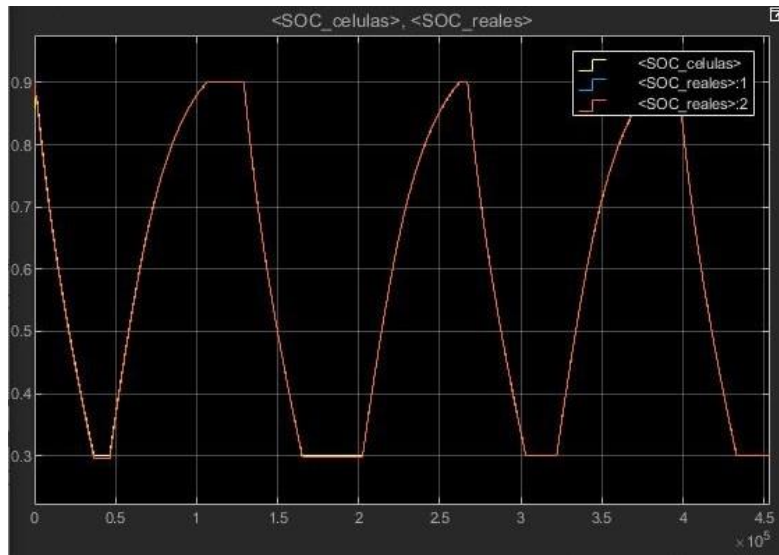


Figura 87: Zoom a los valores de SOC en la simulación con ion-litio.

Ahora, se repetirá la misma simulación, pero usando esta vez el modelo de las células de LiFePO_4 , pudiendo verse los resultados en la figura 88:

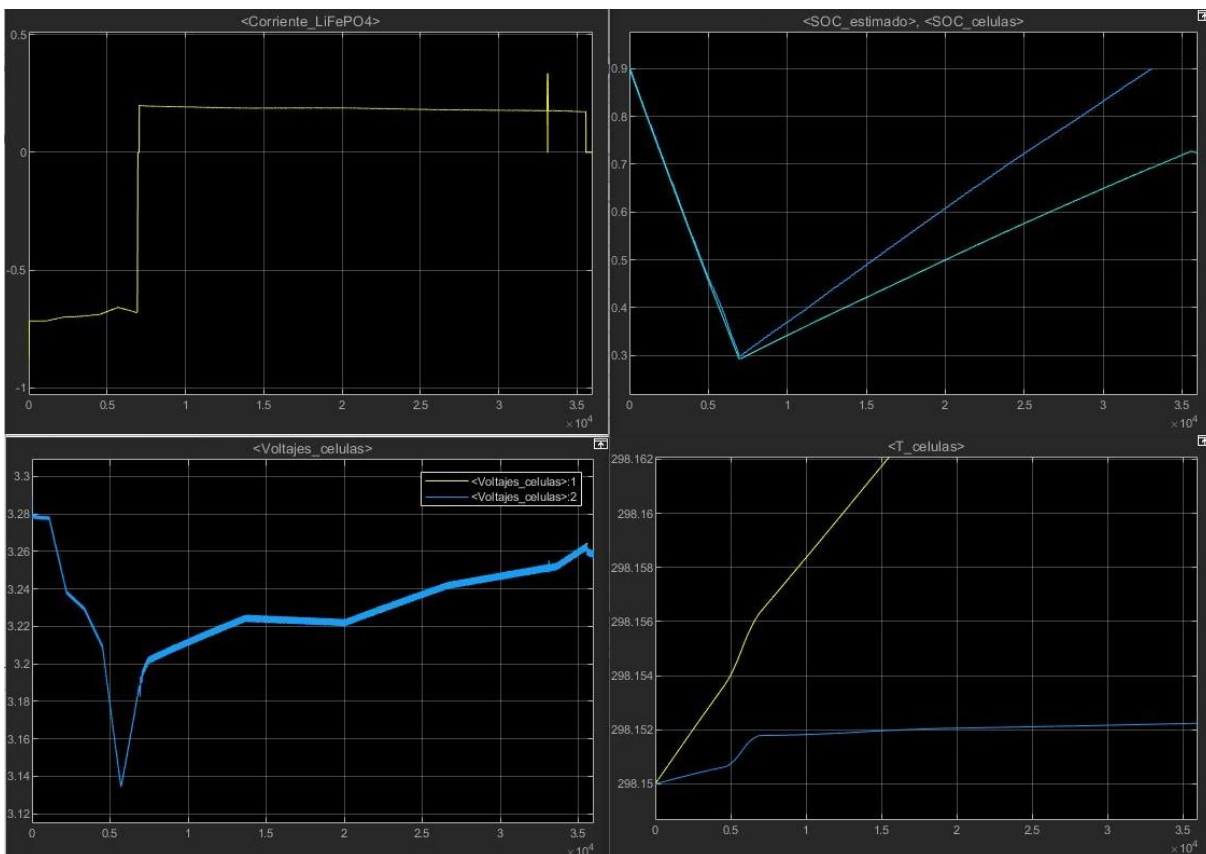


Figura 88: Resultados de la simulación de la batería con células de LiFePO_4 . Arriba-izquierda: Valores de corriente. Arriba-derecha: Valores de SOC. Abajo-izquierda: Valores de voltaje. Abajo-derecha: Valores de temperatura.

Estudio y caracterización de las baterías del satélite TEIDESAT-I y diseño de los circuitos de protección y control asociados



Como puede observarse, los resultados con este modelo no son tan óptimos en comparación con los obtenidos con el modelo de ion-litio. Los sistemas de balanceo operan correctamente, como se puede observar en la figura 89, ya que en ningún momento se observa que el voltaje de alguna de las células sea superior al de la otra.

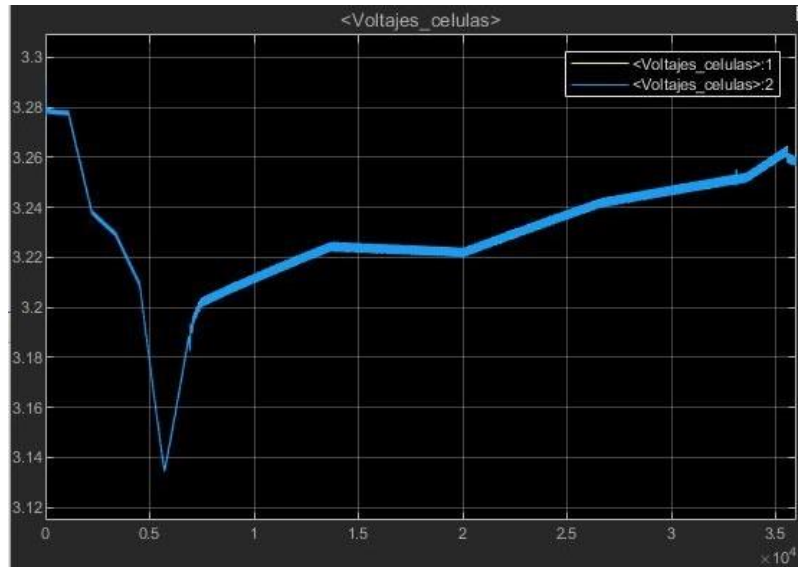


Figura 89: Zoom a los valores de voltaje en la simulación con LiFePO₄.

Sin embargo, cuando nos centramos en los valores de SOC, se observa una gran discrepancia entre el valor real y el estimado, que se va acrecentando a medida que avanza la simulación, como se observa en la figura 90:

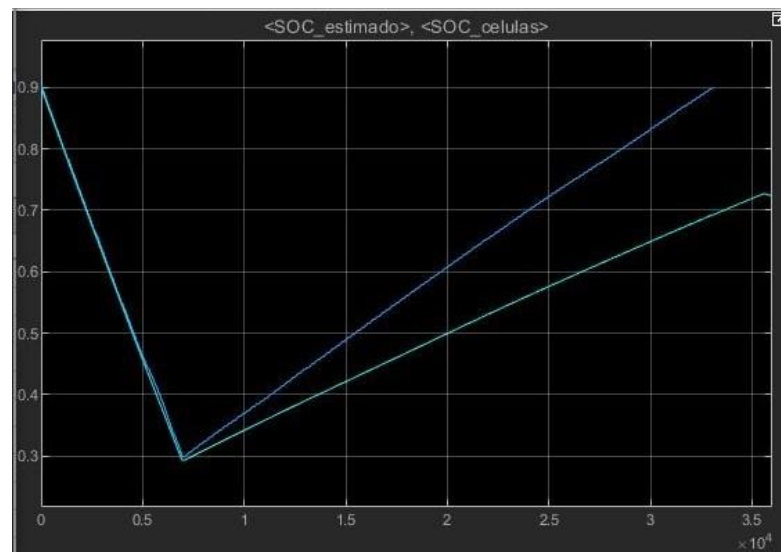


Figura 90: Zoom a los valores de SOC en la simulación con LiFePO₄. En azul: SOC estimado. En verde: SOC real.

Tras repetidas pruebas, en las que los resultados no varían, y comparándolos con los resultados obtenidos con el modelo de ion-litio, podemos concluir que el motivo de los fallos radica en que, a diferencia de la simulación de ion-litio, donde se hace uso de un modelo completo de la célula, en la simulación de LiFePO₄ se hace uso de un modelo incompleto, ya que fue montado a partir de datos recogidos de diferentes estudios de células distintas entre sí, y no de pruebas realizadas sobre la célula específica, por lo que su comportamiento no es tan preciso como el de un modelo probado, como el utilizado en la simulación de ion-litio y, por tanto, en sistemas dependientes del modelo de la célula, como puede ser el filtro de Kalman implementado en el estimador de SOC, puede causar errores como el que observamos. Por ello, podemos determinar que en futuras iteraciones será necesaria la obtención de un modelo completo de una célula de LiFePO₄, en orden de mejorar los resultados obtenidos en la simulación.

4.2. Resultados de la simulación en condiciones de fallo

Una vez analizados los datos del funcionamiento normal del sistema, se procederá a modificar las condiciones de funcionamiento del sistema en orden de forzar una situación en la que los protocolos de protección establecidos en el BMS deban entrar en acción.

En las figuras 91, 92 y 93 se puede observar el funcionamiento de la protección por temperatura, por sobrecorriente y por voltaje, respectivamente:

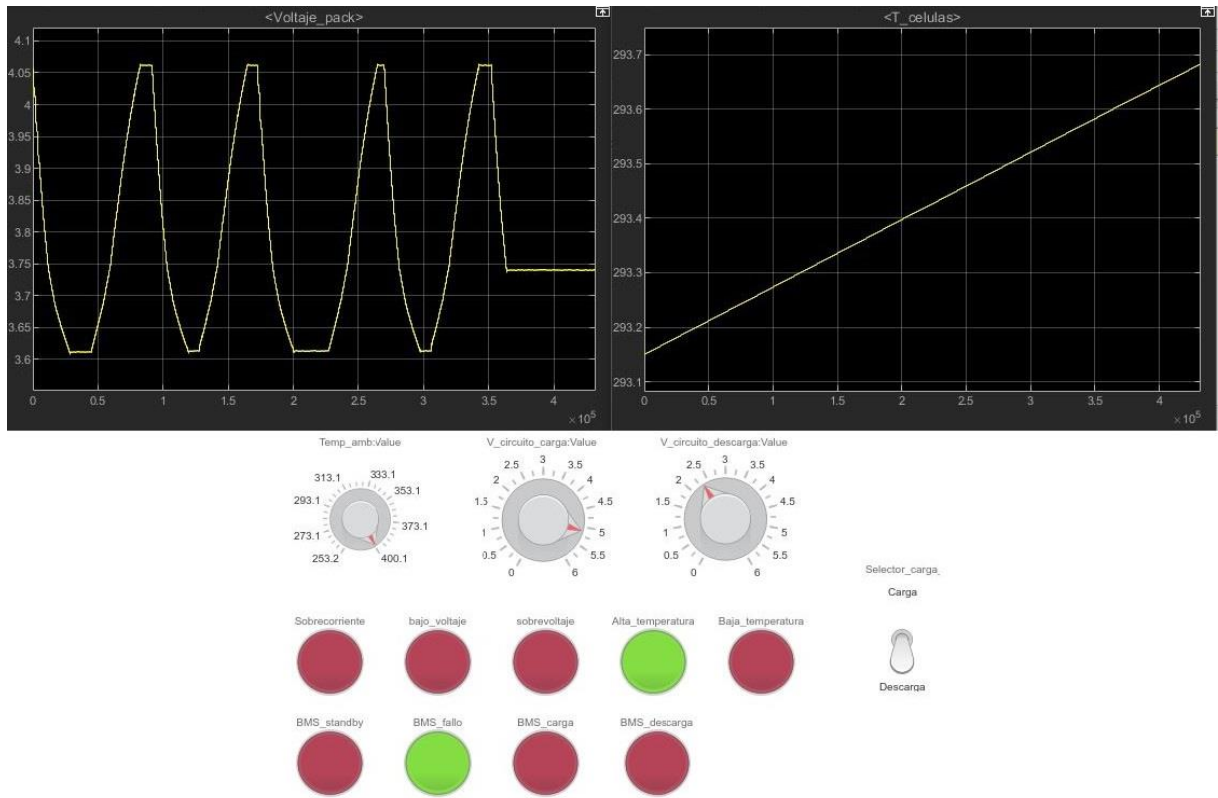


Figura 91: Activación de fallo por alta temperatura.

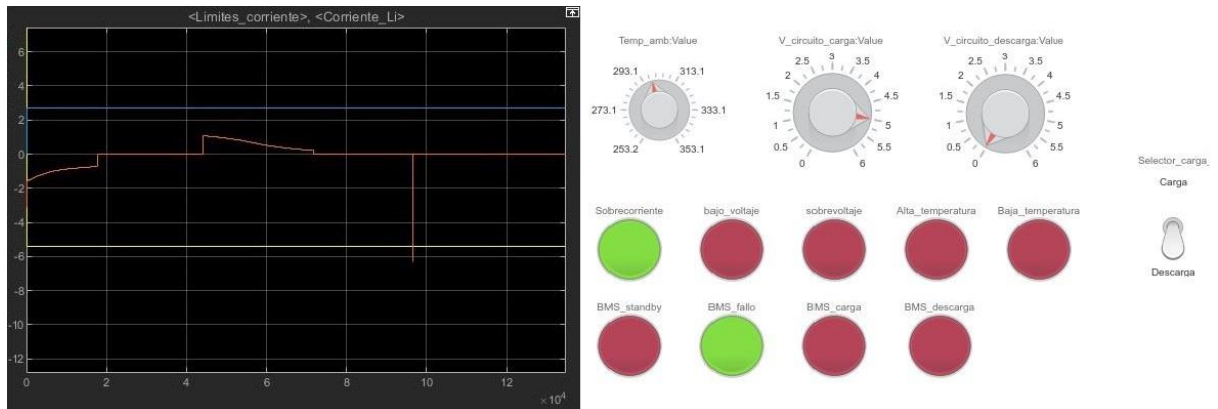


Figura 92: Activación de fallo por sobrecorrientes.

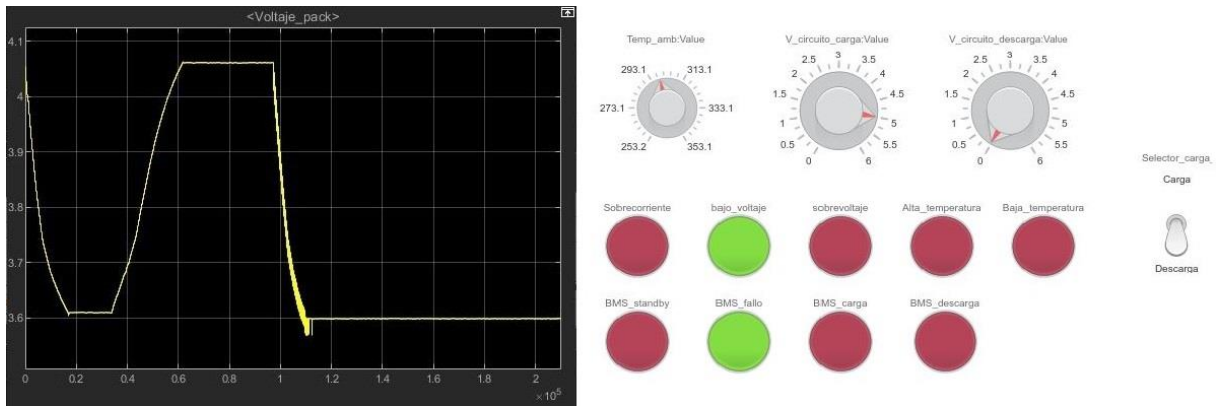


Figura 93: Activación de fallo por bajo voltaje.

Observando los resultados de las figuras anteriores, podemos concluir que los protocolos de protección implementados en el software del BMS son funcionales y protegerán a la batería en caso de que algún parámetro adopte un valor más allá de los definidos por el SOA de la célula.



5. Conclusiones finales

5.1. Conclusiones

En el presente trabajo se ha realizado una caracterización y selección de las células que se usarán en las baterías instaladas en el satélite TEIDESAT-I, para lo cual se ha realizado un estudio de los diferentes tipos de células disponibles comercialmente, así como la realización de un modelo en Matlab de la batería junto con su circuito de control BMS para su simulación y prueba, además de una propuesta de componentes para la realización de un primer prototipo de las propias baterías.

Para lograr los objetivos del trabajo se ha llevado a cabo las siguientes tareas principales:

- a) Definición de los requisitos mínimos que deben cumplir las células de las baterías del satélite con el fin de satisfacer las demandas energéticas del mismo, así como los requerimientos de seguridad de operación y de dimensiones.
- b) Realización de un estudio de las diferentes composiciones y empaquetados disponibles comercialmente para los diferentes tipos de células, así como un análisis del estado de la técnica actual en lo que refiere a células empleadas en la industria aeroespacial.
- c) Elección de las células que se instalarán en el satélite en base a los criterios eléctricos y de seguridad definidos.
- d) Realización de un diseño en Matlab de la batería y del circuito de control BMS para poder realizar pruebas de funcionamiento del sistema.
- e) Diseño y selección de componentes para la realización de un prototipo de pruebas de las baterías del satélite.
- f) Tratamiento y análisis de los resultados: Comprobación de los resultados de las simulaciones y de si el sistema diseñado cumple con los resultados esperados.

A partir de los resultados, se ha podido comprobar que el diseño de las baterías basado en Matlab para la simulación del funcionamiento de la batería y el circuito BMS ha sido exitoso, permitiendo la prueba de los diferentes sistemas implementados dentro de un entorno seguro,



así como la corrección de los diversos defectos que se hallan detectado antes de la implementación física de los mismos.

Del análisis de los resultados, podemos concluir la importancia del uso de un modelo completo de las células usadas en el diseño a la hora de implementar estimadores basados en filtros de Kalman, ya no solo a nivel de las simulaciones, sino de implementación final en el controlador, ya que estos demuestran ser especialmente dependientes del modelo utilizado y, por tanto, su precisión a la hora de implementarse también depende de este.

Además, desde el punto de vista del diseño del prototipo, y buscando que se cumplan los requerimientos necesarios para el espacio y las necesidades energéticas y de integración de nuestro sistema, se han analizado y presentado una serie de componentes necesarios para la implementación del circuito.

Por último, una conclusión potencialmente útil es la idoneidad de las células basadas en litio para el diseño de baterías para su uso en la industria aeroespacial, debido a su gran estabilidad y eficiencia, así como su variedad de prestaciones en función de los aditivos que se usen en su fabricación, siempre y cuando sean acompañadas de un circuito de control como los BMSs que se aseguren que las células trabajen en un área de operación segura.

Una posible vía de estudio futura sería la elaboración de un modelo completo de las células elegidas para el diseño de nuestra batería, lo que nos permitiría ajustar nuestro modelo de sistema de control para hacerlo más preciso y eficiente, así como estudiar la viabilidad de la implementación de otros filtros de Kalman, como el filtro de Kalman extendido, que sean más eficientes en términos de recursos computacionales, de manera que no se requiera la implementación de controladores complejos para hacer funcionar nuestro sistema.

El campo de las células basadas en litio se encuentra en plena expansión, por lo que otra vía de trabajo futura sería el estudio de la utilidad de las nuevas composiciones que están saliendo al mercado, y que pueden ofrecer soluciones interesantes a los posibles problemas que atañen a los actuales modelos disponibles comercialmente.



5.2. Conclusions

In the present work, a characterization and selection of the cells that will be used in the batteries installed in the TEIDESAT-I satellite has been carried out, for which a study of the different types of commercially available cells has been carried out, as well as the realization of a Matlab model of the battery together with its BMS control circuit for simulation and testing, together with a proposal of components for the realization of a first prototype of the own batteries.

To achieve the objectives of the work, the following main tasks have been carried out:

- a) Definition of the minimum requirements that the satellite battery cells must meet in order to satisfy the energy demands of the satellite, as well as the operational and dimensional safety requirements.
- b) Carrying out a study of the different compositions and packages available commercially for the different types of cells, as well as an analysis of the current state-of-art in regard to cells used in the aerospace industry.
- c) Choice of cells to be installed on the satellite based on defined electrical and safety criteria.
- d) Carrying out a design in Matlab of the battery and the BMS control circuit to be able to carry out operational tests of the system.
- e) Design and selection of components to carry out a test prototype of the satellite batteries.
- f) Processing and analysis of the results: verification of the results of simulations and whether the system designed meets the expected results.

From the results, it has been possible to verify that the design of the batteries based on Matlab for the simulation of the operation of the battery and the BMS circuit has been successful, allowing the testing of the different systems implemented within a safe environment, as well as the correction of the various defects that are detected before their physical implementation.

From the analysis of the results, we can conclude the importance of using a complete model of the cells used in the design when implementing estimators based on Kalman filters, not only at the simulation level, but also at the final implementation in the controller, since these prove to



be especially dependent on the used model and, therefore, their precision when implemented also depends on this.

Finally, a potentially useful conclusion is the suitability of lithium-based cells for the design of batteries for use in the aerospace industry, due to their great stability and efficiency, as well as their variety of benefits depending on the additives used in their manufacture, as long as they are accompanied by a control circuit such as the BMSs that ensure that the cells operate in a safe operating area.

One possible avenue for future research would be to develop a complete model of the cells chosen for the design of our battery, which would set us our model control system to make it more accurate and efficient, and to study the feasibility of implementing other Kalman filters, such as the extended Kalman filter, that are more efficient in terms of computational resources, so that the implementation of complex drivers is not required to make our system work.

The field of lithium-based cells is in full expansion, so other future work path would be the study of the viability of the new compositions that are coming to the market, and that can offer interesting solutions to the possible problems that concern to current commercially available models.



6. Bibliografía

- [1] “Proyect Overview - TeideSat,” 2019. [Online]. Disponible en: <https://docs.google.com/document/d/1py2-e0ZOz14XUrZQTHbzpuHi6Hyft95ObaJLVr1Xfxg/edit#>
- [2] European Space Agency (ESA) (s. f.). “Fly Your Satellite! programme”. [Internet]. Disponible en: https://www.esa.int/Education/CubeSats_-_Fly_Your_Satellite/Fly_Your_Satellite!_programme
- [3] Agencia Espacial Mexicana (2016, oct. 12). “Satélites pequeños”. [Internet] Disponible en: http://smallsats.cicese.mx/wiki/index.php/Sat%C3%A9lites_peque%C3%B1os
- [4] “About – CubeSat”. (s. f.). [Internet] Disponible en: <https://www.cubesat.org/about>
- [5] F. Samarrai, “uva ‘cubesat’ deployed; students seek contact from ground station”, *UVAToday*, [Online]. Disponible en: <https://news.virginia.edu/content/uva-cubesat-deployed-students-seek-contact-ground-station>
- [6] California Polytechnic State University, San Luis Obispo (Cal Poly) CubeSat Systems Engineer Lab, (2017). *CubeSat101. Basic Concepts and Processes for First-Time CubeSat Developers*. [Online]. Disponible en: https://www.nasa.gov/sites/default/files/atoms/files/nasa_csli_cubesat_101_508.pdf
- [7] A. Heiney, B. Dunbar, (2017, ago. 4). “About ELaNa”. [Internet]. Disponible en: <https://www.nasa.gov/content/about-elana>
- [8] González Vilar, Javier. “Thermal análisis for the Teidesat / Alisio Cubesats”, trabajo fin de grado, Ingeniería mecánica, ULL, San Cristóbal de La Laguna, España, 2019.
- [9] A. Zak (2017, oct. 4). “Design of the first artificial satellite of the Earth”. [Internet]. Disponible en: http://www.russianspaceweb.com/sputnik_design.html

- [10] “Octubre de 1957: lanzamiento del 'Sputnik 1', primer satélite artificial” (2018). [Internet]. Disponible en:
<http://tecnologiahechapalabra.com/ciencia/enlace/articulo.asp?i=1489>
- [11] NASA History Division, (s. f.). “Explorer-I and Jupiter-C”. [Internet] Disponible en:
<https://history.nasa.gov/sputnik/expinfo.html>
- [12] M. Belleville, B. Dunbar, (2021, mayo 6). “About - Hubble Facts”. [Internet]. Disponible en: <https://www.nasa.gov/content/about-hubble-facts>
- [13] K. Hille, (2020, ago. 5). “Hubble Space Telescope Images”. [Internet] Disponible en:
https://www.nasa.gov/mission_pages/hubble/multimedia/index.html
- [14] “Small Spacecraft Technology State of the Art”, NASA, NASA Center for AeroSpace Information, 7115 Standard Drive, Hanover, USA, Tecnológico, TP—2018–220027, 2018 [Online]. Disponible en:
https://www.nasa.gov/sites/default/files/atoms/files/soa2018_final_doc-6.pdf
- [15] “Batería plata-zinc” (2021). [Internet]. Disponible en:
https://es.wikipedia.org/wiki/Bater%C3%ADa_plata-zinc#/media/Archivo:SC-25.JPG
- [16] “Emisa” (s. f.). [Internet]. Disponible en: <https://www.emisa.es/>
- [17] *Crewed space vehicle battery safety requirements*, JSC-20793 Rev D, National Aeronautics and Space Administration (NASA), marzo 2017. [Online]. Disponible en:
<https://standards.nasa.gov/standard/jsc/jsc-20793>
- [18] *Electrical and electronic*, ECSS-E-ST-20C Rev.1, European Cooperation for Space Standardization (ECSS), octubre 2019. [Online]. Disponible en:
<https://ecss.nl/standard/ecss-e-st-20c-rev-1-electrical-and-electronic-15-october-2019/>
- [19] P. Lavela Cabello y J.L. Tirado Coello, *Baterías avanzadas*. 1ª edición. Córdoba: Servicio de Publicaciones de la Universidad de Córdoba, 1999.
- [20] Buchmann, Isidor. "A look at Old and New Battery Packaging" *Battery University*. Cadex Electronics. 17 de noviembre, 2020. [Online]. Disponible en:
https://batteryuniversity.com/index.php/learn/article/battery_packaging_a_look_at_old_and_new_system



- [21] Wertz, James Richard., and Wiley J. Larson. *Space Mission Analysis and Design [SMAD]*. Torrance, CA: Microcosm, 1999. Print
- [22] Buchmann, Isidor. "What Is C-rate?" *Battery University*. Cadex Electronics. 09 de marzo, 2017. [Online]. Disponible en:
https://batteryuniversity.com/learn/article/what_is_the_c_rate
- [23] Buchmann, Isidor. "Comparison Table of Secondary Batteries" *Battery University*. Cadex Electronics. 06 de agosto, 2019. [Online]. Disponible en:
https://batteryuniversity.com/learn/article/secondary_batteries
- [24] "Batería de plomo y ácido" (2021). [Internet] Disponible en:
https://es.wikipedia.org/wiki/Bater%C3%ADa_de_plomo_y_%C3%A1cido
- [25] "AA Portable Power Corp" (2019). [Internet]. Disponible en:
<https://www.batteryspace.com/>
- [26] Arbin Instruments (2019, septiembre 12). *BATTERIES IN SPACE* [Online] Disponible en: <https://www.arbin.com/batteries-in-space/>
- [27] Buchmann, Isidor. "Types of Lithium-ion" *Battery University*. Cadex Electronics. 10 de julio, 2019. [Online]. Disponible en:
https://batteryuniversity.com/learn/article/types_of_lithium_ion
- [28] Catálogo, NMC Battery Material (LiNiMnCoO₂), Targray, Montreal, Canada. [Online]. Disponible en: <https://www.targray.com/li-ion-battery/cathode-materials/nmc>
- [29] Buchmann, Isidor. "Lithium-polymer: Substance or Hype?" *Battery University*. Cadex Electronics. 31 de julio, 2017. [Online]. Disponible en:
https://batteryuniversity.com/learn/article/the_li_polymer_battery_substance_or_hype
- [30] Buchmann, Isidor. "Types of Battery Cells" *Battery University*. Cadex Electronics. 17 de noviembre, 2020. [Online]. Disponible en:
https://batteryuniversity.com/learn/article/types_of_battery_cells
- [31] Universidad de Brown, (2018). "EQUIsat". [Internet]. Disponible en:
<https://brownspace.org/equisat/>

- [32] J. Jeevarajan, B. Strangways y T. Nelson, “Performance and Safety Evaluation of High-rate 18650 Lithium IronPhosphate Cells”. Presentado en NASA Battery Workshop 2009. [Online]. Disponible en:
http://all-power.ru/uploads/user_upload/INFO/AKB/A123_APR_18650M1A/Perf_Safe_18650.pdf
- [33] E. Darcy, J. Darst, W. Walker, D. Finegan y P. Shearing, “Design Guidelines for Safe, High Performing Li-ion Batteries with 18650 cells”, en JRC Exploratory Research Workshop, Petten, Paises Bajos, 2018, pp. 53.
- [34] K, Bong Tae, “PRODUCT SPECIFICATION. Rechargeable Lithium Ion Battery. Model: ICR18650 C2 2800mAh”, LG Chem, Seul 150-721, Corea del Sur, técnico, LRB-PS-CY2800_C2_Rev2, 2010.
- [35] “Cylindrical Battery Pack Design, Validation, and Assembly Guide”, A123 Systems, 321 Arsenal Street, Watertown, Massachussets, Estados Unidos, MD100009, 2009.
- [36] C. D. Rahn y C. Wang, *Battery Systems Engineering*, Wiley, 2013.
- [37] A. Davide, *Battery management systems for large lithium ion battery packs*, Artech House, 2010.
- [38] Y. Barsukov y J. Qian, *Battery Power Management for Portable Devices*, Artech House, 2013
- [39] “Mathworks” (s. f.) [Online]. Disponible en:
<https://www.mathworks.com/products/matlab.html>
- [40] R. Jackey, M. Saginaw, P. Sanghvi, J. Gazzarri, T. Huria y M. Ceraolo, “Battery Model Parameter Estimation Using a Layered Technique: An Example Using a Lithium Iron Phosphate Cell”, Mathworks, 1 Apple Hill Drive, Natick, Massachusetts, Estados Unidos, Rep. Téc. 2013-01-1547, Enero 2013. [Online]. Disponible en:
<https://www.mathworks.com/company/newsletters/articles/battery-model-parameter-estimation-using-a-layered-technique-an-example-using-a-lithium-iron-phosphate-cell.html>



- [41] J. Gazzarri, “Battery Management System Development in Simulink”, *MathWorks*. 14 de agosto de 2019. [video en línea]. Disponible en: <https://www.mathworks.com/videos/battery-management-system-development-in-simulink-1523527694799.html>
- [42] Extended and Unscented Kalman Filter Algorithms for Online State Estimation (2020) [Internet]. Disponible en: <https://www.mathworks.com/help/control/ug/extended-and-unscented-kalman-filter-algorithms-for-online-state-estimation.html>
- [43] Nonlinear State Estimation of a Degrading Battery System (2020) [Internet]. Disponible en: <https://www.mathworks.com/help/predmaint/ug/nonlinear-state-estimation-of-a-degrading-battery-system.html>
- [44] Wan, Eric A., and Rudolph Van Der Merwe. "The unscented Kalman filter for nonlinear estimation." *Adaptive Systems for Signal Processing, Communications, and Control Symposium 2000. AS-SPCC. IEEE, 2000.*
- [45] Mathworks, (2018). *Developing Battery Management Systems with Simulink and Model-Based Design*. [Online]. Disponible en: <https://www.mathworks.com/content/dam/mathworks/white-paper/simulink-bms-development-white-paper.pdf>
- [46] A. Hahn, “*Application of Rail-to-Rail Operational Amplifiers*”, Texas Instruments, 1999.
- [47] A. Martín, “*Protección eléctrica de semiconductores: Redes de ayuda a la conmutación disipativas y no disipativas*”, Universidad de Oviedo, 1999.
- [48] Y. Basukov, “*Battery Cell Balancing: What to Balance and How*”, Texas Instruments, 2009.
- [49] “Sesión 5 · 35ª Semana de la Empresa”, *CanalULL*. 30 de octubre de 2021. [video en línea]. Disponible en: <https://www.youtube.com/watch?v=gccGPGvYhTA>

Anexos

Anexo I. Presentación de proyectos financiados por la Cátedra Fundación Cepsa de Innovación y Eficiencia Energética

En el Encuentro de Cátedras Institucionales y de Empresa de la Universidad de La Laguna, celebrado el día 30 de abril de 2021, dentro de la 35ª Semana de la Empresa de la Facultad de Economía, Empresa y Turismo, la Directora de la Cátedra, Dña. Andrea Brito Alayón (figura I), presenta el plan de Fomento de la Investigación y la Innovación donde se encuentra destacado el Proyecto TEIDESAT.

FOMENTO DE LA INVESTIGACIÓN Y LA INNOVACIÓN

Proyecto Lora

TeideSat

Como incorporar la economía circular en tu día a día

Fomento a la investigación y la innovación

Proyectos de investigación

Workshop Cepsa/Ull

Premios TFG/TFM

Sala Fundación Cepsa/ULL

El objetivo es diseñar, construir, poner en órbita y operar un nanosatélite basado en el estándar CubeSat. Equipo formado por 25 alumnos de la ULL de diferentes áreas de conocimiento Estos objetivos a su vez se subdividen en:

- Objetivo Científico-tecnológico: Diseñar y construir
- Objetivo Académico: Aprender sobre áreas del conocimiento relacionadas con el espacio ajenas a la disciplina académica de cada miembro del equipo
- Objetivo Divulgativo: divulgación científico-técnica en el público infantil y adolescente 8

35ª SEMANA DE LA EMPRESA
 EL PAPEL DE LAS INSTITUCIONES Y EMPRESAS EN LA ACTIVACIÓN DE LA AGENDA 2030 EN LAS ISLAS CANARIAS


Instituto Canario Oficial de Estudios Económicos y Empresariales de Santa Cruz de Tenerife

Figura 94: Presentación de TEIDESAT como uno de los proyectos apoyados por la Cátedra Fundación Cepsa [49]



Anexo II. Datasheets de las células elegidas.

1. LG ICR18650 C2 2800mAh



LG Chem
Description
Lithium Ion ICR18650 C2 2800mAh

PRODUCT SPECIFICATION
CONFIDENTIAL

Data
2010-0414

Rev
2

1. General Information

1.1 Scope
This product specification defines the requirements of the rechargeable lithium ion battery to be supplied to the Customer by LG Chem.

1.2 Application: Note PC

1.3 Product classification: Cylindrical rechargeable lithium ion battery

1.4 Model name: ICR18650C2

2. Nominal Specification

Item	Condition / Note	Specification
2.1 Capacity	Std. charge / discharge	Nominal 2800mAh (C _{nom}) Minimum 2700mAh (C _{min})
2.2 Nominal Voltage	Average	3.72V
2.3 Standard Charge (Refer to 4.1.1)	Constant current Constant voltage End current(Cut off)	0.5C (1350mA) 4.30V 50mA
2.4 Max. Charge Voltage		4.30V
2.5 Max. Charge Current		1.0C (2700mA)
2.6 Standard Discharge (Refer to 4.1.2)	Constant current End voltage(Cut off)	0.2C (540mA) 3.0V
2.7 Max. Discharge Current	-20 ~ 5 °C	0.5C (1350mA)
	5 ~ 45 °C	2.0C (5400mA)
	45 ~ 60 °C	1.5C (4050mA)
2.8 Weight	Approx.	Max. 50.0 +/- 3.0 g
2.9 Operating Temperature	Charge	0 ~ 45 °C
	Discharge	-20 ~ 60 °C
2.10 Storage Temperature (for shipping state)	1 month	-20 ~ 60 °C
	3 month	-20 ~ 45 °C
	1 year	-20 ~ 20 °C
2.11 Cell Voltage (for shipping state)	Voltage range	3.7 ~ 3.9V

4 / 9



Description
Lithium Ion ICR18650 C2 2800mAh

**PRODUCT SPECIFICATION
CONFIDENTIAL**

Date
2010-0414

Rev
2

3. Appearance and Dimension

3.1 Appearance

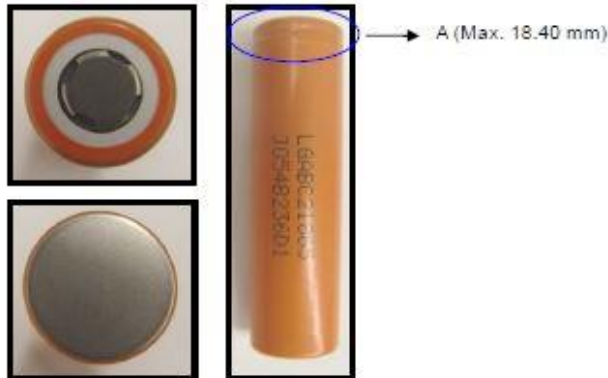
There shall be no such defects as deep scratch, crack, rust, discoloration or leakage, which may adversely affect the commercial value of the cell.

3.2 Dimension

Diameter : 18.29 ± 0.11 mm. A (Max. 18.40 mm)

Diameter is defined as the largest data value measured on the "A" area of a cylindrical cell

Height : ≤ 65.05 mm



- Definition of Cell Printing will be added after changing printing

4. Performance Specification

4.1 Standard test condition


4.1.1 Standard Charge

Unless otherwise specified, "Standard Charge" shall consist of charging at constant current of 0.5C. The cell shall then be charged at constant voltage of 4.30V while tapering the charge current. Charging shall be terminated when the charging current has tapered to 50mA. For test purposes, charging shall be performed at $23^{\circ}\text{C} \pm 2^{\circ}\text{C}$.

4.1.2 Standard Discharge

Anexo III. Datasheets de los componentes seleccionados para el prototipado

1. Analog Devices AD8476



ANALOG DEVICES

Low Power, Unity Gain, Fully Differential Amplifier and ADC Driver

Data Sheet

AD8476

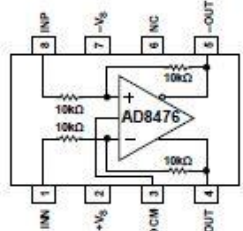
FEATURES

- Very low power
 - 330 μ A supply current
- Extremely low harmonic distortion
 - 126 HD2 at 10 kHz
 - 128 HD3 at 10 kHz
- Fully differential or single-ended inputs/outputs
- Differential output designed to drive precision ADCs
 - Drives switched capacitor and Σ - Δ ADCs
 - Rail-to-rail outputs
- VOCM pin adjusts output common mode
- Robust overvoltage up to 18 V beyond supplies
- High performance
 - Suitable for driving 16-bit converter up to 250 kSPS
 - 39 nV/ $\sqrt{\text{Hz}}$ output noise
 - 1 ppm/ $^{\circ}\text{C}$ gain drift maximum
 - 200 μ V maximum output offset
 - 10 V/ μ s slew rate
 - 6 MHz bandwidth
- Single supply: 3 V to 18 V
- Dual supplies: ± 1.5 V to ± 9 V

APPLICATIONS

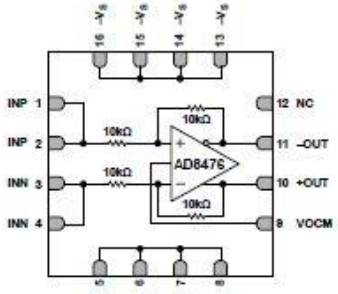
- ADC driver
- Differential instrumentation amplifier building block
- Single-ended-to-differential converter
- Battery-powered instruments

FUNCTIONAL BLOCK DIAGRAM



NOTES
1. NC = NO CONNECT. DO NOT CONNECT TO THIS PIN.

Figure 1. 8-Lead MSOP



NOTES
1. NC = NO CONNECT. DO NOT CONNECT TO THIS PIN.

Figure 2. 16-Lead LFCSP

GENERAL DESCRIPTION

The AD8476 is a very low power, fully differential precision amplifier with integrated gain resistors for unity gain. It is an ideal choice for driving low power, high performance ADCs as a single-ended-to-differential or differential-to-differential amplifier. It provides a precision gain of 1, common-mode level shifting, low temperature drift, and rail-to-rail outputs for maximum dynamic range.

The AD8476 also provides overvoltage protection from large industrial input voltages up to ± 23 V while operating on a dual 5 V supply. Power dissipation on a single 5 V supply is only 1.5 mW.

The AD8476 works well with SAR, Σ - Δ , and pipeline converters. The high current output stage of the part allows it to drive the

switched capacitor front-end circuits of many ADCs with minimal error.

Unlike many differential drivers on the market, the AD8476 is a high precision amplifier. With 200 μ V maximum output offset, 39 nV/ $\sqrt{\text{Hz}}$ noise, and -102 dB THD + N at 10 kHz, the AD8476 pairs well with low power, high accuracy converters.

Considering its low power consumption and high precision, the slew-enhanced AD8476 has excellent speed, settling to 16-bit precision for 250 kSPS acquisition times.

The AD8476 is available in space-saving 16-lead, 3 mm \times 3 mm LFCSP and 8-lead MSOP packages. It is fully specified over the -40 $^{\circ}\text{C}$ to +125 $^{\circ}\text{C}$ temperature range.

REV. B
Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113 ©2011–2012 Analog Devices, Inc. All rights reserved.



Data Sheet

AD8476

SPECIFICATIONS

$V_S = +5$ to ± 5 V, $V_{OCM} = \text{midsupply}$, $V_{OUT} = V_{+OUT} - V_{-OUT}$, $R_L = 2$ k Ω differential, referred to output (RTO), $T_A = 25^\circ\text{C}$, unless otherwise noted.

Table 1.

Parameter	Test Conditions/Comments	B Grade			A Grade			Unit
		Min	Typ	Max	Min	Typ	Max	
DYNAMIC PERFORMANCE								
-3 dB Small Signal Bandwidth	$V_{OUT} = 200$ mV p-p		6		6			MHz
-3 dB Large Signal Bandwidth	$V_{OUT} = 2$ V p-p		1		1			MHz
Slew Rate	$V_{OUT} = 2$ V step		10		10			V/ μs
Settling Time to 0.01%	$V_{OUT} = 2$ V step		1.0		1.0			μs
Settling Time to 0.001%	$V_{OUT} = 2$ V step		1.6		1.6			μs
NOISE/DISTORTION¹								
THD + N	$f = 10$ kHz, $V_{OUT} = 2$ V p-p, 22 kHz filter		-102		-102			dB
HD2	$f = 10$ kHz, $V_{OUT} = 2$ V p-p		-126		-126			dB
HD3	$f = 10$ kHz, $V_{OUT} = 2$ V p-p		-128		-128			dB
IMD3	$f_1 = 95$ kHz, $f_2 = 105$ kHz, $V_{OUT} = 2$ V p-p		-82		-82			dBc
Output Voltage Noise	$f = 0.1$ Hz to 10 Hz		6		6			μV p-p
Spectral Noise Density	$f = 10$ kHz		39		39			nV/ $\sqrt{\text{Hz}}$
GAIN								
Gain Error	$R_L = \infty$			0.02		0.04		%
Gain Drift	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			1		1		ppm/ $^\circ\text{C}$
Gain Nonlinearity	$V_{OUT} = 4$ V p-p		5		5			ppm
OFFSET AND CMRR								
Differential Offset ²			50	200	50	500		μV
vs. Temperature	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			900		900		μV
Average TC	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		1	4	1	4		$\mu\text{V}/^\circ\text{C}$
vs. Power Supply (PSRR)	$V_S = \pm 2.5$ V to ± 9 V	90			90			dB
Common-Mode Offset ²			50		50			μV
Common-Mode Rejection Ratio	$V_{Ncm} = \pm 5$ V	90			80			dB
INPUT CHARACTERISTICS								
Input Voltage Range ³	Differential input	$-V_S + 0.05$		$+V_S - 0.05$	$-V_S + 0.05$		$+V_S - 0.05$	V
	Single-ended input	$2(-V_S + 0.05)$		$2(+V - 0.05)$	$2(-V_S + 0.05)$		$2(+V_S - 0.05)$	V
Impedance ⁴								
	Single-Ended Input		13.3		13.3			k Ω
	Differential Input		20		20			k Ω
	Common-Mode Input		10		10			k Ω
OUTPUT CHARACTERISTICS								
Output Swing	$V_S = +5$ V	$-V_S + 0.125$		$+V_S - 0.14$	$-V_S + 0.125$		$+V_S - 0.14$	
	$V_S = \pm 5$ V	$-V_S + 0.155$		$+V_S - 0.18$	$-V_S + 0.155$		$+V_S - 0.18$	
Output Balance Error	$\Delta V_{OUT,cm}/\Delta V_{OUT,dm}$	90			80			dB
Output Impedance			0.1		0.1			Ω
Capacitive Load	Per output		20		20			pF
Short-Circuit Current Limit			35		35			mA
VOCM CHARACTERISTICS								
VOCM Input Voltage Range		$-V_S + 1$		$+V_S - 1$	$-V_S + 1$		$+V_S - 1$	V
VOCM Input Impedance			500		500			k Ω
VOCM Gain Error				0.05		0.05		%



AD8476

Data Sheet

Parameter	Test Conditions/Comments	B Grade			A Grade			Unit
		Min	Typ	Max	Min	Typ	Max	
POWER SUPPLY								
Specified Supply Voltage			±5		±5			V
Operating Supply Voltage Range		3		18	3		18	V
Supply Current	$V_S = +5\text{ V}, T_A = 25^\circ\text{C}$		300	330		300	330	μA
	$V_S = \pm 5\text{ V}, T_A = 25^\circ\text{C}$		330	380		330	380	μA
Over Temperature	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		400	500		400	500	μA
TEMPERATURE RANGE								
Specified Performance Range		-40		+125	-40		+125	°C

¹ Includes amplifier voltage and current noise, as well as noise of internal resistors.
² Includes input bias and offset current errors.
³ The input voltage range is a function of the voltage supplies and ESD diodes.
⁴ Internal resistors are trimmed to be ratio matched but have ±20% absolute accuracy.



2. Analog Devices ADG1636



1 Ω Typical On Resistance, ±5 V, +12 V, +5 V, and +3.3 V Dual SPDT Switches

Data Sheet

ADG1636

FEATURES

- 1 Ω typical on resistance
- 0.2 Ω on resistance flatness
- ±3.3 V to ±8 V dual supply operation
- 3.3 V to 16 V single supply operation
- No V_I supply required
- 3 V logic-compatible inputs
- Rail-to-rail operation
- Continuous current per channel
 - LFCSP: 385 mA
 - TSSOP: 238 mA
- 16-lead TSSOP and 16-lead, 4 mm × 4 mm LFCSP

APPLICATIONS

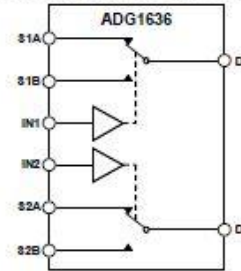
- Communication systems
- Medical systems
- Audio signal routing
- Video signal routing
- Automatic test equipment
- Data acquisition systems
- Battery-powered systems
- Sample-and-hold systems
- Relay replacements

GENERAL DESCRIPTION

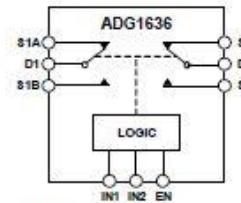
The ADG1636 is a monolithic CMOS device containing two independently selectable single-pole/double-throw (SPDT) switches. An EN input is used to enable or disable the device. When disabled, all channels are switched off. Each switch conducts equally well in both directions when on and has an input signal range that extends to the supplies. In the off condition, signal levels up to the supplies are blocked. Both switches exhibit break-before-make switching action for use in multiplexer applications.

The ultralow on resistance of these switches make them ideal solutions for data acquisition and gain switching applications where low on resistance and distortion is critical. The on resistance profile is very flat over the full analog input range, ensuring excellent linearity and low distortion when switching audio signals.

FUNCTIONAL BLOCK DIAGRAMS



NOTES
1. SWITCHES SHOWN FOR A LOGIC 1 INPUT.
Figure 1. 16-Lead TSSOP



NOTES
1. SWITCHES SHOWN FOR A 1 INPUT LOGIC.
Figure 2. 16-Lead LFCSP

The CMOS construction ensures ultralow power dissipation, making the devices ideally suited for portable and battery-powered instruments.

PRODUCT HIGHLIGHTS

1. 1.6 Ω maximum on resistance over temperature.
2. Minimum distortion: THD + N = 0.007%.
3. 3 V logic-compatible digital inputs: V_{DH1} = 2.0 V, V_{DH2} = 0.8 V.
4. No V_I logic power supply required.
5. Ultralow power dissipation: <16 nW.
6. 16-lead TSSOP and 16-lead 4 mm × 4 mm LFCSP.

Rev. B Document Feedback
Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 ©2009–2016 Analog Devices, Inc. All rights reserved.
Technical Support www.analog.com



Data Sheet ADG1636

SPECIFICATIONS

±5 V DUAL SUPPLY

$V_{DD} = +5\text{ V} \pm 10\%$, $V_{SS} = -5\text{ V} \pm 10\%$, GND = 0 V, unless otherwise noted.

Table 1.

Parameter	25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH					
Analog Signal Range			V_{DD} to V_{SS}	V	
On Resistance (R_{ON})	1			Ω typ	$V_S = \pm 4.5\text{ V}$, $I_S = -10\text{ mA}$; see Figure 23
	1.2	1.4	1.6	Ω max	$V_{DD} = \pm 4.5\text{ V}$, $V_{SS} = \pm 4.5\text{ V}$
On Resistance Match Between Channels (ΔR_{ON})	0.04			Ω typ	$V_S = \pm 4.5\text{ V}$, $I_S = -10\text{ mA}$
	0.08	0.09	0.1	Ω max	
On Resistance Flatness ($R_{FLAT(ON)}$)	0.2			Ω typ	$V_S = \pm 4.5\text{ V}$, $I_S = -10\text{ mA}$
	0.25	0.29	0.34	Ω max	
LEAKAGE CURRENTS					
Source Off Leakage, I_S (Off)	± 0.1			nA typ	$V_{DD} = +5.5\text{ V}$, $V_{SS} = -5.5\text{ V}$
	± 0.25	± 1	± 4	nA max	$V_S = \pm 4.5\text{ V}$, $V_D = \mp 4.5\text{ V}$; see Figure 24
Drain Off Leakage, I_D (Off)	± 0.1			nA typ	$V_S = \pm 4.5\text{ V}$, $V_D = \mp 4.5\text{ V}$; see Figure 24
	± 0.25	± 2	± 10	nA max	
Channel On Leakage, I_D , I_S (On)	± 0.3			nA typ	$V_S = V_D = \pm 4.5\text{ V}$; see Figure 25
	± 0.6	± 2	± 12	nA max	
DIGITAL INPUTS					
Input High Voltage, V_{IH}			2.0	V min	
Input Low Voltage, V_{IL}			0.8	V max	
Input Current, I_{IH} or I_{IL}	0.005			μA typ	$V_{IH} = V_{OH}$ or V_{OL}
			± 0.1	μA max	
Digital Input Capacitance, C_{IN}	5			pF typ	
DYNAMIC CHARACTERISTICS¹					
Transition Time, $t_{TRANSITION}$	130			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	209	245	273	ns max	$V_S = 2.5\text{ V}$; see Figure 30
t_{ON} (EN)	119			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	148	166	176	ns max	$V_S = 2.5\text{ V}$; see Figure 30
t_{OFF} (EN)	182			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	228	259	281	ns max	$V_S = 2.5\text{ V}$; see Figure 30
Break-Before-Make Time Delay, t_D	30			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
			17	ns min	$V_{S1} = V_{S2} = 2.5\text{ V}$; see Figure 31
Charge Injection	130			pC typ	$V_S = 0\text{ V}$, $R_S = 0\ \Omega$, $C_L = 1\text{ nF}$; see Figure 32
Off Isolation	70			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; see Figure 26
Channel-to-Channel Crosstalk	90			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; see Figure 28
Total Harmonic Distortion + Noise (THD + N)	0.007			% typ	$R_L = 110\ \Omega$, 5 V p-p, $f = 20\text{ Hz}$ to 20 kHz; see Figure 29
-3 dB Bandwidth	25			MHz typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$; see Figure 27
C_S (Off)	68			pF typ	$V_S = 0\text{ V}$, $f = 1\text{ MHz}$
C_D (Off)	127			pF typ	$V_S = 0\text{ V}$, $f = 1\text{ MHz}$
C_D , C_S (On)	220			pF typ	$V_S = 0\text{ V}$, $f = 1\text{ MHz}$
POWER REQUIREMENTS					
I_{DD}	0.001			μA typ	$V_{DD} = +5.5\text{ V}$, $V_{SS} = -5.5\text{ V}$
			1.0	μA max	Digital inputs = 0 V or V_{DD}
V_{DD}/V_{SS}			$\pm 3.3/\pm 8$	V min/max	

¹ Guaranteed by design, not subject to production test.



ADG1636

Data Sheet

12 V SINGLE SUPPLY

$V_{DD} = 12\text{ V} \pm 10\%$, $V_{SS} = 0\text{ V}$, $GND = 0\text{ V}$, unless otherwise noted.

Table 2.

Parameter	25°C	-40°C to +85°C	-40°C to +125°C	Unit	Test Conditions/Comments
ANALOG SWITCH					
Analog Signal Range			0 V to V_{DD}	V	
On Resistance (R_{ON})	0.95			Ω typ	$V_S = 0\text{ V to }10\text{ V}$, $I_S = -10\text{ mA}$; see Figure 23
	1.1	1.25	1.45	Ω max	$V_{DD} = 10.8\text{ V}$, $V_{SS} = 0\text{ V}$
On Resistance Match Between Channels (ΔR_{ON})	0.03			Ω typ	$V_S = 10\text{ V}$, $I_S = -10\text{ mA}$
	0.06	0.07	0.08	Ω max	
On Resistance Flatness ($R_{FLAT(ON)}$)	0.2			Ω typ	$V_S = 0\text{ V to }10\text{ V}$, $I_S = -10\text{ mA}$
	0.23	0.27	0.32	Ω max	
LEAKAGE CURRENTS					
Source Off Leakage, I_S (Off)	± 0.1			nA typ	$V_{DD} = 13.2\text{ V}$, $V_{SS} = 0\text{ V}$
	± 0.25	± 1	± 4	nA max	$V_S = 1\text{ V}/10\text{ V}$, $V_S = 10\text{ V}/1\text{ V}$; see Figure 24
Drain Off Leakage, I_D (Off)	± 0.1			nA typ	
	± 0.25	± 2	± 10	nA max	$V_S = 1\text{ V}/10\text{ V}$, $V_S = 10\text{ V}/1\text{ V}$; see Figure 24
Channel On Leakage, I_O , I_S (On)	± 0.3			nA typ	$V_S = V_O = 1\text{ V}$ or 10 V ; see Figure 25
	± 0.6	± 2	± 12	nA max	
DIGITAL INPUTS					
Input High Voltage, V_{IH}			2.0	V min	
Input Low Voltage, V_{IL}			0.8	V max	
Input Current, I_{IL} or I_{IH}	0.001			μA typ	$V_{IN} = V_{GND}$ or V_{DD}
			± 0.1	μA max	
Digital Input Capacitance, C_{IN}	5			pF typ	
DYNAMIC CHARACTERISTICS¹					
Transition Time, $t_{TRANSITION}$	100			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	153	183	206	ns max	$V_S = 8\text{ V}$; see Figure 30
t_{ON} (EN)	80			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	95	103	110	ns max	$V_S = 8\text{ V}$; see Figure 30
t_{OFF} (EN)	133			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	161	187	210	ns max	$V_S = 8\text{ V}$; see Figure 30
Break-Before-Make Time Delay, t_D	25		17	ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
				ns min	$V_{S1} = V_{S2} = 8\text{ V}$; see Figure 31
Charge Injection	150			pC typ	$V_S = 6\text{ V}$, $R_S = 0\ \Omega$, $C_L = 1\text{ nF}$; see Figure 32
Off Isolation	70			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; see Figure 26
Channel-to-Channel Crosstalk	90			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; see Figure 28
Total Harmonic Distortion + Noise (THD + N)	0.013			% typ	$R_L = 110\ \Omega$, 5 V p-p , $f = 20\text{ Hz to }20\text{ kHz}$; see Figure 29
-3 dB Bandwidth	27			MHz typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$; see Figure 27
C_S (Off)	65			pF typ	$V_S = 6\text{ V}$, $f = 1\text{ MHz}$
C_O (Off)	120			pF typ	$V_S = 6\text{ V}$, $f = 1\text{ MHz}$
C_O , C_S (On)	216			pF typ	$V_S = 6\text{ V}$, $f = 1\text{ MHz}$
POWER REQUIREMENTS					
I_{DD}	0.001			μA typ	$V_{DD} = 12\text{ V}$
			1	μA max	Digital inputs = 0 V or V_{DD}
I_{DD}	230			μA typ	Digital inputs = 5 V
			360	μA max	
V_{DD}			3.3/16	V min/max	

¹ Guaranteed by design, not subject to production test.



Data Sheet

ADG1636

5 V SINGLE SUPPLY

 $V_{DD} = 5\text{ V} \pm 10\%$, $V_{SS} = 0\text{ V}$, $GND = 0\text{ V}$, unless otherwise noted.

Table 3.

Parameter	25°C	-40°C to +85°C	-40°C to 125°C	Unit	Test Conditions/Comments
ANALOG SWITCH					
Analog Signal Range			0V to V_{DD}	V	
On Resistance (R_{ON})	1.7 2.15	2.4	2.7	Ω typ Ω max	$V_S = 0\text{ V to } 4.5\text{ V}$, $I_S = -10\text{ mA}$; see Figure 23 $V_{DD} = 4.5\text{ V}$, $V_{SS} = 0\text{ V}$
On Resistance Match Between Channels (ΔR_{ON})	0.05			Ω typ	$V_S = 0\text{ V to } 4.5\text{ V}$, $I_S = -10\text{ mA}$
On Resistance Flatness ($R_{FLAT(ON)}$)	0.09	0.12	0.15	Ω max	$V_S = 0\text{ V to } 4.5\text{ V}$, $I_S = -10\text{ mA}$
	0.4	0.53	0.6	Ω typ Ω max	
LEAKAGE CURRENTS					
Source Off Leakage, I_S (Off)	± 0.05			nA typ	$V_{DD} = 5.5\text{ V}$, $V_{SS} = 0\text{ V}$ $V_S = 1\text{ V}/4.5\text{ V}$, $V_O = 4.5\text{ V}/1\text{ V}$; see Figure 24
Drain Off Leakage, I_D (Off)	± 0.25	± 1	± 4	nA max	$V_S = 1\text{ V}/4.5\text{ V}$, $V_O = 4.5\text{ V}/1\text{ V}$; see Figure 24
	± 0.05			nA typ	
Channel On Leakage, I_O , I_S (On)	± 0.25	± 2	± 10	nA max	$V_S = V_O = 1\text{ V or } 4.5\text{ V}$; see Figure 25
	± 0.1			nA typ	
	± 0.6	± 2	± 12	nA max	
DIGITAL INPUTS					
Input High Voltage, V_{IH}			2.0	V min	
Input Low Voltage, V_{IL}			0.8	V max	
Input Current, I_{IL} or I_{IH}	0.001			μA typ	$V_{IN} = V_{CND}$ or V_{DD}
				μA max	
Digital Input Capacitance, C_{IN}	5			pF typ	
DYNAMIC CHARACTERISTICS¹					
Transition Time, $t_{TRANSITION}$	160			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
t_{ON} (EN)	271	319	355	ns max	$V_S = 2.5\text{ V}$; see Figure 30
	132			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
t_{OFF} (EN)	172	185	201	ns max	$V_S = 2.5\text{ V}$; see Figure 30
	210			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
Break-Before-Make Time Delay, t_D	268	313	345	ns max	$V_S = 2.5\text{ V}$; see Figure 30
	30			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
Charge Injection			17	ns min	$V_{S1} = V_{S2} = 2.5\text{ V}$; see Figure 31
	70			pC typ	$V_S = 2.5\text{ V}$, $R_S = 0\ \Omega$, $C_L = 1\text{ nF}$; see Figure 32
Off Isolation	70			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 100\text{ kHz}$; see Figure 26
Channel-to-Channel Crosstalk	90			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 100\text{ kHz}$; see Figure 28
Total Harmonic Distortion + Noise (THD + N)	0.09			% typ	$R_L = 110\ \Omega$, $f = 20\text{ Hz to } 20\text{ kHz}$, $V_S = 3.5\text{ V p-p}$; see Figure 29
-3 dB Bandwidth	26			MHz typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$; see Figure 27
C_S (Off)	76			pF typ	$V_S = 2.5\text{ V}$, $f = 1\text{ MHz}$
C_D (Off)	145			pF typ	$V_S = 2.5\text{ V}$, $f = 1\text{ MHz}$
C_D , C_S (On)	237			pF typ	$V_S = 2.5\text{ V}$, $f = 1\text{ MHz}$
POWER REQUIREMENTS					
I_{DD}	0.001			μA typ	$V_{DD} = 5.5\text{ V}$
V_{DD}		1.0	1.0	μA max	Digital inputs = 0V or V_{DD}
			3.3/16	V min/max	

¹ Guaranteed by design, not subject to production test.



ADG1636

Data Sheet

3.3 V SINGLE SUPPLY

$V_{DD} = 3.3\text{ V}$, $V_{SS} = 0\text{ V}$, $GND = 0\text{ V}$, unless otherwise noted.

Table 4.

Parameter	-40°C to +85°C		-40°C to +125°C	Unit	Test Conditions/Comments
	25°C				
ANALOG SWITCH					
Analog Signal Range			0 V to V_{DD}	V	
On Resistance (R_{ON})	3.2	3.4	3.6	Ω typ	$V_S = 0\text{ V to }V_{DD}$, $I_S = -10\text{ mA}$; see Figure 23 $V_{DD} = 3.3\text{ V}$, $V_{SS} = 0\text{ V}$
On Resistance Match Between Channels (ΔR_{ON})	0.06	0.07	0.08	Ω typ	$V_S = 0\text{ V to }V_{DD}$, $I_S = -10\text{ mA}$
On Resistance Flatness ($R_{FLAT,ON}$)	1.2	1.3	1.4	Ω typ	$V_S = 0\text{ V to }V_{DD}$, $I_S = -10\text{ mA}$
LEAKAGE CURRENTS					
Source Off Leakage, I_S (Off)	± 0.02			nA typ	$V_{DD} = 3.6\text{ V}$, $V_{SS} = 0\text{ V}$
	± 0.25	± 1	± 4	nA max	$V_S = 0.6\text{ V}/3\text{ V}$, $V_D = 3\text{ V}/0.6\text{ V}$; see Figure 24
Drain Off Leakage, I_D (Off)	± 0.02			nA typ	$V_S = 0.6\text{ V}/3\text{ V}$, $V_D = 3\text{ V}/0.6\text{ V}$; see Figure 24
	± 0.25	± 2	± 10	nA max	
Channel On Leakage, I_D , I_S (On)	± 0.05			nA typ	$V_S = V_D = 0.6\text{ V or }3\text{ V}$; see Figure 25
	± 0.6	± 2	± 12	nA max	
DIGITAL INPUTS					
Input High Voltage, V_{IH}			2.0	V min	
Input Low Voltage, V_{IL}			0.8	V max	
Input Current, I_{INL} or I_{INH}	0.001			$\mu\text{A typ}$	$V_{IN} = V_{GND}$ or V_{DD}
			± 0.1	$\mu\text{A max}$	
Digital Input Capacitance, C_{IN}	5			pF typ	
DYNAMIC CHARACTERISTICS¹					
Transition Time, $t_{TRANSITION}$	275			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	449	506	550	ns max	$V_S = 1.5\text{ V}$; see Figure 30
t_{ON} (EN)	225			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	306	327	338	ns max	$V_S = 1.5\text{ V}$; see Figure 30
t_{OFF} (EN)	340			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	454	512	553	ns max	$V_S = 1.5\text{ V}$; see Figure 30
Break-Before-Make Time Delay, t_D	50			ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
			28	ns min	$V_{S1} = V_{S2} = 1.5\text{ V}$; see Figure 31
Charge Injection	50			pC typ	$V_S = 1.5\text{ V}$, $R_S = 0\ \Omega$, $C_L = 1\text{ nF}$; see Figure 32
Off Isolation	70			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 100\text{ kHz}$; see Figure 26
Channel-to-Channel Crosstalk	90			dB typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 100\text{ kHz}$; see Figure 28
Total Harmonic Distortion + Noise (THD + N)	0.19			% typ	$R_L = 33\ \Omega$, $f = 20\text{ Hz to }20\text{ kHz}$, $V_S = 2\text{ V p-p}$; see Figure 29
-3 dB Bandwidth	26			MHz typ	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$; see Figure 27
C_S (Off)	80			pF typ	$V_S = 1.5\text{ V}$, $f = 1\text{ MHz}$
C_D (Off)	153			pF typ	$V_S = 1.5\text{ V}$, $f = 1\text{ MHz}$
C_D , C_S (On)	243			pF typ	$V_S = 1.5\text{ V}$, $f = 1\text{ MHz}$
POWER REQUIREMENTS					
I_{DD}	0.001			$\mu\text{A typ}$	$V_{DD} = 3.6\text{ V}$
		1.0	1.0	$\mu\text{A max}$	Digital inputs = 0 V or V_{DD}
V_{DD}			3.3/16	V min/max	

¹ Guaranteed by design, not subject to production test.



Data Sheet

ADG1636

CONTINUOUS CURRENT PER CHANNEL, S OR D

Table 5.

Parameter	25°C	85°C	125°C	Unit
CONTINUOUS CURRENT, S OR D				
V _{DD} = +5 V, V _{SS} = -5 V				
TSSOP ($\theta_{JA} = 150.4^{\circ}\text{C/W}$)	238	151	88	mA maximum
LFCSP ($\theta_{JA} = 48.7^{\circ}\text{C/W}$)	385	220	105	mA maximum
V _{DD} = 12 V, V _{SS} = 0 V				
TSSOP ($\theta_{JA} = 150.4^{\circ}\text{C/W}$)	280	175	98	mA maximum
LFCSP ($\theta_{JA} = 48.7^{\circ}\text{C/W}$)	469	259	119	mA maximum
V _{DD} = 5 V, V _{SS} = 0 V				
TSSOP ($\theta_{JA} = 150.4^{\circ}\text{C/W}$)	189	126	77	mA maximum
LFCSP ($\theta_{JA} = 48.7^{\circ}\text{C/W}$)	301	182	98	mA maximum
V _{DD} = 3.3 V, V _{SS} = 0 V				
TSSOP ($\theta_{JA} = 150.4^{\circ}\text{C/W}$)	189	130	84	mA maximum
LFCSP ($\theta_{JA} = 48.7^{\circ}\text{C/W}$)	305	189	105	mA maximum



3. Analog Devices ADT7410



±0.5°C Accurate, 16-Bit Digital I²C Temperature Sensor

Data Sheet

ADT7410

FEATURES

High performance

Temperature accuracy

±0.5°C from -40°C to +105°C (2.7 V to 3.6 V)
±0.4°C from -40°C to +105°C (3.0 V)

16-bit temperature resolution: 0.0078°C

Fast first temperature conversion on power-up of 6 ms

Easy implementation

No temperature calibration/correction required by user

No linearity correction required

Low power

Power saving 1 sample per second (SPS) mode

700 µW typical at 3.3 V in normal mode

7 µW typical at 3.3 V in shutdown mode

Wide operating ranges

Temperature range: -55°C to +150°C

Voltage range: 2.7 V to 5.5 V

Programmable interrupts

Critical overtemperature interrupt

Overtemperature/undertemperature interrupt

PC-compatible interface

8-lead narrow SOIC RoHS-compliant package

APPLICATIONS

Medical equipment

Environmental control systems

Computer thermal monitoring

Thermal protection

Industrial process control

Power system monitors

Hand-held applications

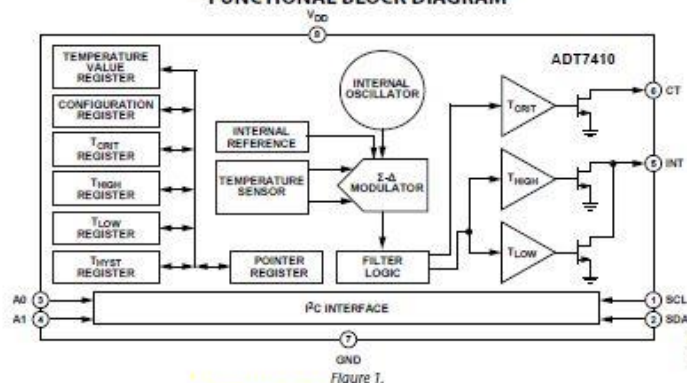
GENERAL DESCRIPTION

The ADT7410 is a high accuracy digital temperature sensor in a narrow SOIC package. It contains a band gap temperature reference and a 13-bit ADC to monitor and digitize the temperature to a 0.0625°C resolution. The ADC resolution, by default, is set to 13 bits (0.0625°C). This can be changed to 16 bits (0.0078°C) by setting Bit 7 in the configuration register (Register Address 0x03).

The ADT7410 is guaranteed to operate over supply voltages from 2.7 V to 5.5 V. Operating at 3.3 V, the average supply current is typically 210 µA. The ADT7410 has a shutdown mode that powers down the device and offers a shutdown current of typically 2 µA. The ADT7410 is rated for operation over the -55°C to +150°C temperature range.

Pin A0 and Pin A1 are available for address selection, giving the ADT7410 four possible I²C addresses. The CT pin is an open-drain output that becomes active when the temperature exceeds a programmable critical temperature limit. The default critical temperature limit is 147°C. The INT pin is also an open-drain output that becomes active when the temperature exceeds a programmable limit. The INT and CT pins can operate in either comparator or interrupt mode.

FUNCTIONAL BLOCK DIAGRAM



Rev. C

Document Feedback

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 ©2009-2017 Analog Devices, Inc. All rights reserved.
Technical Support www.analog.com



Data Sheet

ADT7410

SPECIFICATIONS

T_A = -55°C to +150°C, V_{DD} = 2.7 V to 5.5 V, unless otherwise noted.

Table 1.

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
TEMPERATURE SENSOR AND ADC					
Accuracy ¹		-0.05	±0.4 ²	°C	T _A = -40°C to +105°C, V _{DD} = 3.0 V
			±0.44	°C	T _A = -40°C to +105°C, V _{DD} = 2.7 V to 3.3 V
			±0.5	°C	T _A = -55°C to +125°C, V _{DD} = 3.0 V
			±0.5	°C	T _A = -40°C to +105°C, V _{DD} = 2.7 V to 3.6 V
			±0.7	°C	T _A = -55°C to +150°C, V _{DD} = 2.7 V to 3.6 V
			±0.8	°C	T _A = -40°C to +105°C, V _{DD} = 4.5 V to 5.5 V
			±1.0	°C	T _A = -55°C to +150°C, V _{DD} = 2.7 V to 5.5 V
ADC Resolution		13		Bits	Twos complement temperature value of the sign bit plus 12 ADC bits (power-up default resolution)
		16		Bits	Twos complement temperature value of the sign bit plus 15 ADC bits (Bit 7 = 1 in the configuration register)
Temperature Resolution				°C	13-bit resolution (sign + 12-bit)
				°C	16-bit resolution (sign + 15-bit)
Temperature Conversion Time		240		ms	Continuous conversion and one-shot conversion modes
Fast Temperature Conversion Time		6		ms	First conversion on power-up only
1 SPS Conversion Time		60		ms	Conversion time for 1 SPS mode
Temperature Hysteresis		±0.002		°C	Temperature cycle = 25°C to 125°C and back to 25°C
Repeatability ³		±0.015		°C	T _A = 25°C
DC PSRR		0.1		°C/V	T _A = 25°C
DIGITAL OUTPUTS (OPEN DRAIN)					
High Output Leakage Current, I _{OH}		0.1	5	µA	CT and INT pins pulled up to 5.5 V
Output High Current			1	mA	V _{OH} = 5.5 V
Output Low Voltage, V _{OL}			0.4	V	I _{OL} = 2 mA at 5.5 V, I _{OL} = 1 mA at 3.3 V
Output High Voltage, V _{OH}	0.7 × V _{DD}			V	
Output Capacitance, C _{OUT}		3		pF	
DIGITAL INPUTS					
Input Current			±1	µA	V _{IN} = 0 V to V _{DD}
Input Low Voltage, V _{IL}			0.4	V	
Input High Voltage, V _{IH}	0.7 × V _{DD}			V	
SCL, SDA Glitch Rejection		50		ns	Input filtering suppresses noise spikes of less than 50 ns
Pin Capacitance		5	10	pF	
POWER REQUIREMENTS					
Supply Voltage	2.7		5.5	V	
Supply Current					
At 3.3 V		210	250	µA	Peak current while converting, I ² C interface inactive
At 5.5 V		250	300	µA	Peak current while converting, I ² C interface inactive
1 SPS Current					
At 3.3 V		46		µA	V _{DD} = 3.3 V, 1 SPS mode, T _A = 25°C
At 5.5 V		65		µA	V _{DD} = 5.5 V, 1 SPS mode, T _A = 25°C
Shutdown Current					
At 3.3 V		2.0	15	µA	Supply current in shutdown mode
At 5.5 V		5.2	25	µA	Supply current in shutdown mode
Power Dissipation Normal Mode		700		µW	V _{DD} = 3.3 V, normal mode at 25°C
Power Dissipation 1 SPS		150		µW	Power dissipated for V _{DD} = 3.3 V, T _A = 25°C

¹ Accuracy includes lifetime drift.² The equivalent 3 σ limits are ±0.33°C. This 3 σ specification is provided to enable comparison with other vendors who use these limits.³ Based on a floating average of 10 readings.



ADT7410

Data Sheet

I²C TIMING SPECIFICATIONS

T_A = -55°C to +150°C, V_{DD} = 2.7 V to 5.5 V, unless otherwise noted. All input signals are specified with rise time (t_r) = fall time (t_f) = 5 ns (10% to 90% of V_{DD}) and timed from a voltage level of 1.6 V.

Table 2.

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
SERIAL INTERFACE ^{1,2}					
SCL Frequency	0		400	kHz	See Figure 2
SCL High Pulse Width, t _{HIGH}	0.6			μs	
SCL Low Pulse Width, t _{LOW}	1.3			μs	
SCL, SDA Rise Time, t _r			0.3	μs	
SCL, SDA Fall Time, t _f			0.3	μs	
Hold Time (Start Condition), t _{HD,STA}	0.6			μs	After this period, the first clock is generated
Setup Time (Start Condition), t _{SU,STA}	0.6			μs	Relevant for repeated start condition
Data Setup Time, t _{SU,DAT}	0.25			μs	V _{DD} ≥ 3.0 V
	0.35			μs	V _{DD} < 3.0 V
Setup Time (Stop Condition), t _{SU,STO}	0.6			μs	
Data Hold Time, t _{HD,DAT} (Master)	0			μs	
Bus-Free Time (Between Stop and Start Condition), t _{SUF}	1.3			μs	

¹ Sample tested during initial release to ensure compliance.

² All input signals are specified with input rise/fall times = 3 ns, measured between the 10% and 90% points. Timing reference points at 50% for inputs and outputs. Output load = 10 pF.

Timing Diagram

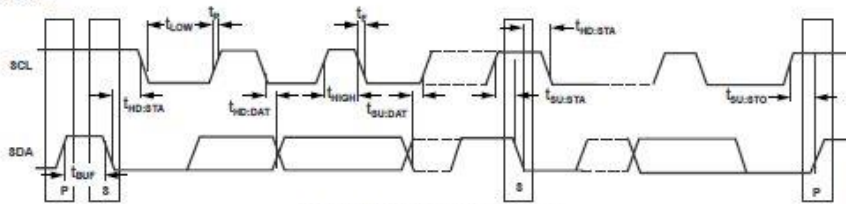


Figure 2. Serial Interface Timing Diagram

4. Analog Devices ADUM3221



Isolated, 4 A Dual-Channel Gate Driver

Data Sheet

ADuM3220/ADuM3221

FEATURES

- 4 A peak output current**
- Precise timing characteristics**
 - 60 ns maximum isolator and driver propagation delay
 - 5 ns maximum channel-to-channel matching
- High junction temperature operation: 125°C**
- 3.3 V to 5 V input logic**
- 4.5 V to 18 V output drive**
- UVLO at 2.5 V V_{DD1}**
 - ADuM3220A/ADuM3221A UVLO at 4.1 V V_{DD2}
 - ADuM3220B/ADuM3221B UVLO at 7.0 V V_{DD2}
- Thermal shutdown protection at >150°C**
- Output shoot-through logic protection on the ADuM3220**
- Default low output**
- High frequency operation: dc to 1 MHz**
- CMOS input logic levels**
- High common-mode transient immunity: >25 kV/ μ s**
- Enhanced system-level ESD performance per IEC 61000-4-x**
- Safety and regulatory approvals**
 - UL recognition
 - 2500 V rms for 1 minute per UL 1577
 - CSA Component Acceptance Notice #5A
 - VDE certificate of conformity
 - DIN V VDE V 0884-10 (VDE V 0884-10):2006-12
 - $V_{ORM} = 560$ V peak
- Small footprint and low profile**
 - Narrow body, RoHS-compliant, 8-lead SOIC
 - 5 mm \times 6 mm \times 1.6 mm
- Qualified for automotive applications**

APPLICATIONS

- Isolated synchronous dc-to-dc converters
- MOSFET/IGBT gate drivers

GENERAL DESCRIPTION

The ADuM3220/ADuM3221¹ are isolated, 4 A dual-channel gate drivers based on the Analog Devices, Inc., iCoupler[®] technology. Combining high speed CMOS and monolithic transformer technology, these isolation components provide outstanding performance characteristics superior to the alternatives, such as the combination of pulse transformers and gate drivers.

The ADuM3220/ADuM3221 provide digital isolation in two independent isolation channels. They have a maximum propagation delay of 60 ns and 5 ns channel-to-channel matching. In comparison to gate drivers that employ high voltage level translation methodologies, the ADuM3220/ADuM3221 offer the benefit of true, galvanic isolation between the input and each output, enabling voltage translation across the isolation barrier. The ADuM3220 has shoot-through protection logic, which prevents both outputs from being on at the same time, whereas the ADuM3221 allows both outputs to be on at the same time. Both parts offer a default output low characteristic as required for gate drive applications.

The ADuM3220/ADuM3221 operate with an input supply voltage ranging from 3.0 V to 5.5 V, providing compatibility with lower voltage systems. The outputs of the ADuM3220A/ADuM3221A can be operated at supply voltages from 4.5 V to 18 V. The outputs of the ADuM3220B/ADuM3221B can be operated at supply voltages from 7.6 V to 18 V.

The junction temperature of the ADuM3220/ADuM3221 is specified from -40°C to +125°C.

FUNCTIONAL BLOCK DIAGRAMS

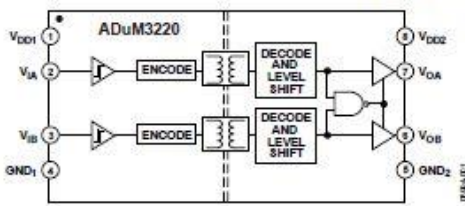


Figure 1.

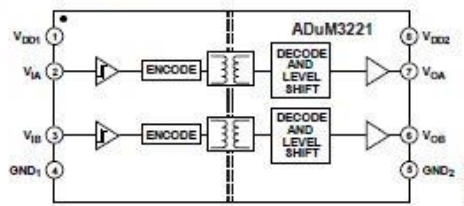


Figure 2.

¹ Protected by U.S. Patents 5,952,849; 6,873,065; 7,075,239.

Rev. D Document Feedback
 Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
 Tel: 781.329.4700 ©2010–2019 Analog Devices, Inc. All rights reserved.
 Technical Support www.analog.com



Data Sheet

ADuM3220/ADuM3221

SPECIFICATIONS

ELECTRICAL CHARACTERISTICS—5 V OPERATION

All voltages are relative to their respective ground. $4.5\text{ V} \leq V_{DD1} \leq 5.5\text{ V}$, $4.5\text{ V} \leq V_{DD2} \leq 18\text{ V}$, unless stated otherwise. All minimum/maximum specifications apply over $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$. All typical specifications are at $T_J = 25^\circ\text{C}$, $V_{DD1} = 5\text{ V}$, $V_{DD2} = 10\text{ V}$. Switching specifications are tested with CMOS signal levels.

Table 1.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
DC SPECIFICATIONS						
Input Supply Current, Two Channels, Quiescent	$I_{DD1(Q)}$		1.2	1.5	mA	
Output Supply Current, Two Channels, Quiescent	$I_{DD2(Q)}$		4.7	10	mA	
Total Supply Current, Two Channels ¹						
DC to 1 MHz						
V_{DD1} Supply Current	$I_{DD1(D)}$		1.4	1.7	mA	DC to 1 MHz logic signal frequency
V_{DD2} Supply Current	$I_{DD2(D)}$		11	17	mA	DC to 1 MHz logic signal frequency
Input Currents	I_{IH}, I_{IL}	-10	+0.01	+10	μA	$0\text{ V} \leq V_{IH}, V_{IL} \leq V_{DD1}$
Logic High Input Threshold	V_{IH}	$0.7 \times V_{DD1}$			V	
Logic Low Input Threshold	V_{IL}			$0.3 \times V_{DD1}$	V	
Logic High Output Voltages	V_{OH1}, V_{OH2}	$V_{DD2} - 0.1$	V_{DD2}		V	$I_{OH} = -20\text{ mA}, V_{IL} = V_{OH}$
Logic Low Output Voltages	V_{OL1}, V_{OL2}		0.0	0.15	V	$I_{OL} = +20\text{ mA}, V_{IH} = V_{OL}$
Undervoltage Lockout, V_{DD2} Supply						
ADuM3220A/ADuM3221A						
Positive-Going Threshold	V_{DD2UV+}		4.1	4.4	V	
Negative-Going Threshold	V_{DD2UV-}	3.2	3.7		V	
Hysteresis	V_{DD2UVH}		0.4		V	
ADuM3220B/ADuM3221B						
Positive-Going Threshold	V_{DD2UV+}		7.0	7.5	V	
Negative-Going Threshold	V_{DD2UV-}	6.0	6.5		V	
Hysteresis	V_{DD2UVH}		0.5		V	
Output Short-Circuit Pulsed Current ²	I_{OASC1}, I_{OASC2}	2.0	4.0		A	$V_{DD2} = 10\text{ V}$
Output Pulsed Source Resistance	R_{OA}, R_{OB}	0.3	1.3	3.0	Ω	$V_{DD2} = 10\text{ V}$
Output Pulsed Sink Resistance	R_{OA}, R_{OB}	0.3	0.9	3.0	Ω	$V_{DD2} = 10\text{ V}$
SWITCHING SPECIFICATIONS						
Pulse Width ³	PW	50			ns	$C_L = 2\text{ nF}, V_{DD2} = 10\text{ V}$
Data Rate ⁴				1	MHz	$C_L = 2\text{ nF}, V_{DD2} = 10\text{ V}$
Propagation Delay ⁵	t_{DHL}, t_{DHL}	35	45	60	ns	$C_L = 2\text{ nF}, V_{DD2} = 10\text{ V}$; see Figure 20
	t_{DHL}, t_{DHL}	36	50	68	ns	$C_L = 2\text{ nF}, V_{DD2} = 4.5\text{ V}$; see Figure 20
Propagation Delay Skew ⁶	t_{PSK}			12	ns	$C_L = 2\text{ nF}, V_{DD2} = 10\text{ V}$; see Figure 20
Channel-to-Channel Matching ⁷	t_{PSKD}		1	5	ns	$C_L = 2\text{ nF}, V_{DD2} = 10\text{ V}$; see Figure 20
	t_{PSKD}		1	7	ns	$C_L = 2\text{ nF}, V_{DD2} = 4.5\text{ V}$; see Figure 20
Output Rise/Fall Time (10% to 90%)	t_R/t_F	14	20	25	ns	$C_L = 2\text{ nF}, V_{DD2} = 10\text{ V}$; see Figure 20
	t_R/t_F	14	22	28	ns	$C_L = 2\text{ nF}, V_{DD2} = 4.5\text{ V}$; see Figure 20
Dynamic Input Supply Current per Channel	$I_{DD1(D)}$		0.05		mA/Mbps	$V_{DD2} = 10\text{ V}$
Dynamic Output Supply Current per Channel	$I_{DD2(D)}$		1.5		mA/Mbps	$V_{DD2} = 10\text{ V}$
Refresh Rate	f_r		1.2		Mbps	

¹ The supply current values for both channels are combined when running at identical data rates. Output supply current values are specified with no output load present. The supply current associated with an individual channel operating at a given data rate can be calculated as described in the Power Consumption section. See Figure 9 and Figure 10 for total V_{DD1} and V_{DD2} supply currents as a function of frequency.

² Short-circuit duration less than 1 μs . Average power must conform to the limit shown in the Absolute Maximum Ratings section.

³ The minimum pulse width is the shortest pulse width at which the specified timing parameter is guaranteed.

⁴ The maximum data rate is the fastest data rate at which the specified timing parameter is guaranteed.

⁵ t_{DHL} propagation delay is measured from the time of the input rising logic high threshold, V_{IH} , to the output rising 10% threshold of the V_{OH} signal. t_{DHL} propagation delay is measured from the input falling logic low threshold, V_{IL} , to the output falling 90% threshold of the V_{OL} signal. See Figure 20 for waveforms of propagation delay parameters.

⁶ t_{PSK} is the magnitude of the worst-case difference in t_{DHL} and/or t_{DHL} that is measured between units at the same operating temperature, supply voltages, and output load within the recommended operating conditions. See Figure 20 for waveforms of propagation delay parameters.

⁷ Channel-to-channel matching is the absolute value of the difference in propagation delays between any two channels with inputs on the same side of the isolation barrier.

ADuM3220/ADuM3221

Data Sheet

ELECTRICAL CHARACTERISTICS—3.3 V OPERATION

All voltages are relative to their respective ground. $3.0\text{ V} \leq V_{DD1} \leq 3.6\text{ V}$, $4.5\text{ V} \leq V_{DD2} \leq 18\text{ V}$, unless stated otherwise. All minimum/maximum specifications apply over $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$. All typical specifications are at $T_J = 25^\circ\text{C}$, $V_{DD1} = 3.3\text{ V}$, $V_{DD2} = 10\text{ V}$. Switching specifications are tested with CMOS signal levels.

Table 2.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
DC SPECIFICATIONS						
Input Supply Current, Two Channels, Quiescent	I_{DD1Q}		0.7	1.0	mA	
Output Supply Current, Two Channels, Quiescent	I_{DD2Q}		4.7	10	mA	
Total Supply Current, Two Channels ¹ DC to 1 MHz						
V_{DD1} Supply Current	I_{DD1Q}		0.8	1.0	mA	DC to 1 MHz logic signal frequency
V_{DD2} Supply Current	I_{DD2Q}		11	17	mA	DC to 1 MHz logic signal frequency
Input Currents	I_{IH}, I_{IL}	-10	+0.01	+10	μA	$0\text{ V} \leq V_{IH}, V_{IL} \leq V_{DD1}$
Logic High Input Threshold	V_{IH}	$0.7 \times V_{DD1}$			V	
Logic Low Input Threshold	V_{IL}			$0.3 \times V_{DD1}$	V	
Logic High Output Voltages	V_{OH1}, V_{OH2}	$V_{DD2} - 0.1$	V_{DD2}		V	$I_{OL} = -20\text{ mA}$, $V_{IK} = V_{OH}$
Logic Low Output Voltages	V_{OL1}, V_{OL2}		0.0	0.15	V	$I_{OL} = +20\text{ mA}$, $V_{IK} = V_{OL}$
Undervoltage Lockout, V_{DD2} Supply ADuM3220A/ADuM3221A						
Positive-Going Threshold	V_{DD2UV+}		4.1	4.4	V	
Negative-Going Threshold	V_{DD2UV-}	3.2	3.7		V	
Hysteresis	V_{DD2UVH}		0.4		V	
ADuM3220B/ADuM3221B						
Positive-Going Threshold	V_{DD2UV+}		7.0	7.5	V	
Negative-Going Threshold	V_{DD2UV-}	6.0	6.5		V	
Hysteresis	V_{DD2UVH}		0.5		V	
Output Short-Circuit Pulsed Current ²	I_{OASC}, I_{OSCS}	2.0	4.0		A	$V_{DD2} = 10\text{ V}$
Output Pulsed Source Resistance	R_{OL}, R_{OH}	0.3	1.3	3.0	Ω	$V_{DD2} = 10\text{ V}$
Output Pulsed Sink Resistance	R_{OL}, R_{OH}	0.3	0.9	3.0	Ω	$V_{DD2} = 10\text{ V}$
SWITCHING SPECIFICATIONS						
Pulse Width ³	PW	50			ns	$C_L = 2\text{ nF}$, $V_{DD2} = 10\text{ V}$
Data Rate ⁴				1	MHz	$C_L = 2\text{ nF}$, $V_{DD2} = 10\text{ V}$
Propagation Delay ⁵	t_{OLH}, t_{OHL}	36	48	62	ns	$C_L = 2\text{ nF}$, $V_{DD2} = 10\text{ V}$; see Figure 20
	t_{OLH}, t_{OHL}	37	53	72	ns	$C_L = 2\text{ nF}$, $V_{DD2} = 4.5\text{ V}$; see Figure 20
Propagation Delay Skew ⁶	t_{SK}			12	ns	$C_L = 2\text{ nF}$, $V_{DD2} = 10\text{ V}$; see Figure 20
Channel-to-Channel Matching ⁷	t_{PSKCD}		1	5	ns	$C_L = 2\text{ nF}$, $V_{DD2} = 10\text{ V}$; see Figure 20
	t_{PSKCD}		1	7	ns	$C_L = 2\text{ nF}$, $V_{DD2} = 4.5\text{ V}$; see Figure 20
Output Rise/Fall Time (10% to 90%)	t_R/t_F	14	20	25	ns	$C_L = 2\text{ nF}$, $V_{DD2} = 10\text{ V}$; see Figure 20
	t_R/t_F	14	22	28	ns	$C_L = 2\text{ nF}$, $V_{DD2} = 4.5\text{ V}$; see Figure 20
Dynamic Input Supply Current per Channel	I_{DD1D}		0.025		mA/Mbps	$V_{DD2} = 10\text{ V}$
Dynamic Output Supply Current per Channel	I_{DD2D}		1.5		mA/Mbps	$V_{DD2} = 10\text{ V}$
Refresh Rate	f		1.1		Mbps	

¹ The supply current values for both channels are combined when running at identical data rates. Output supply current values are specified with no output load present. The supply current associated with an individual channel operating at a given data rate can be calculated as described in the Power Consumption section. See Figure 9 and Figure 10 for total V_{DD1} and V_{DD2} supply currents as a function of frequency.

² Short-circuit duration less than 1 μs . Average power must conform to the limit shown in the Absolute Maximum Ratings section.

³ The minimum pulse width is the shortest pulse width at which the specified timing parameter is guaranteed.

⁴ The maximum data rate is the fastest data rate at which the specified timing parameter is guaranteed.

⁵ t_{OLH} propagation delay is measured from the time of the input rising logic high threshold, V_{IH} , to the output rising 10% threshold of the V_{OH} signal. t_{OHL} propagation delay is measured from the input falling logic low threshold, V_{IL} , to the output falling 90% threshold of the V_{OL} signal. See Figure 20 for waveforms of propagation delay parameters.

⁶ t_{SK} is the magnitude of the worst-case difference in t_{OLH} and/or t_{OHL} that is measured between units at the same operating temperature, supply voltages, and output load within the recommended operating conditions. See Figure 20 for waveforms of propagation delay parameters.

⁷ Channel-to-channel matching is the absolute value of the difference in propagation delays between any two channels with inputs on the same side of the isolation barrier.



5. MPS MCS1803



MCS1803

5V, Linear Hall-Effect Current Sensor with $\pm 2.5\%$ Accuracy Over Temperature

DESCRIPTION

The MCS1803 is a linear Hall-effect current sensor for AC or DC current sensing. The Hall array is differential, which cancels out any stray magnetic field.

A primary conductor with a low resistance allows current to flow close to the IC, which contains high-accuracy Hall-effect sensors. This current generates a magnetic field that is sensed at two different points by the integrated Hall-effect transducers. The magnetic field difference between these two points is then converted into a voltage that is proportional to the applied current. A spinning current technique is used for a low stable offset.

The galvanic isolation between the pins of the primary conductive path and the sensor leads allows the MCS1803 to replace opto-isolators or other isolation devices.

The MCS1803 requires a minimal number of readily available, standard external components. The device's small footprint saves board area and makes it well-suited for space-constrained applications. The MCS1803 is available in an SOIC-8 package.

FEATURES

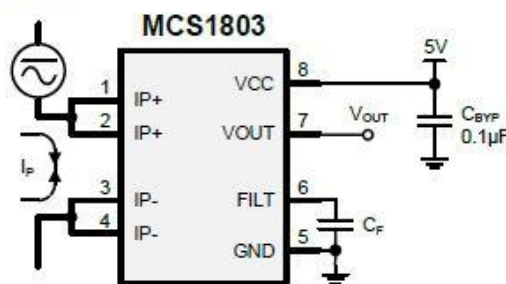
- 5V Single Supply
- Immune to External Magnetic Fields by Differential Sensing
- 2.2kV_{RMS} Minimum Isolation Voltage
- Operating Temperature: -40°C to +125°C
- 0.9mΩ Internal Conductor Resistance
- 5A to 50A Range
- Adjustable Bandwidth Up to 100kHz
- 4μs Output Rising Time
- Ratiometric Output from Supply Voltage
- Output Proportional to AC or DC Currents
- Factory-Trimmed for Accuracy
- No Magnetic Hysteresis
- Integrated Shield Suppressing Capacitive Coupling from Current Conductor to Die (up to 10V/ns)
- Available in an SOIC-8 Package

APPLICATIONS

- Motor Control
- Automotive Systems
- Load Detection and Management
- Switch-Mode Power Supplies
- Over-Current Fault Protection

All MPS parts are lead-free, halogen-free, and adhere to the RoHS directive. For MPS green status, please visit the MPS website under Quality Assurance. "MPS", the MPS logo, and "Simple, Easy Solutions" are trademarks of Monolithic Power Systems, Inc. or its subsidiaries.

TYPICAL APPLICATION ⁽¹⁾



Note:

1) V_{OUT} is proportional to I_p within the specified range. The noise vs. bandwidth tradeoff can be adjusted by connecting a capacitor (C_F) between FILT and GND.



MPS MCS1803 – 5V, LINEAR HALL-EFFECT CURRENT SENSOR WITH ±2.5% ACCURACY

ORDERING INFORMATION

Part Number*	Optimized Primary Current Range (A)	Typ Sensitivity (SENS) (mV/A)	Top Marking
MCS1803GS-05	±5	400	MC180305
MCS1803GS-10	±10	200	MC180310
MCS1803GS-20	±20	100	MC180320
MCS1803GS-30	±30	66	MC180330
MCS1803GS-40	±40	50	MC180340
MCS1803GS-50	±50	40	MC180350

* For Tape & Reel, add suffix -Z (e.g. MCS1803GS-05-Z).

TOP MARKING (MCS1803GS-05)

MC180305
 LLLLLLLL
 MPSYWW

MC180305: Part number
 LLLLLLLL: Lot number
 MPS: MPS prefix
 Y: Year code
 WW: Week code

TOP MARKING (MCS1803GS-10)

MC180310
 LLLLLLLL
 MPSYWW

MC180310: Part number
 LLLLLLLL: Lot number
 MPS: MPS prefix
 Y: Year code
 WW: Week code



6. Nexperia PSMN0R7-25YLD



PSMN0R7-25YLD

N-channel 25 V, 0.72 mΩ, 300 A logic level MOSFET in LPAK56 using NextPowerS3 Technology

25 July 2017

Product data sheet

1. General description

Logic level gate drive N-channel enhancement mode MOSFET in LPAK56 package. NextPowerS3 portfolio utilising NXP's unique "SchottkyPlus" technology delivers high efficiency, low spiking performance usually associated with MOSFETS with an integrated Schottky or Schottky-like diode but without problematic high leakage current. NextPowerS3 is particularly suited to high efficiency applications at high switching frequencies.

2. Features and benefits

- 100% Avalanche tested at $I_{(A8)}$ = 190 A
- Ultra low Q_G , Q_{GD} and Q_{OSS} for high system efficiency, especially at higher switching frequencies
- Superfast switching with soft-recovery
- Low spiking and ringing for low EMI designs
- Unique "SchottkyPlus" technology; Schottky-like performance with < 1 μA leakage at 25 °C
- Optimised for 4.5 V gate drive
- Low parasitic inductance and resistance
- High reliability clip bonded and solder die attach Power SO8 package; no glue, no wire bonds, qualified to 150 °C
- Wave solderable; exposed leads for optimal visual solder inspection

3. Applications

- On-board DC:DC solutions for server and telecommunications
- Secondary-side synchronous rectification in telecommunication applications
- Voltage regulator modules (VRM)
- Point-of-Load (POL) modules
- Power delivery for V-core, ASIC, DDR, GPU, VGA and system components
- Brushed and brushless motor control
- Power OR-ing

4. Quick reference data

Table 1. Quick reference data

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
V_{DS}	drain-source voltage	$25\text{ °C} \leq T_J \leq 150\text{ °C}$	-	-	25	V
I_D	drain current	$V_{GS} = 10\text{ V}$; $T_{mb} = 25\text{ °C}$; Fig_2	[1]	-	300	A
P_{tot}	total power dissipation	$T_{mb} = 25\text{ °C}$; Fig_1	-	-	158	W
Static characteristics						
$R_{DS(on)}$	drain-source on-state resistance	$V_{GS} = 4.5\text{ V}$; $I_D = 25\text{ A}$; $T_J = 25\text{ °C}$; Fig_10	-	0.76	0.92	mΩ



Nexperia
PSMN0R7-25YLD
N-channel 25 V, 0.72 mΩ, 300 A logic level MOSFET in LFPAK56 using NextPowerS3 Technology

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
Dynamic characteristics						
Q_{GD}	gate-drain charge	$I_D = 25\text{ A}$; $V_{DS} = 12\text{ V}$; $V_{GS} = 4.5\text{ V}$; Fig. 12 ; Fig. 13	-	11.9	-	nC

[1] 300A continuous current has been successfully demonstrated during application tests. Practically the current will be limited by PCB thermal design and operating temperature

5. Pinning information

Table 2. Pinning information

Pin	Symbol	Description	Simplified outline	Graphic symbol
1	S	source	<p>LFPAK56; Power-SO8 (SOT1023)</p>	<p>mb6076</p>
2	S	source		
3	S	source		
4	G	Gate		
mb	D	mounting base; connected to drain		

6. Ordering information

Table 3. Ordering information

Type number	Package		Version
	Name	Description	
PSMN0R7-25YLD	LFPAK56; Power-SO8	Plastic single-ended surface-mounted package (LFPAK56); 4 leads	SOT1023

7. Marking

Table 4. Marking codes

Type number	Marking code
PSMN0R7-25YLD	0D725L

8. Limiting values

Table 5. Limiting values

In accordance with the Absolute Maximum Rating System (IEC 60134).

Symbol	Parameter	Conditions	Min	Max	Unit
V_{DS}	drain-source voltage	$25\text{ °C} \leq T_J \leq 150\text{ °C}$	-	25	V
V_{DGR}	drain-gate voltage	$25\text{ °C} \leq T_J \leq 150\text{ °C}$; $R_{GS} = 20\text{ k}\Omega$	-	25	V
V_{GS}	gate-source voltage		-20	20	V



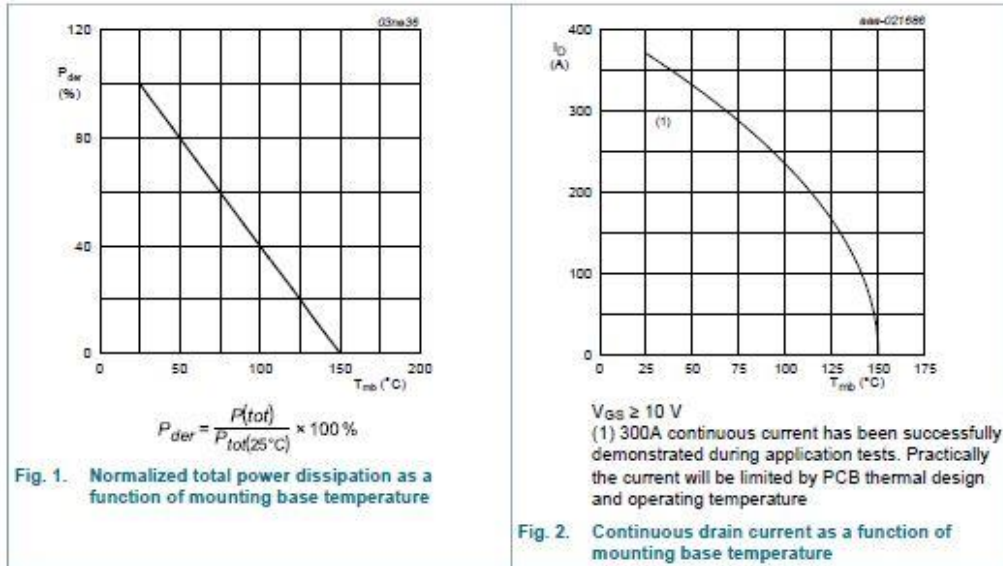
Nexperia

PSMN0R7-25YLD


N-channel 25 V, 0.72 mΩ, 300 A logic level MOSFET in LPAK56 using NextPowerS3 Technology

Symbol	Parameter	Conditions	Min	Max	Unit
P_{tot}	total power dissipation	$T_{mb} = 25\text{ °C}$; Fig. 1	-	158	W
I_D	drain current	$V_{GS} = 10\text{ V}$; $T_{mb} = 25\text{ °C}$; Fig. 2	[1]	300	A
		$V_{GS} = 10\text{ V}$; $T_{mb} = 100\text{ °C}$	-	235	A
I_{DM}	peak drain current	pulsed; $t_p \leq 10\text{ }\mu\text{s}$; $T_{mb} = 25\text{ °C}$; Fig. 3	-	1482	A
T_{stg}	storage temperature		-55	150	°C
T_J	junction temperature		-55	150	°C
$T_{sld(M)}$	peak soldering temperature		-	260	°C
V_{ESD}	electrostatic discharge voltage	HBM	2	-	kV
Source-drain diode					
I_S	source current	$T_{mb} = 25\text{ °C}$	-	132	A
I_{SM}	peak source current	pulsed; $t_p \leq 10\text{ }\mu\text{s}$; $T_{mb} = 25\text{ °C}$	-	1482	A
Avalanche ruggedness					
$E_{DS(AL)S}$	non-repetitive drain-source avalanche energy	$I_D = 300\text{ A}$; $V_{sup} \leq 25\text{ V}$; $R_{GS} = 50\text{ }\Omega$; $V_{GS} = 10\text{ V}$; $T_{J(int)} = 25\text{ °C}$; unclamped; $t_p = 36\text{ }\mu\text{s}$	-	174	mJ
I_{AS}	non-repetitive avalanche current	$V_{sup} \leq 25\text{ V}$; $V_{GS} = 10\text{ V}$; $T_{J(int)} = 25\text{ °C}$; $R_{GS} = 50\text{ }\Omega$	[2]	190	A

- [1] 300A continuous current has been successfully demonstrated during application tests. Practically the current will be limited by PCB thermal design and operating temperature
- [2] Protected by 100% test



7. ROHM semiconductor RFUH20NS6SFH



Data Sheet

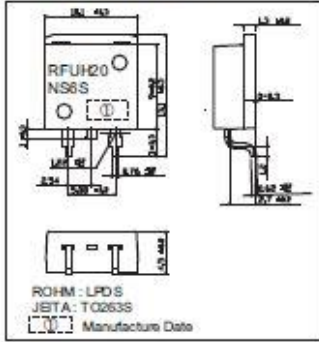
AEC-Q101 Qualified

Super Fast Recovery Diode

RFUH20NS6SFH

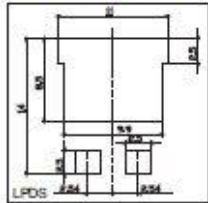
- **Series**
Super Fast Recovery
- **Applications**
General rectification
- **Features**
1) Ultra low switching loss
2) High current overload capacity
- **Construction**
Silicon epitaxial planar type

● **Dimensions**(Unit : mm)

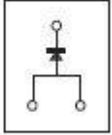


ROHM : LPDS
JETA : T0263S
[] : Manufacture Date

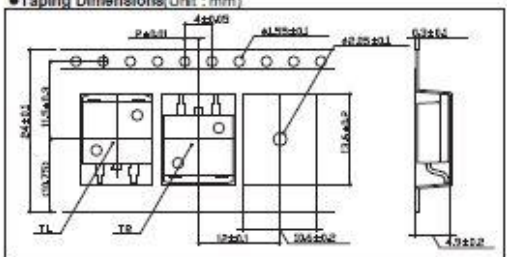
● **Land Size Figure**(Unit : mm)



● **Structure**



● **Taping Dimensions**(Unit : mm)



● **Absolute Maximum Ratings**(Tc=25°C)

Parameter	Symbol	Conditions	Limits	Unit
Repetitive peak reverse voltage	V_{RM}	Duty ≤ 0.5	600	V
Reverse voltage	V_R	Direct voltage	600	V
Average rectified forward current	I_o	60Hz half sin wave , Resistive load Tc=27°C	20	A
Forward current surge peak	I_{FSM}	60Hz half sin wave , Non-repetitive at Tj=25°C (*)	100	A
Junction temperature	Tj		150	°C
Storage temperature	Tstg		-55 to +150	°C

(*) 1-Spin comm on circuit

● **Electrical Characteristics**(Tj=25°C)

Parameter	Symbol	Conditions	Min.	Typ.	Max.	Unit
Forward voltage	V_F	$I_F=20A$	—	1.8	2.8	V
Reverse current	I_R	$V_R=600V$	—	0.1	10	μA
Reverse recovery time	t _{rr}	$I_F=0.5A, I_R=1A, t_{rr}=0.25 \times I_R$	—	18	35	ns
Thermal resistance	Rth(j-c)	Junction to case	—	—	2.5	°C/W

www.rohm.com
© 2012 ROHM Co., Ltd. All rights reserved.
1/4
2012.06 - Rev.A



UCC12050
SNVSB38D – SEPTEMBER 2019 – REVISED JANUARY 2021

UCC12050 High-Density, Low-EMI, 5-kV_{RMS} Reinforced Isolation DC/DC Module

1 Features

- High-density DC/DC module with optimized integrated transformer technology
- Input voltage range: 4.5 V to 5.5 V
- Output voltages (selectable): 5.4 V, 5.0 V, 3.7 V, 3.3 V
- Output power: 500 mW
- Peak efficiency: 60%
- Line regulation (typical): 1%
- Load regulation (typical): 1.5%
- Meets CISPR32 Class B EMI limits without ferrite beads on a 2-layer PCB
- Spread spectrum modulation (SSM)
- Robust isolation barrier:
 - Isolation rating: 5 kV_{RMS}
 - Surge capability: 10 kV_{PK}
 - Working voltage: 1.2 kV_{RMS}
 - CMTI (typical): ±100 V/ns
- Short circuit recovery
- Thermal shutdown
- 16-pin wide-body SOIC package with > 8-mm creepage and clearance
- Extended temperature range: –40°C to 125°C
- Safety-related certifications:
 - 7071-V_{PK} reinforced isolation per DIN V VDE V 0884-11:2017-01
 - 5000-V_{RMS} isolation for 1 minute per UL 1577
 - UL certification per IEC 60950-1, IEC 62368-1 and IEC 60601-1 end equipment standards
 - CQC approval per GB4943.1-2011

2 Applications and Uses

- On-board charger
- Battery management system
- Traction inverter
- DC/DC converter for HEV/EVs

3 Description

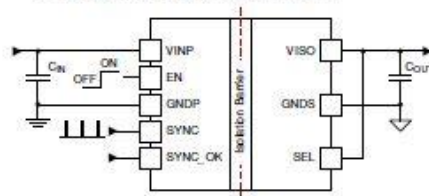
UCC12050 is an automotive qualified DC/DC power module with 5-kV_{RMS} reinforced isolation rating designed to provide efficient, isolated power to isolated circuits that require a bias supply with a well-regulated output voltage. The device integrates a transformer and DC/DC controller with a proprietary architecture to provide 500 mW (typical) of isolated power with low EMI.

The UCC12050 integrates protection features for increased system robustness. The device also has an enable pin, synchronization capability, and regulated 5-V or 3.3-V output options with headroom. The UCC12050 is a low-profile, miniaturized solution offered in a wide-body SOIC package with 2.65-mm height (typical).

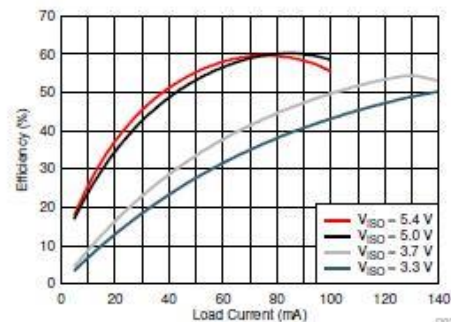
Device Information⁽¹⁾

PART NUMBER	PACKAGE	BODY SIZE (NOM)
UCC12050	DVE SOIC (16)	10.30 mm × 7.50 mm

(1) For all available packages, see the orderable addendum at the end of the data sheet.



Simplified Application



Typical Efficiency vs. Load

An IMPORTANT NOTICE at the end of this data sheet addresses availability, warranty, changes, use in safety-critical applications, intellectual property matters and other important disclaimers. PRODUCTION DATA.